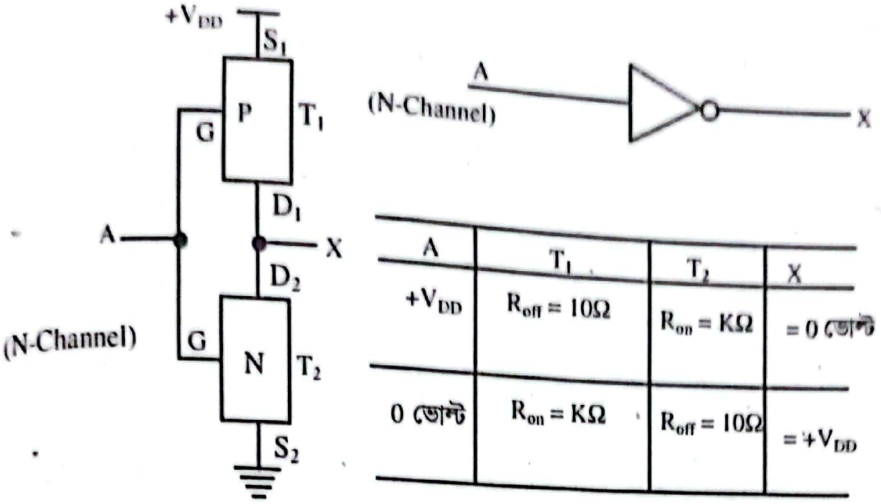
নিচে কয়েকটি আদর্শ CMOS লজিক গেইট বর্তনী চিত্র সহকারে বর্ণনা করা হলো–

CMOS NOT গেইট ঃ



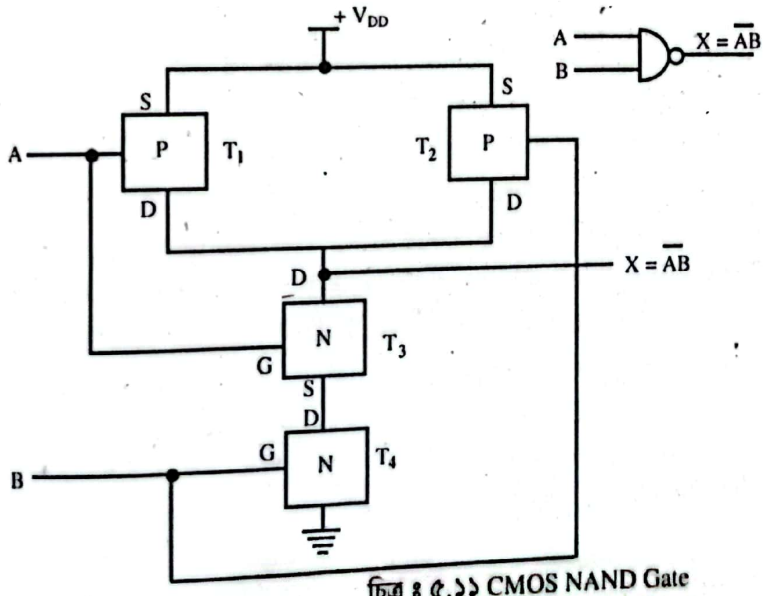
A	T_1	T_2	X
$+V_{DD}$	$R_{off} = 10\Omega$	$R_{on} = K\Omega$	= 0 ভোল্ট
0 ভোল্ট	$R_{on} = K\Omega$	$R_{off} = 10\Omega$	$= +V_{DD}$

এখানে,
MOSFET এ,
S = Source
G = Gate
D = Drain

চিত্র ঃ ৫.১০ CMOS NOT Gate

৫.১০ নং চিত্রে CMOS NOT গেইটের মূল চিত্র দেখানো হয়েছে। লক্ষ করার বিষয় যে, এই বর্তনীতে P চ্যানেল এবং N চ্যানেল উভয় প্রকার MOSFET ব্যবহার করা হয়েছে। এখানে লজিক 1 = $+V_{DD}$ এবং লজিক 0 = 0 ভোল্ট ধরা হয়। প্রথমে A = $+V_{DD}$ হলে কী হয় দেখা যাক। এক্ষেত্রে গেইট এবং সোর্সে একই ভোল্টেজ থাকায় T_1 অচালু অবস্থায় থাকে। ফলে $R_{poff} = 10^{10}$ kΩ হয়। অন্যদিকে, T_2 চালু থাকায় R_{pon} = 1kΩ হয়। কাজেই T_1 এবং R_{1on} ভোল্টেজ বিভাজক হিসেবে কাজ করে এবং X = 0 ভোল্ট হয়। অপরপক্ষে, A = 0 ভোল্ট অবস্থায় T_1 এর গেইটের ভোল্টেজ সোর্সের তুলনায় ঋণাত্মক এবং T_2 এর জন্য V_{GS} ভোল্ট থাকে। ফলে T_1 চালু থাকে এবং R_{1on} = 1kΩ এবং T_2 অচালু থাকে এবং $R_{2off} = 10^{10}$kΩ এবং X = + V_{DD} হয়।

● CMOS NAND গেইট ঃ



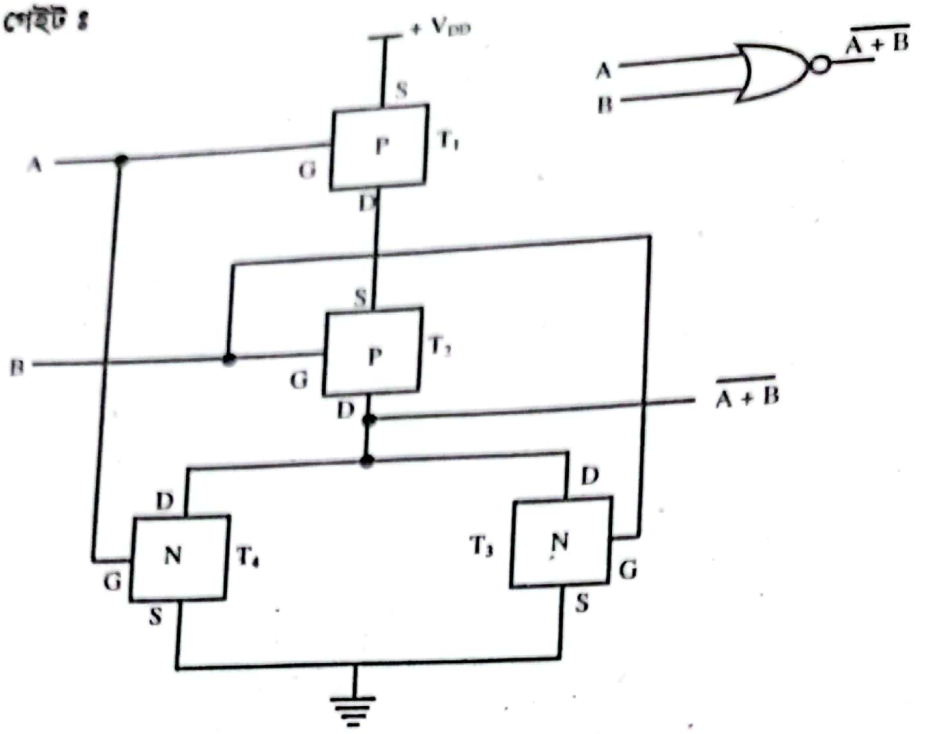
T = Transistor
S = Source
D = Drain
G = Gate
P = P-Channel
N = N-Channel

চিত্র ঃ ৫.১১ CMOS NAND Gate

উপরের মূল NOT গেইটে কিছু পরিবর্তন করে CMOS NAND গেইট তৈরি করা যায়। ৫.১১ নং চিত্রে এই গেইটের বর্তনী এবং কার্যনীতির সারণি দেখানো হয়েছে।

A = 0 ভোল্ট ও B = $+V_{DD}$ অথবা A = $+V_{DD}$ ও B = 0 ভোল্ট এই দু'টি গ্রহণমুখ অবস্থায় যে-কোনো একটি P চ্যানেল MOSFET চালু থাকে এবং A = B = 0 ভোল্ট হলে দুটি P চ্যানেল MOSFET চালু থাকে। কিন্তু উপরিউক্ত তিন অবস্থায় নিচের কোনো ট্রানজিস্টরই চালু না থাকায় X = $+V_{DD}$ হয়। আবার A = B = $+V_{DD}$ হলে শুধু নিচের N চ্যানেল দুটি চালু থাকায় X = 0 ভোল্ট হয়। কাজেই বর্তনীটি একটি NAND গেইট হিসেবে কাজ করে।

● CMOS NOR গেইট ঃ



চিত্র ঃ ৫.১২ CMOS NOR Gate

৫.১২নং চিত্রে এই গেইটের বর্তনী ও কার্যনীতির সাধারণ চিত্র দেখানো হয়েছে। এই গেইটের কার্যপ্রণালির সারমর্ম নি হলো। A = B = 0 ভোল্ট হলে T_1, T_2 চালু এবং T_3, T_4 অচালু থাকে; ফলে X = + V_{DD} হয়। A_N = + V_{DD} ও B = 0 ভো T_2 ও T_3 চালু এবং T_1 ও T_4 অচালু থাকে, A = 0 ভোল্ট B = + V_{DD} হলে T_2 ও T_3 অচালু এবং T_3 ও T_4 চালু; এবং A = V_{DD} হলে T_1, T_2 অচালু এবং T_3 ও T_4 চালু থাকে। সুতরাং বর্তনীটি NOR গেইট হিসেবে কাজ করে।

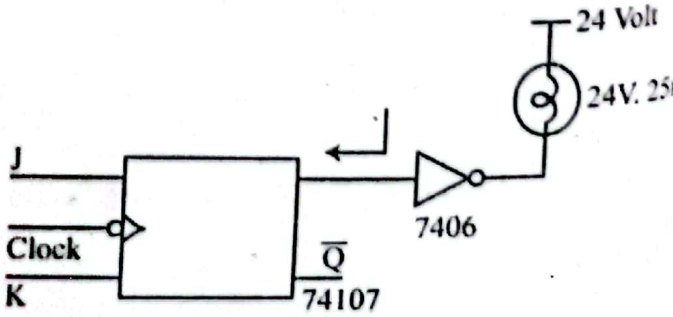
৫.৪ ট্রাই-স্টেট (তিন অবস্থা) বাফার গেইটের কার্যপ্রণালি (Describe the operation of Tri-s buffer gate) ঃ

❑ বাফার (Buffer) ঃ যে সার্কিটের input ও output একই থাকে এবং কোন লস হয় না তাকে বাফার বা বাফার সার্কি উচ্চ প্রবাহবিশিষ্ট ভরের জন্য বাফার (Buffer) ব্যবহার করা হয়। এটা বাফার, ড্রাইভার কিংবা বাফার বা ড্রাইভার নামে প টোটেমপোল এবং ওপেন কালেক্টর উভয় প্রকার বাফার পাওয়া যায়।

অনেকক্ষেত্রে কম্বিন্যাশনাল লজিক সার্কিটের শেষ আউটপুট থেকে ল্যাম্প অথবা ইলেকট্রোম্যাগনেটিক রিলেজাতী পরিচালনা করার প্রয়োজন হতে পারে। এসব ক্ষেত্রে লজিক সার্কিটের আউটপুটে পাওয়ার অ্যামপ্লিফায়ার জাতীয় সার্কিটের প্র এ ধরনের পাওয়ার অ্যাম্প্লিফায়ার সার্কিটকেই বাফার সার্কিট বলা হয়। এই সার্কিটের বৈশিষ্ট্য হলো এর ইনপুট ইম্পিড্যান্স (>100k) এবং আউটপুট ইম্পিড্যান্স কম (<50Ω)। বাফার ইম্পিড্যান্স হিসেবে ট্রানজিস্টর সার্কিট ব্যবহার করা যায় কিন্তু ব আইসি (চিপ সার্কিট) এসে যাওয়ায় ট্রানজিস্টর সার্কিট তৈরির প্রয়োজন হয় না।

উদাহরণস্বরূপ, 7406 ও 7407 চিপে যথাক্রমে 6টি করে খোলা কালেক্টর বাফার থাকে। 0 অবস্থায় এসব বাফারের নির্গমন মুখ 40 mA প্রবাহ গ্রহণ করতে পারে এবং এদের হাই লজিক অবস্থায় 30 ভোল্ট পর্যন্ত হতে পারে।

৫.১৩নং চিত্রে একটি JK FF দিয়ে বাতি জ্বালানোর জন্য 7406 ব্যবহার করা হয়েছে। এখানে বাতি Pull-up রোধক হিসেবে কাজ করে, তাই বর্তনীতে Pull-up রোধকের প্রয়োজন হয় না। Q = 1 অবস্থায় কারেন্ট 25 mA এবং Q = 0 অবস্থায় বাতিতে বিদ্যুৎপ্রবাহ থাকে না এবং বাতি জ্বলে না। 7424, 7437 ও 7440 হলো যথাক্রমে, 2 ইনপুট NOR, 2 ইনপুট NAND এবং 4 ইনপুট NAND Totempole বাফার।



চিত্র ঃ ৫.১৩ বাতি জ্বালানোর জন্য 7406 বাফার/ড্রাইভারের ব

❑ **তিন অবস্থা (বা ট্রাইস্টেট) লজিক (Tri-state logic) :** এই লজিকের নির্গমন মুখে 0 এবং 1 অবস্থা ছাড়াও একটি তৃতীয় অবস্থা সম্ভব। নির্গমন মুখে মোট তিনটি অবস্থার জন্য এটা তিন-অবস্থা লজিক (Tri-state logic-TSL) নামে পরিচিত। এই তিনটি অবস্থা হলো :

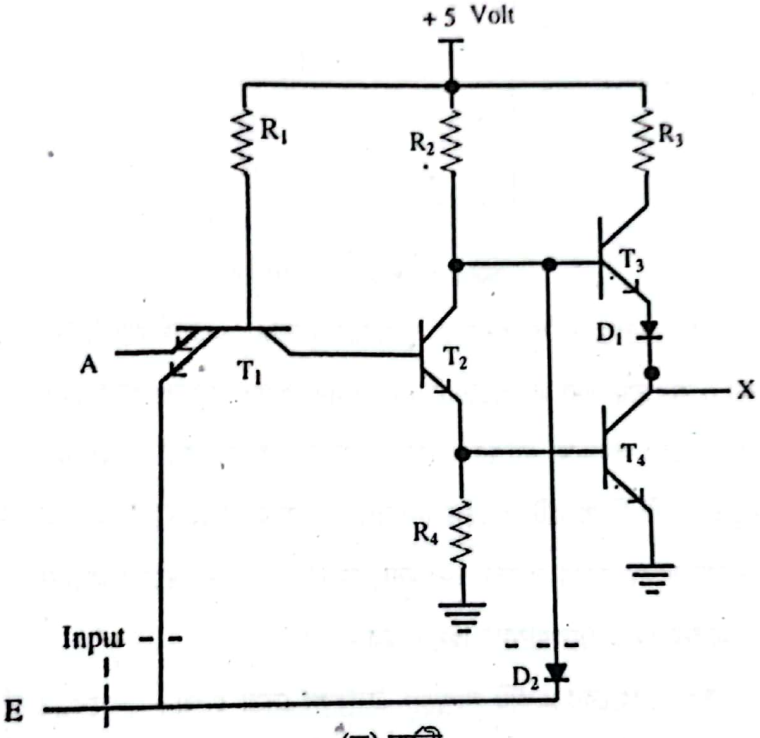
১। লজিক 0-অবস্থা,

২। লজিক 1-অবস্থা ও

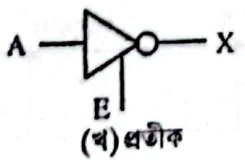
৩। উচ্চ-প্রতিরোধ (Hi-Z) অবস্থা।

তৃতীয় অবস্থায় টোটেমপোল ব্যবস্থা T_3 এবং T_4 উভয় ট্রানজিস্টর অচালু থাকে, ফলে নির্গমনমুখের সাথে V_{cc} ও ভূমির উচ্চ রোধ (কয়েক মেগাওহম) থাকে। এর অর্থ হলো নির্গমনমুখটি 0 অথবা 1 অবস্থায় যায় না।

৫.১৪(ক) নং চিত্রে একটি TSL NOT বর্তনী দেয়া হলো। উল্লেখ্য যে, A গ্রহণ মুখ ছাড়াও বর্তনীটিতে একটি সক্ষমকারী সংযোগ E থাকে। E = 1 হলে বর্তনীটি NOT গেইটের মতো কাজ করবে, এই অবস্থায় T_1 অথবা D_2 এর উপর E এর কোনো প্রভাব কার্যকর হয় না।



(ক) বর্তনী



(খ) প্রতীক

E	A	X
0	X	উচ্চ প্রতিবন্ধকতা নির্গমন মুখ
1	0	1
1	1	0

(গ) সত্যক সারণি

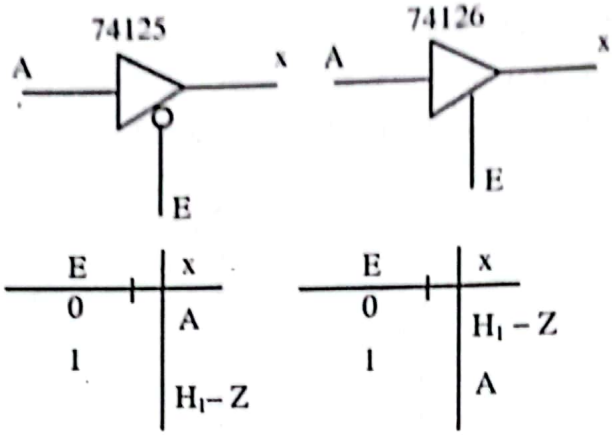
চিত্র : ৫.১৪ ট্রাইস্টেট ইনভার্টার (ক) বর্তনী, (খ) প্রতীক, (গ) সত্যক সারণি

E = 0 হলে নির্গমনমুখ উচ্চ প্রতিবন্ধকতা (Hi-Z) অবস্থায় যায়। এই অবস্থায় T_1 ট্রানজিস্টরের বেস-এ মিটার সংযোগে ফরোয়ার্ড বায়াস হয় এবং R_1 এর প্রবাহের জন্য পথ সৃষ্টি করলে T_2 এর বেসে প্রবাহ হয় না। ফলে T_2 অচালু হয় এবং T_4 কে অচালু করে। তা ছাড়া ফরোয়ার্ড বায়াসের জন্য D_2 প্রবাহের ফলে T_2 বেস প্রবাহ পায় না, সুতরাং T_3-ও অচালু হয়। T_3 এবং T_4 উভয়ই অচালু হওয়ায় (উচ্চ প্রতিবন্ধকতার জন্য) নির্গমনমুখটি প্রকৃতপক্ষে গেইটটি হতে বিযুক্ত হয়।

৫.১৪ (খ) ও ৫.১৪ (গ) নং চিত্রে TSL NOT গেইটটির প্রতীক ও সত্যক সারণি দেখানো হয়েছে।

ট্রাইস্টেট লজিকের গুণাগুণ ঃ গতি অক্ষুণ্ন রেখে TSL লজিকের নির্গমন মুখসমূহ সংযুক্ত করা সম্ভব। তবে এই সু একসাথে শুধু একটি গেইটকে সক্ষম করা যায়। কারণ একসাথে দুটি বিপরীত অবস্থা নির্গমন মুখের সংযোগ ঘটলে নির্গমনমুখের ট্রানজিস্টর নষ্ট হতে পারে।

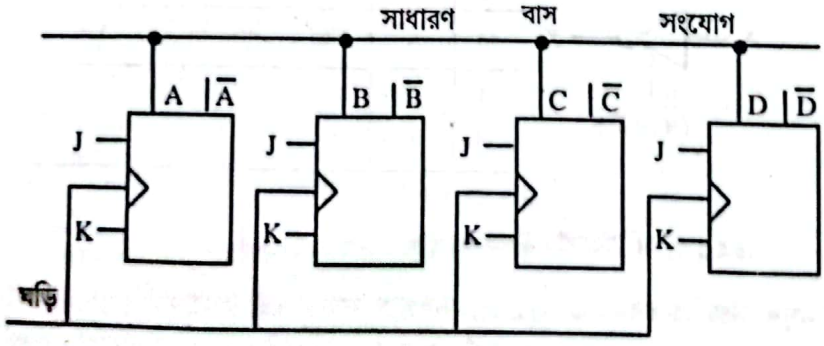
ট্রাইস্টেট ড্রাইভার (Tri-state driver) ঃ এক স্থান হতে অন্য স্থানে যুক্তি সংকেতের প্রবাহ নিয়ন্ত্রণের জন্য ট্রাইস্টেট ব্যবহার করা হয়। চিত্রের বাফারটিকে ইনভার্টিং বাফার বলা যায়। 74125 এবং 74126 হলো দুটি নন-ইনভার্টিং TTL বাফার



চিত্র ঃ ৫.১৫ ট্রাইস্টেট বাফার

74365, 74366, 74367 এবং 74368 হলো অন্যান্য 3-অবস্থা বাফার। এদের প্রতিটিতে 6টি করে গ্রহণমুখ এবং 3 নির্গমনমুখ আছে। নির্গমনমুখের 0 অবস্থায় এরা প্রত্যেকে 32mA প্রবাহ শোষণ করতে পারে (74125 ও 74126 এর জন্য 16 8095, 8096, 8097 এবং 8098 হলো সমকক্ষ ন্যাশনাল সেমিকন্ডাক্টর বাফার। 74LS241 এবং 74LS244 হলো আট বি ড্রাইভার; এসব 20-পিন একীভূত বর্তনী দিয়ে 8টি সংকেত নিয়ন্ত্রণ করা যায়। 74LS245 একটি দ্বিমুখী বা বাই-ডাইরেকশনা directional) বাফার। মাইক্রোপ্রসেসরের সাথে সংযোগের জন্য দ্বিমুখী প্রবাহ নিয়ন্ত্রণের প্রয়োজনে 74LS245 ব্যবহার কর উল্লেখ্য যে, অধিকাংশ মাইক্রোপ্রসেসরের তথ্যরেখাসমূহ দ্বিমুখী হয়।

৫.১৬নং চিত্রে ট্রাইস্টেট লজিক ব্যবহারের একটি সাধারণ উদাহরণ দেয়া হলো। এখানে তিনটি JK-ফ্লিপ-ফ্লপ 0 অথবা দুই অবস্থার একটি অবস্থা সংরক্ষণ করতে পারে এবং কোনো বিশেষ সময়ে তাদের যে-কোনো একটিকে সাধারণ বাস দিয়ে নির্দিষ্ট গন্তব্যস্থানে পাঠানো যায়; যেমন $K_A = 0$



চিত্র ঃ ৫.১৬ ট্রাইস্টেট JK-ফ্লিপ-ফ্লপ এর সাথে সাধারণ বাস সংযোগ

এবং $K_B = K_C = K_D = 1$ হলে শুধু A সংকেতের সাথে বাসের সংযোগ থাকবে এবং উচ্চ রোধের জন্য B, C এবং D এ বাসের সংযোগ থাকবে না। তবে এ পদ্ধতিতে একই সময়ে মাত্র একটি সংযোগকে সক্ষম করা হয়।