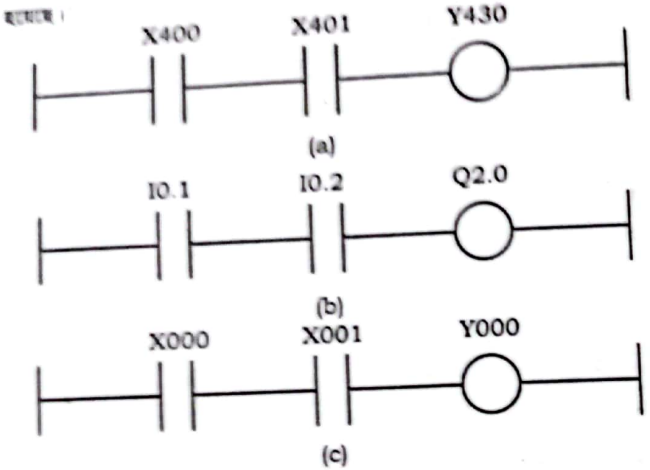
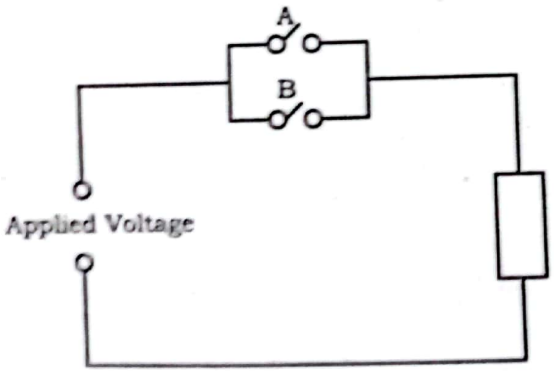
৯.১৩ নং চিত্রে ৯.১২ চিত্রকে (a) Mitsubishi (b) Siemens এবং (c) Toshiba পিএলসির অ্যাড্রেস নোটেশন এর মাধ্যমে দেখানো হয়েছে।

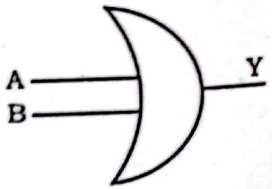


চিত্র-৯.১২ : AND অপারেশনের ল্যাডার ডায়াগ্রাম–
(a) Mitsubishi (b) Siemens (c) Toshiba Notation

OR অপারেশন :

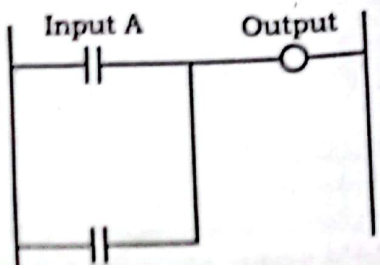


চিত্র-৯.১৩ : OR সার্কিট



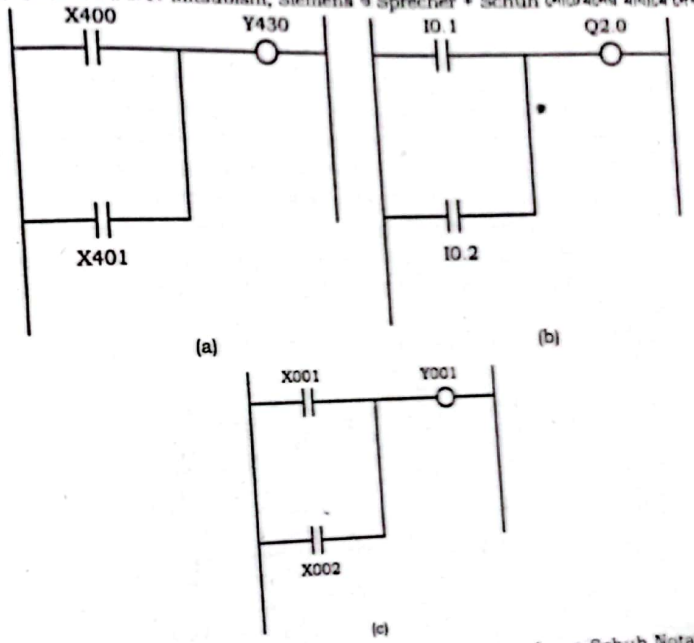
চিত্র-৯.১৪ : OR gate

Inputs		Output
A	B	Y
0	0	0
0	1	1 0
1	0	1 0



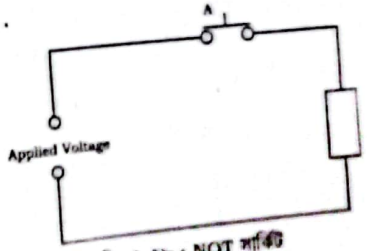
৯.১৩ নং চিত্রে একটি সুইচিং বর্তনী দেখানো হয়েছে যেখানে দুটি সুইচ A ও B Normally Open থাকে। এ দুটি সুইচের যে কোন একটি বা উভয়টি বন্ধ করলে আউটপুট কার্যকর হয়। এই ফাংশন OR ফাংশন। ৯.১৪ চিত্রে সুইচিং বর্তনীর সমতুল্য OR এবং ৯.১৫ নং চিত্রে ট্রুথ টেবিল দেখানো হয়েছে। ৯.১৬ নং চিত্রে OR gate সিম্বলের ল্যাডার ডায়াগ্রাম দেখানো হয়েছে। ল্যাডার ডায়াগ্রাম প্যারালালে সংযুক্ত দুটি normally ওপেন কন্টাক্ট নিয়ে আরম্ভ হয়েছে। ওপেন Contact দুটি যথাক্রমে Input A ও Input B দ্বারা চিহ্নিত করা হয়েছে, যারা সুইচ A ও B কে নির্দেশ করে। তারপর লাইনটি আউটপুট প্রতীকের মাধ্যমে শেষ হয়েছে।

নিচের চিত্রে ল্যাডার ডায়াগ্রামটিকে Mitsubishi, Siemens ও Sprecher + Schuh নোটেশনের মাধ্যমে দেখানো হয়েছে।

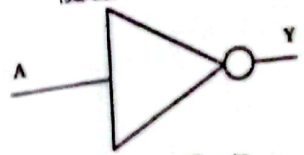


চিত্র-৯.১৭ : OR gate : (a) Mitubishi (b) Siemens (c) Sprecher + Schuh Notations

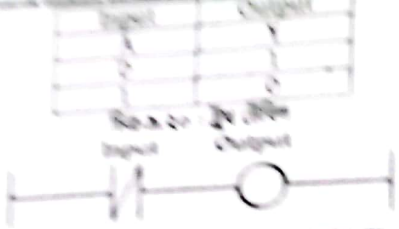
NOT ফাংশন :



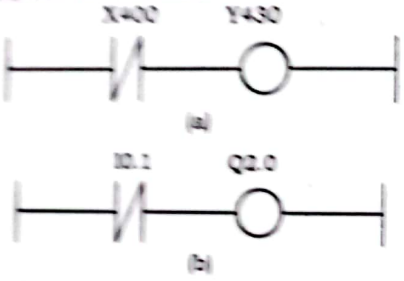
চিত্র-৯.১৮ : NOT সার্কিট



চিত্র-৯.১৯ : NOT gate

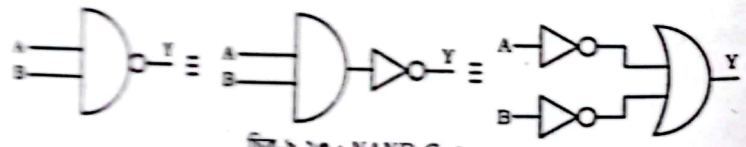


চিত্র-৯.২১ : NOT Gate-এর ল্যাডার ডায়াগ্রাম



চিত্র-৯.২২ : NOT Gate (a) Mitsubishi (b) Siemens Notations

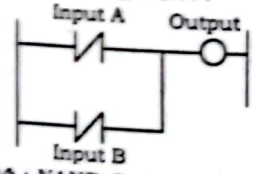
NAND ফাংশন :



চিত্র-৯.২৩ : NAND Gate

Inputs		Output
A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

চিত্র-৯.২৪ : টেবিল



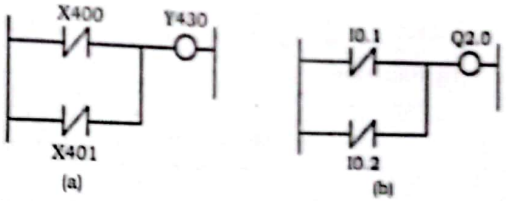
চিত্র-৯.২৫ : NAND Gate-এর ল্যাডার ডায়াগ্রাম

৯.২৩ নং চিত্রে NAND Gate দেখানো হয়েছে। AND ও NOT Gate-এর সমন্বয়ে NAND Gate গঠিত। আবার NOT ইনপুট বিশিষ্ট OR Gate এর অপারেশন NAND Gate-এর অনুরূপ। ৯.২৪ নং চিত্রে NAND Gate-এর ট্রুথ টেবিল দেখানো হয়েছে। যখন ইনপুট A অথবা ইনপুট B যে কোন একটি ইনপুট 0 হয় অথবা উভয়ই ইনপুট 0 হয় তখন আউটপুট 1 হয়।

৯.২৫ নং চিত্রে NAND Gate- এর ল্যাডার ডায়াগ্রাম দেখানো হয়েছে। যখন ইনপুট A ও ইনপুট B উভয়তে 0 প্রয়োগ করা হয়। অথবা যে কোন একটিতে 0 ও অন্যটিতে 1 প্রয়োগ করা হয় তখন আউটপুট 1 হয়। যখন উভয় ইনপুটে 1 প্রয়োগ করা হয় তখন আউটপুট 0 হয়।

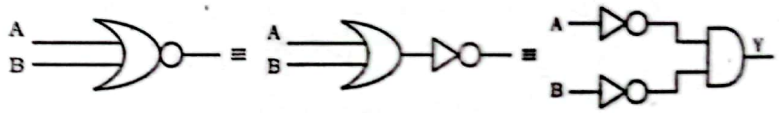
ল্যাডার ডায়াগ্রামে দুটি Normally Closed Contact পাশাপাশি সংযুক্ত করে সিরিজে একটি আউটপুট —○— এর মাধ্যমে শেষ করা হয়।

নিচের চিত্রে (a) Mitsubishi ও (b) Siemens Notation এর মাধ্যমে NAND Gate এর ল্যাডার ডায়াগ্রাম দেখানো হলো :



চিত্র-৯.২৬ : NAND Gate : (a) Mitsubishi (b) Siemens Notation

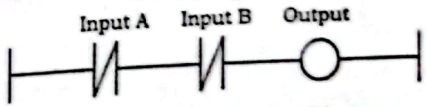
NOR ফাংশন :



চিত্র-৯.২৭ : NOR Gate

Inputs		Output
A	B	Y
0	0	1
0	1	0
1	0	0
1	1	0

চিত্র-৯.২৮ : ট্রুথ টেবিল

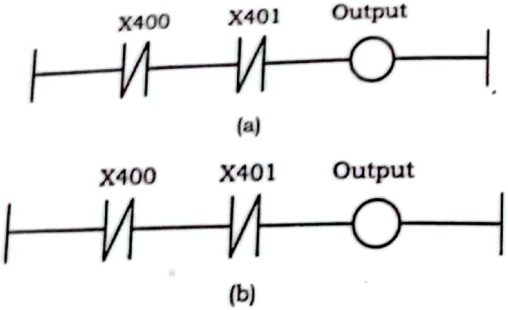


চিত্র-৯.২৯ : NOR Gate Ladder Diagram

৯.২৭ নং চিত্রে NOR Gate দেখানো হয়েছে। NOR Gate মূলত OR Gate ও NOT Gate-এর সমন্বয়ে গঠিত। আবার, AND Gate-এর প্রতিটি ইনপুটে NOT সংযুক্ত করলে NOR Gate অপারেশন সম্পাদিত হয়। ৯.২৮ নং চিত্রে NOR Gate-এর ট্রুথ টেবিল দেখানো হয়েছে। NOR Gate সকল ইনপুট যখন 0 হয় তখনই কেবলমাত্র আউটপুট 1 হয়। ৯.২৯ নং চিত্রে NOR Gate-এর ল্যাডার ডায়াগ্রাম দেখানো হয়েছে। যখন ইনপুট A এবং ইনপুট B উভয়ই কার্যকর হয় না তখন আউটপুট 1 হয়, যখন ইনপুট A অথবা ইনপুট B যে কোন একটি কার্যকর হয় অথবা উভয়ই কার্যকর হয় তখন আউটপুট 0 হয়। ইনপুট A ও ইনপুট B এর জন্য দুটি Normally Closed Contact সিরিজে যুক্ত করা হয়। তারপর লাইনের সাথে সিরিজে —○— প্রতীকের মাধ্যমে Output ডিভাইস চিহ্নিত করে শেষ করা হয়।

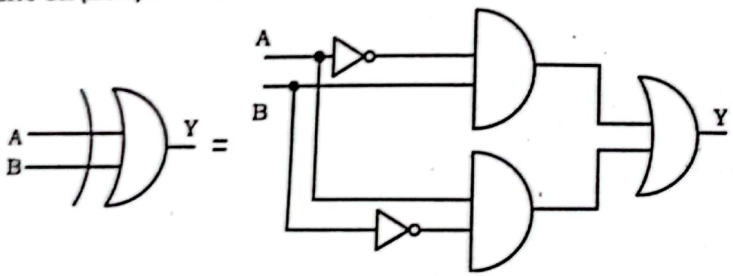
৬৬৬৬-মাইক্রোপ্রসেসর, আর্ট ও কম্পিউটার-১ম খণ্ড

নিচের চিত্রে (a) Mitsubishi (b) Siemens Notation-এর মাধ্যমে NOR System-এর ল্যাডার ডায়াগ্রাম দেখানো হলো :



চিত্র-৯.৩০ : NOR Gate : (a) Mitsubishi (b) Siemens Notations

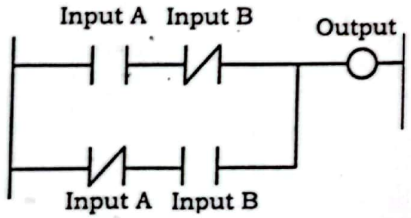
Exclusive OR (XOR) Function :



চিত্র-৯.৩১ : Exclusive or Gate

Inputs		Output
A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0

চিত্র-৯.৩২ : ট্রুথ টেবিল

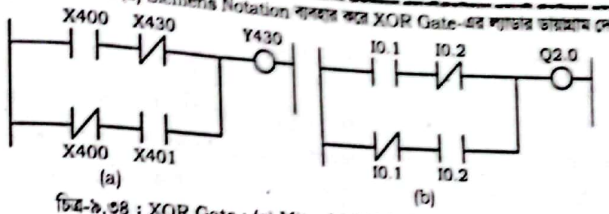


চিত্র-৯.৩৩ : XOR Gate এর ল্যাডার ডায়াগ্রাম

৯.৩১ চিত্রে XOR Gate দেখানো হয়েছে। NOT, AND ও OR-এর সমন্বয়ে XOR ফাংশন সম্পাদন করা যায়। XOR Gate-এ যখন বিজোড় সংখ্যক ইনপুট 1 হয় আউটপুট 1 হয়, অন্য সকল ক্ষেত্রে আউটপুট 0 হয়।

৯.৩২ চিত্রে XOR Gate-এর ট্রুথ টেবিল দেখানো হয়েছে। ৯.৩৩ নং চিত্রে XOR Gate সিস্টেমের ল্যাডার ডায়াগ্রাম দেখানো হয়েছে। যখন ইনপুট A এবং ইনপুট B কার্যকর হয় না তখন আউটপুট 0 হয়। যখন ইনপুট A কার্যকর হয় তখন উপরের শাখা ফলাফল প্রদান করে আউটপুট 1 করে। যখন ইনপুট B কার্যকর হয় তখন নিচের শাখা ফলাফল প্রদান করে আউটপুট 1 করে। যখন ইনপুট A ও ইনপুট B উভয়ই কার্যকর হয় তখন কোন আউটপুট পাওয়া যায় না অর্থাৎ Output 0 হয়। এ ক্ষেত্রে ল্যাডার ডায়াগ্রামে ইনপুট A ও ইনপুট B-এর জন্য দুই সেট কন্ট্যাক্ট ব্যবহার করা হয়। এক সেট Normally

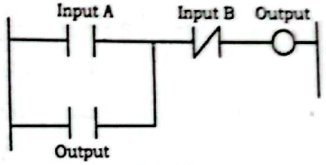
নিচের চিত্রে (a) Mitsubishi (b) Siemens Notation ব্যবহার করে XOR Gate-এর ল্যাডার ডায়াগ্রাম দেখানো হয়েছে।



চিত্র-৯.৩৪ : XOR Gate : (a) Mitsubishi (b) Siemens Notation

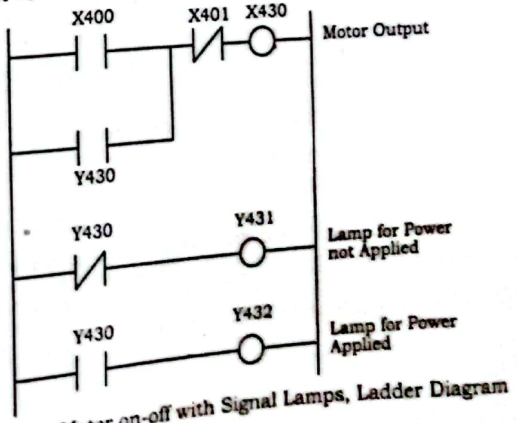
ল্যাচিং (Latching) : ল্যাচিং (Latching) বর্তনী একটি নিজ রক্ষণাবেক্ষণকারী (Self-maintaining) বর্তনী যেখানে বর্তনী সচল হওয়ার পর ইনপুটে অন্য একটি সিগন্যাল না আসা পর্যন্ত পূর্বের অবস্থা বজায় থাকে। আর পূর্বের অবস্থা বজায় রাখার প্রক্রিয়াকে ল্যাচিং (Latching) বলে।

অনেক সময় এরূপ অবস্থার প্রয়োজন হয় যেখানে ইনপুট ক্ষান্ত হওয়ার (Cease) পরও আউটপুট ধরে রাখতে হয়। উদাহরণস্বরূপ, পুশ-বাটন সুইচ চাপের মাধ্যমে চালুকৃত একটি মোটর। যদিও সুইচের কন্ট্যাক্ট বন্ধ (Closed) থাকে না, তবু মোটরটি স্টপ পুশ-বাটন সুইচ না চাপা পর্যন্ত অনবরত চালু থাকে।



চিত্র-৯.৩৫ : ল্যাচিং বর্তনীর ল্যাডার ডায়াগ্রাম

উপরের চিত্রে ল্যাচ সার্কিটের ল্যাডার ডায়াগ্রাম দেখানো হয়েছে। যখন ইনপুট A কন্ট্যাক্ট বন্ধ (Close) হয়, তখন আউটপুট সচল হয়। যখন আউটপুট সচল হয় তখন আউটপুট সংশ্লিষ্ট আরেকটি কন্ট্যাক্ট বন্ধ (Close) হয়। আউটপুট সংশ্লিষ্ট কন্ট্যাক্টটি ইনপুট A-এর সাথে প্যারালালে সংযুক্ত থাকে। তাই ইনপুট A বন্ধ করে খুলে দিলেও আউটপুটের সচল অবস্থা বজায় থাকে। কিন্তু যখন নরমালি ক্লোজড কন্ট্যাক্ট B সচল করা হয় তখন আউটপুট অফ (Off) হয়ে যায়। ল্যাচিং বর্তনীর প্রয়োগ ব্যাখ্যা করা হলো। স্টার্ট (Start) ও স্টপ (Stop) সুইচ দ্বারা নিয়ন্ত্রিত একটি মোটর বিবেচনা করা হলো। সিস্টেমে যখন মোটরে পাওয়ার প্রয়োগ করা করা হবে তখন একটি লাইট জ্বলবে এবং মোটরে যখন পাওয়ার থাকবে না তখন অন্য আরেকটি লাইট জ্বলবে। নিচের চিত্রে উপরোক্ত সিস্টেমের জন্য ল্যাডার ডায়াগ্রাম দেখানো হলো :



চিত্র-৯.৩৬ : Motor on-off with Signal Lamps, Ladder Diagram