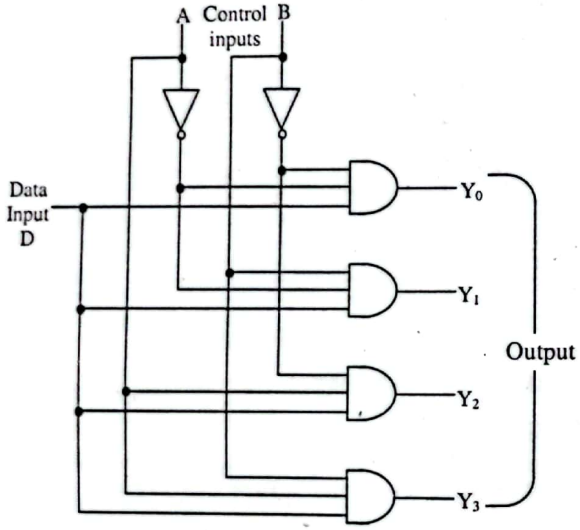
তা ছাড়া আউটপুট প্রদান করা হয় Y_0 এবং Y_1 এর মাধ্যমে। যখন কন্ট্রোল ইনপুট লো (0) হয় এবং ডাটা ইনপুট A ক্ষ করা হয়, তখন AND গেইট 1 এর উভয় ইনপুটই হাই থাকার কারণে Y_0 কে আউটপুটে পাওয়া যাবে।

C	O/P
0	Y_0
1	Y_1

টেবিল ঃ ১৩.৩

আবার, যখন কন্ট্রোল ইনপুট হাই, অর্থাৎ C = 1 হয়, তখন AND গেইট 2-এর উভয় ইনপুট হাই থাকায় Y_1 কে আউটপুটে পাওয়া যাবে। এভাবে ইনপুট ডাটাকে কন্ট্রোল সিগন্যালের মাধ্যমে দুটি আউটপুটে প্রদান করে থাকে।

● **1 : 4 ডিমাল্টিপ্লেক্সার ঃ** এর একটিমাত্র ডাটা ইনপুট আর চারটি আউটপুট। নিচে এর একটি লজিক্যাল সার্কিট চিত্র দেখানো হলো-



চিত্র ঃ ১৩.৪

এটি মূলত চারটি AND গেইট ও দুটি NOT গেইটের সমন্বয়ে তৈরি। D এর মাধ্যমে প্রতিটি AND গেইটে ডাটা প্রদান করা হয় এবং আর দুটি কন্ট্রোল ইনপুট প্রদান করা হয় A ও B এর মাধ্যমে। প্রতিটি কন্ট্রোল ইনপুটই সরাসরি দুটি AND গেইটে এবং ইনভার্টারের মাধ্যমে দুটি AND গেইটে প্রদান করা হয়।

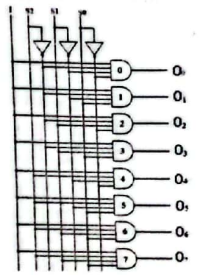
কন্ট্রোল ইনপুটের উপর নির্ভর করে এর আউটপুটে নির্বাচনের কৌশল ট্রুথ টেবিলের মাধ্যমে দেখানো হলো ঃ

কন্ট্রোল ইনপুট		আউটপুট
A	B	
0	0	Y_0
0	1	Y_1
1	0	Y_2
1	1	Y_3

টেবিল ঃ ১৩.৫

1 ঃ 8 ডি-মাল্টিপ্লেক্সার ঃ চিত্রে 1 ঃ 8 ডি-মাল্টিপ্লেক্সার সার্কিট ডায়াগ্রাম দেখানো হলো। I সিগন্যালকে 8টি অ্যান্ড গেইটের সাথে সংযুক্ত করা হয়েছে। S_0, S_1, S_2 দ্বারা 8টি গেইটের যে-কোনো একটি গেটকে অ্যাকটিভ করে সেই গেইটের মাধ্যমে ইনপুট সিগন্যালকে প্রবাহিত করা সম্ভব। যেমন– $(S_0\ S_1\ S_2) = (000)$ হলে, 0 অ্যান্ড গেটটি অ্যাকটিভ হবে, ফলে $O_0 = I$ হয়। এমনিভাবে অন্যান্য কোড দ্বারা I কে অন্যান্য আউটপুটের সাথে সংযুক্ত করা সম্ভব।

চিত্রের ডি-মাল্টিপ্লেক্সার সার্কিটের সাথে 3 হতে 8 রেখা ডিকোডার সার্কিটের অনেক সাদৃশ্য আছে। চিত্রের সার্কিটে শুধু একটি অতিরিক্ত ইনপুট সিগন্যাল ব্যবহার করা হয়েছে। সুতরাং অ্যানাবল (Enable) যুক্ত ডিকোডারকে ডি-মাল্টিপ্লেক্সার হিসেবে ব্যবহার করা সম্ভব। এই ব্যবহারে অ্যানাবল সংযোগকে ইনপুট এবং বাইনারি কোডকে নিয়ন্ত্রণ সিনগ্যাল হিসেবে ব্যবহার করা হয়। এজন্য অ্যানাবলযুক্ত ডিকোডারসমূহকে ডিকোডার/ডি-মাল্টিপ্লেক্সার বলা হয়।



চিত্র ঃ ১৩.৬ 1 ঃ 8 ডি-মাল্টিপ্লেক্সার

S_2	S_1	S_0	O_7	O_6	O_5	O_4	O_3	O_2	O_1	O_0
0	0	0	0	0	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	1	0
0	1	0	0	0	0	0	0	1	0	0
0	1	1	0	0	0	0	1	0	0	0
1	0	0	0	0	0	1	0	0	0	0
1	0	1	0	0	1	0	0	0	0	0
1	1	0	0	1	0	0	0	0	0	0
1	1	1	1	0	0	0	0	0	0	0

টেবিল ঃ ১৩.১ 1 হতে 8 ডি-মাল্টিপ্লেক্সার এর কার্যনীতির টেবল

সারণি ঃ ডিমাল্টিপ্লেক্সার সার্কিট ঃ

নং	বর্ণনা	আউটপুট
74139	ডুয়েল 1 ঃ 4 ডিমাল্টিপ্লেক্সার (2 লাইন-টু-4 লাইন ডিকোডার)	ইনভার্টার ইনপুট
74155	ডুয়েল 1 ঃ 4 ডিমাল্টিপ্লেক্সার (2 লাইন-টু-4 লাইন ডিকোডার)	Y_1 ইনভার্টেড ইনপুট Y_2 ইনপুটের মতো
74156	ডুয়েল 1 ঃ 4 ডিমাল্টিপ্লেক্সার (2 লাইন-টু-4 লাইল ডিকোডার)	ওপেন কালেক্টর Y_1 ইনভার্টেড ইনপুট Y_2 ইনপুটের মতো
74138	ডুয়েল 1 ঃ 8 ডিমাল্টিপ্লেক্সার (3 লাইন-টু-8 লাইন ডিকোডার)	ইনভার্টেড ইনপুট
74154	1 ঃ 16 ডিমাল্টিপ্লেক্সার (4 লাইন-টু-16 লাইন ডিকোডার)	ইনপুটের মতো
74159	1 ঃ 16 ডিমাল্টিপ্লেক্সার (4 লাইন-টু-16 লাইন ডিকোডার)	ইনপুটের মতো ওপেন কালেক্টর

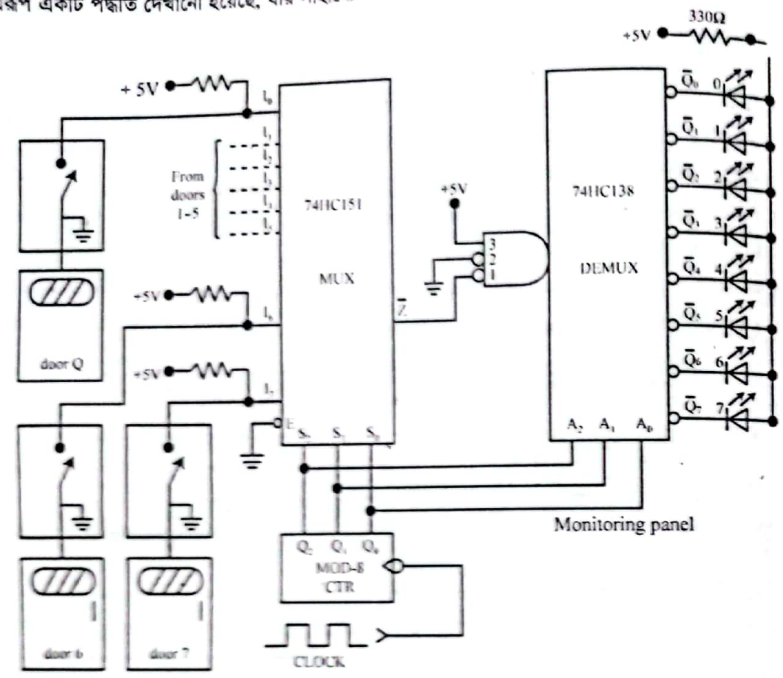
১৩.৩ ডিমাল্টিপ্লেক্সারের ব্যবহার (State the uses of Demultiplexer) ঃ

ডিমাল্টিপ্লেক্সারের ব্যবহার (Use of Demultiplexer) ঃ বিভিন্ন ডিজিটাল সিস্টেমে ডিমাল্টিপ্লেক্সারকে বিভিন্নভাবে ব্যবহার করা হয়। মাল্টিপ্লেক্সারকে সাধারণত কোন সিস্টেমের ইনপুটে আর ডিমাল্টিপ্লেক্সার এর আউটপুটে ব্যবহার করা হয়।

❑ **সিকিউরিটি মনিটরিং সিস্টেম (Security of monitoring system) ঃ** কোনো ইন্ডাস্ট্রিয়াল কাজে বিভিন্ন অংশের দরজার ওপেন/ক্লোজ অবস্থা পর্যবেক্ষণের জন্য এটি ব্যবহার করা যায়। এসব দরজার ওপেন/ক্লোজকে একটি সুইচের OFF/ON অবস্থার মাধ্যমে বিবেচনা করা যায়, যা কোনো মনিটরিং সিস্টেমের সাথে সংযুক্ত করা হয়, যার মূল উপাদান হবে LED.

CamScanner

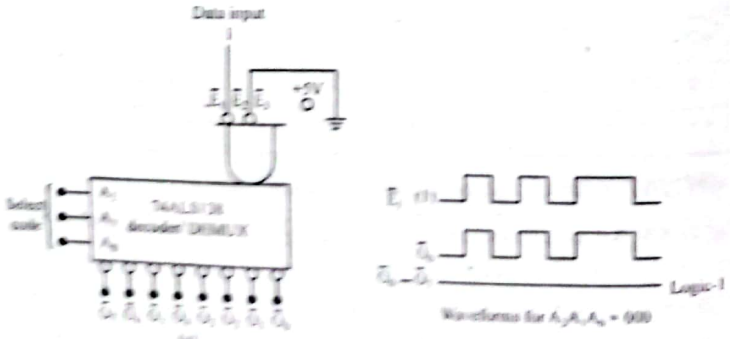
চিত্রে এরূপ একটি পদ্ধতি দেখানো হয়েছে, যার সাহায্যে আটটি দরজার নিয়ন্ত্রণ সম্ভব।



চিত্র ঃ ১৩.৭ Security monitoring system

এতে ডিমাল্টিপ্লেক্সারের কাজ করে 74HC138 IC চিপটি। এর ডাটা ইনপুট হিসেবে $\bar{Z}_1$ ব্যবহার করা হয়। কন্ট্রোল সিগন্যাল হিসেবে $A_2A_1A_0$ কে ব্যবহার করা হয়। $A_2A_1A_0 = 000$ অবস্থায় $\bar{O}_0$ আউটপুট অ্যাকটিভ থাকে কিন্তু অন্যান্যগুলো বন্ধ থাকে। এর জন্য LED টি জ্বলে। এখানে দরজাগুলো কমন করা আছে, যার ফলে দরজা বন্ধ হলে তা দ্বারা LED এর ক্যাথোড সংযোগ পায়। LED এর সকল অ্যানোডকে + 5V এর সাথে সংযুক্ত করা থাকে।

তা ছাড়া নিম্নে একটি ডিমাল্টিপ্লেক্সারের কানেকশন চিত্র দেখানো হয়েছে, যার ডাটা ইনপুট হিসেবে $\bar{E}_1$ ব্যবহৃত হয়েছে।

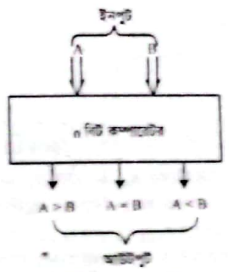


চিত্র ঃ ১৩.৮

১৩.৪ চার বিট বাইনারি কম্পারেটরের কার্যপ্রণালি (The operation of 4-bit Binary comparator) ঃ

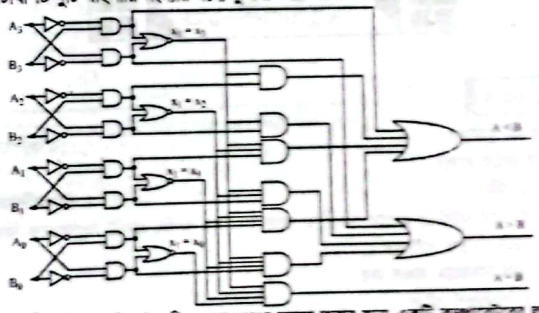
যে-কোনো বিটের দুটি বাইনারি সংখ্যার মধ্যে তুলনা করে একটি সংখ্যা অন্যটি হতে বড়, ছোট না সমান তা নির্ধারণের জন্য ব্যবহৃত বর্তনীকে ডিজিটাল কম্পারেটর বলা হয়। অন্য কথায়, কম্পারেটরের কাজ হলো দুটি ইনপুটের মধ্যে তুলনা করে তাদের আপেক্ষিক ফলাফল আউটপুটে প্রদান করা। কম্পারেটরে দুটি ইনপুটের মধ্যে একটি রেফারেন্স ইনপুট হিসেবে কাজ করে এবং অপরটিতে ইনপুট সিগন্যাল তথা তুলনাকারী সংখ্যাকে প্রদান করা হয়। আউটপুট লজিক ১ হবে, না ০ হবে তা নির্ভর করে রেফারেন্স ইনপুটের তুলনায় অন্য ইনপুটের মান বেশি না কম, তার উপর। মনে করি, দুটি সংখ্যা A এবং B এর মধ্যে তুলনা করতে হবে। এক্ষেত্রে A ও B হচ্ছে দুটি ইনপুট এবং তাদের তুলনামূলক আউটপুটকে তিনটি বাইনারি চলক $A > B$, $A < B$ অথবা $A = B$ দ্বারা নির্দেশ করা যেতে পারে। চিত্র ঃ ১৩.৯ এ একটি n বিটবিশিষ্ট কম্পারেটরের ব্লক ডায়াগ্রাম দেখানো হলো–

এক্ষেত্রে প্রতিটি বাইনারি সংখ্যা A ও B যদি দুই বিট বিশিষ্ট হয়, তবে মনে করি, $A = A_1 A_0$ এবং $B = B_1 B_0$। এক্ষণে কম্পারেটরের ইনপুটে সংখ্যাদ্বয়কে প্রয়োগ করলে A এর বাম প্রান্তের বিট A_1 এর সাথে, B এর বাম প্রান্তের বিট B_1 এবং A এর ডান প্রান্তের বিট A_0 এর সাথে, B এর ডান প্রান্তের বিট B_0 সমন্বিত লজিক বর্তনীর মাধ্যমে তুলনামূলক একটি আউটপুট প্রদান করবে। এক্ষেত্রে আউটপুটের যে-কোনো একটি চলকের মান লজিক ১ হবে এবং অন্য দুটি চলকের মান হবে লজিক ০। যে চলকের মান লজিক ১ হবে, কম্পারেটর তার আউটপুট সম্ভাব্য তিনটি অবস্থার মধ্যে সেই চলক নির্দেশক অবস্থাকেই প্রকাশ করবে।



চিত্র ঃ ১৩.৯ n বিটবিশিষ্ট কম্পারেটরের ব্লক ডায়াগ্রাম

চিত্র ঃ ১৩.১০-এ চার বিটবিশিষ্ট দুটি বাইনারি সংখ্যার মধ্যে তুলনা করার জন্য একটি কম্পারেটরের লজিক ডায়াগ্রাম দেখানো হলো।



চিত্র ঃ ১৩.১০ চার বিটবিশিষ্ট দুটি বাইনারি সংখ্যার মধ্যে তুলনা করার জন্য একটি কম্পারেটরের লজিক ডায়াগ্রাম

মনে করি, বাইনারি সংখ্যা দুটি যথাক্রমে A ও B এবং $A = A_3 A_2 A_1 A_0$ ও $B = B_3 B_2 B_1 B_0$, যেখানে সংযুক্ত A এবং B এর প্রতিটি আলাদা আলাদা বাইনারি ডিজিট ০ বা ১-কে নির্দেশ করে। এক্ষেত্রে দুটি বাইনারি সংখ্যা সমান হবে, যদি প্রতি জোড়া সহবস্থানের বাইনারি ডিজিট সমান হয়, অর্থাৎ যদি $A_3 = B_3$, $A_2 = B_2$, $A_1 = B_1$ এবং $A_0 = B_0$ হয়, তবেই বাইনারি সংখ্যা দুটি সমান হবে, অন্যথায় নয়। এক্ষেত্রে সহবস্থানের প্রতি জোড়া বিটের সমতা সম্পর্ককে লজিকাল ভাষায় $x_i = \left(A_i B_i + \bar{A}_i \bar{B}_i\right)$ দ্বারা প্রকাশ করা যায়, যেখানে $i = 0, 1, 2, 3$। অন্যভাবে বলা যায়, কেবলমাত্র i এর ভিন্ন ভিন্ন অবস্থানের প্রতি জোড়া বিটের মান যদি সমান হয়, তবেই $x_i = 1$ হবে। এভাবে প্রতি জোড়া বিটের লজিকাল আউটপুট $x_i = \left(A_i B_i + \bar{A}_i \bar{B}_i\right) = 1$ হলে, $i = 0, 1, 2, 3$ এর জন্য প্রাপ্ত চারটি বিটকে একটি আন্ড গেটের মধ্য দিয়ে চালনা করলে A ও B সংখ্যা দুটির আউটপুট $A = B = X_3 X_2 X_1 X_0 = 1$ হয়, যা সংখ্যা দুটির সমতাকে নির্দেশ করে।

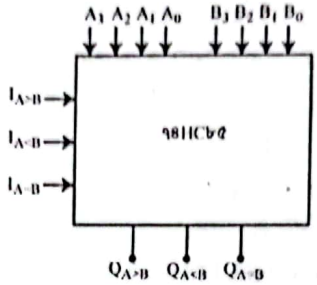
অনুরূপভাবে, $A > B$ বা $A < B$ চলকদ্বয়ের যে-কোনোটির আউটপুট ১ হওয়ার জন্য লজিকাল ভাষায় হবে যথাক্রমে

$A > B = A_3 \bar{B}_3 + X_3 A_2 \bar{B}_2 + X_3 X_2 A_1 \bar{B}_1 + X_3 X_2 X_1 A_0 \bar{B}_0$ এবং

$A < B = \bar{A}_3 B_3 + X_3 \bar{A}_2 B_2 + X_3 X_2 \bar{A}_1 B_1 + X_3 X_2 X_1 \bar{A}_0 B_0$।

উপরোক্ত ফাংশনদ্বয়ের সমন্বিত লজিক বর্তনীর চিত্র ঃ ১৩.৯-এ দেখানো হয়েছে।

$x_i = (A_i B_i + \bar{A}_i B_i)$ সমীকরণের সমতুল্য চারটি আউটপুট এক্সক্লুসিভ নর (X-NOR) সার্কিটের মাধ্যমে পাওয়া যায়। একটি অ্যান্ড (AND) গেটের ইনপুটে প্রয়োগ করা হলে, আউটপুট (A = B) চলকের মান লজিক্যাল ১ হয়, যা সংখ্যা দুটির সমতা নির্দেশ করে। অন্য দুটি আউটপুট চলক যথাক্রমে (A > B) এবং (A < B) পাওয়ার জন্য x_i এবং অন্যান্য বিটগুলোকে উপরোক্ত দুটি লজিক্যাল ফাংশন অনুসারে সংযুক্ত করা হয়। এক্ষেত্রে যে আউটপুট চলকটি ১ হবে, তাই সংখ্যা দুটির সঠিক অবস্থাকে নির্দেশ করবে। অর্থাৎ, (A > B) চলকটি ১ হলে বুঝায় A, B-এর চেয়ে বড় আর (A < B) চলকটি ১ হলে বুঝায় এর চেয়ে ছোট। চিত্র ঃ ১৩.৯-এ একটি চার বিটের ৭৪ HC ৮৫ কম্পারেটরের ব্লক ডায়াগ্রাম দেখানো হলো–



চিত্র ঃ ১৩.১১ চার বিটের ৭৪HC৮৫ কম্পারেটরের ব্লক

উপরোক্ত কম্পারেটরের A_0–A_3 এবং B_0–B_3 হচ্ছে চার বিটের দুটি আলাদা ইনপুট এবং $Q_{A>B}$, $Q_{A<B}$ এবং $Q_{A=B}$ হচ্ছে ইনপুট সংখ্যার তুলনামূলক অবস্থা নির্দেশক আউটপুট। চারের চেয়ে বেশি ইনপুট বিটবিশিষ্ট দুটি বাইনারি সংখ্যার তুলনা করার অতিরিক্ত ইনপুট হিসেবে $I_{A>B}$, $I_{A<B}$ ও $I_{A=B}$-কে ব্যবহার করা হয়। এ ইনপুটগুলোকে ক্যাসকেডিং ইনপুট (Cascading input) হয়, যারা চার বিটের দুই বা ততোধিক কম্পারেটরের সংযোগে কাজ করে থাকে।

অনুশীলনী–১৩

অতি সংক্ষিপ্ত প্রশ্নোত্তর ঃ

১। **ডিমাল্টিপ্লেক্সার বলতে কী বুঝায়?**
অথবা, ডিমাল্টিপ্লেক্সার কাকে বলে?
অথবা, Demultiplexer কী? [বাকাশিবো-২০১৩, ১৫(পরি); বাকাশিবো-২০১৫(পরি), ১৯

উত্তর ঃ ডিমাল্টিপ্লেক্সার দিয়ে মাল্টিপ্লেক্সারের বিপরীত কাজ করা হয় অর্থাৎ একটি সংকেতকে নিয়ন্ত্রণ সংকেতের সাহায্যে অনেক নির্গমন মুখের সাথে সংযুক্ত করা হয়।

২। **Demultiplexer-এর ব্লক ডায়াগ্রাম অঙ্কন কর।** [বাকাশিবো-২

উত্তর সংকেত ঃ ১৩.১ নং অনুচ্ছেদ দ্রষ্টব্য।

৩। **ডিমাল্টিপ্লেক্সারের মূলনীতি কী?**

উত্তর ঃ একটি সংকেতকে নিয়ন্ত্রণ সংকেতের সহায়তায় অনেক নির্গমন মুখের সাথে সংযুক্ত করাই ডিমাল্টিপ্লেক্সারের মূলনীতি।

৪। **ডিমাল্টিপ্লেক্সার কেন ব্যবহার করা হয়?**

উত্তর ঃ সংকেত ডিকোডিং, যুক্তি বর্তনী বাস্তবায়ন, পূর্ণযোগের বাস্তবায়ন বর্তনী ইত্যাদি ক্ষেত্রে ডিমাল্টিপ্লেক্সারের ব্যবহার দেখা যায়।

৫। **ডিমাল্টিপ্লেক্সার বর্তনীতে কোন কোন Gate ব্যবহার করা হয়?**

উত্তর ঃ AND গেইট।

৬। **মাল্টিপ্লেক্সার ও ডিমাল্টিপ্লেক্সারের প্রয়োজনীয়তা কী?**

উত্তর ঃ অনেকগুলো গ্রহণ সংকেতের যেকোন একটিকে নির্গমন মুখের সাথে সংযুক্ত করার জন্য মাল্টিপ্লেক্সার প্রয়োজন। একটি সংকেতকে নিয়ন্ত্রণ করে অনেকগুলো নির্গমন মুখের সাথে সংযুক্ত করার জন্য ডিমাল্টিপ্লেক্সার প্রয়োজন।

৭। **কম্পারেটর বলতে কী বুঝায়?** [বাকাশিবো-২

উত্তর ঃ কম্পারেটর এমন এক ধরনের লজিক্যাল সার্কিট, যা দুটি ইনপুটের মধ্যে তুলনা করে আউটপুট প্রদান করে। এ ইনপুটের মধ্যে একটি রেফারেন্স হিসেবে আর অপরটিতে ইনপুট সিগন্যাল দেয়া হয়। এ রেফারেন্স এর সাথে ইনপুট সিগন্যাল তুলনা করে এটা আউটপুট প্রদান করে থাকে। কম্পিউটারে বিভিন্ন প্রকার সিদ্ধান্তমূলক কাজে এটিকে ব্যবহার করা হয়।