অধ্যায়-৩

লজিক গেট সম্পর্কে ধারণা
(Understand the Concept of Logic Gates)

৩.১ লজিক গেইট এর সংজ্ঞা (Define logic gate) ঃ

লজিক গেইট হলো এমন একটি বিশেষ ধরনের ইলেকট্রনিক সার্কিট, যা যৌক্তিক সিদ্ধান্ত গ্রহণ করতে পারে। এর একটি অ এবং বা একাধিক ইনপুট থাকে। আউটপুট সংকেত শুধুমাত্র ইনপুটের নির্দিষ্ট সমন্বয়ের জন্য আবির্ভূত হয় (appear)। লজিক গেই মূলত একটি ডিজিটাল পদ্ধতির জন্য মৌলিক ব্লক হিসেবে কাজ করে। এগুলো বুলিয়ান অ্যালজেবরার উপর ভিত্তি করে হার্ডওয়্যার ফাংশন বাস্তবায়ন করে। বুলিয়ান অ্যালজেবরায় ব্যবহৃত চলকের মান 0 অথবা 1 হয়। এই গেইটগুলো বর্তমানে বিভিন্ন আইসি পরিবার হিসেবে পাওয়া যায়। বহুল জনপ্রিয় পরিবারগুলো হলো ঃ ট্রানজিস্টর ট্রানজিস্টর লজিক (TTL), ইমিটার কাপলড লজিক (মেটাল অক্সাইড সেমিকন্ডাক্টর (MOS) এবং কমপ্লিমেন্টারি মেটাল অক্সাইড সেমিকন্ডাক্টর (CMOS)।

৩.২ লজিক গেইটের শ্রেণিবিন্যাস (Classify logic gate) ঃ

লজিক গেইটের প্রকারভেদ ঃ

১। মৌলিক গেইট (Basic Gate) বা, Fundamental gate :
- (a) AND গেইট (AND Gate)
- (b) OR গেইট (OR Gate)
- (c) NOT গেইট (NOT Gate)

২। ইউনিভার্সেল গেইট (Universal Gate)
- (a) NAND গেইট (NAND Gate)
- (b) NOR গেইট (NOR Gate)

৩। এক্সক্লুসিভ গেইট (Exclusive Gate)
- (a) এক্সক্লুসিভ অর গেইট (Exclusive OR Gate– X-OR Gate)
- (b) এক্সক্লুসিভ নর গেইট (Exclussive NOR Gate)

৩.৩ AND, OR, NOT, NOR, NAND, Ex-OR এবং Ex-NOR গেইটের বর্ণনা, ট্রুথ টেবিল, বু সমীকরণ ও প্রতীক (Explain logical statement, truth table, Boolean equation and sym AND, OR, NOT, NOR, NAND, Ex-OR and Ex-NOR gates) ঃ

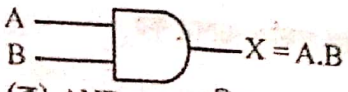
যে-কোনো ডিজিটাল পদ্ধতির মূলে রয়েছে মাত্র তিনটি মৌলিক লজিক গেইট। এই তিনটি গেইট হলো ঃ

(ক) অর গেইট (Or gate) (খ) অ্যান্ড গেইট (AND gate) (গ) নট গেইট (NOT gate)

আবার, একটি সাধারণ OR গেইটের আউটপুটে একটি NOT গেইট যুক্ত করে NOR গেইট পাওয়া যায়। অনুরূপভাবে গেইটের আউটপুটে NOT গেইট যুক্ত করলে NAND গেইট পাওয়া যায়। আবার মৌলিক গেইটগুলোর সমন্বয়ে Ex-Or এ NOR গেইট পাওয়া যায়। অতএব লজিক গেইটগুলোকে নিম্নলিখিতভাবে পাওয়া যায়–

১। AND gate ২। OR gate ৩। NOT gate ৪। NAND gate ৫। NOR gate ৬। Ex-OR gate ৭। Ex-NOR gate

AND গেইট (AND gate) ঃ AND gate বলতে বুঝায় এমন একটি সার্কিট, যার দুই বা ততোধিক ইনপুট এবং এক আউটপুট থাকে এবং আউটপুট হাই (High) হবে যদি সবগুলো ইনপুট একসাথে হাই (High) হয়। লো-ভোল্টেজের জন্য '0' এবং হাই-ভোল্টেজের জন্য '1' ধরা হয়।



(ক) AND gate প্রতীক

A	B	X = AB
0	0	0
0	1	0
1	0	0
1	1	1

(খ) AND gate ট্রুথ টেবিল

চিত্র ঃ ৩.১ AND gate

Scanned with CamScanner

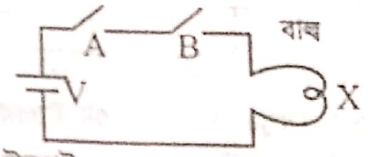
চিত্র ৩.১ (ক)নং-এ ২-ইনপুট AND gate-এর প্রতীক দেখানো হয়েছে। ইনপুট দুটিকে A ও B দ্বারা এবং আউটপুটকে X দ্বারা চিহ্নিত করা হয়েছে।

চিত্র ৩.১(খ) নং-এ 2-ইনপুট AND gate এর ট্রুথ টেবিল দেখানো হয়েছে। ট্রুথটেবিলের মাধ্যমে AND gate এর অপারেশন প্রকাশ করা যায়। ট্রুথ টেবিল হলো এমন একটি টেবিল, যার মাধ্যমে একটি লজিক গেইটের সম্ভাব্য সকল ইনপুট সমন্বয়ের (Combination) জন্য আউটপুট অবস্থা প্রকাশ করা যায়। 2-ইনপুট AND gate ট্রুথটেবিলে A = 0, B = 0 অথবা, A = 0, B = 1 অথবা, A = 1, B = 0 অবস্থাগুলোর জন্য আউটপুট X = 0 হয় এবং যখন A = 1, B = 1 তখন আউটপুট X = 1 হয়।

2-ইনপুট AN gate-এর বুলিয়ান সমীকরণ (equation) হলো–

$X = A \times B$ অথবা $X = A.B$ অথবা, $X = AB$

সমীকরণ 'X' অথবা '.' চিহ্ন দ্বারা AND অপারেশন বুঝানো হয়। AND অপারেশন লজিক্যাল গুণ এবং গাণিতিক গুণ থেকে ভিন্ন। সাধারণভাবে 'X' বা '.' চিহ্ন বাদ দিয়ে সমীকরণ লেখা হয়। এই সমীকরণকে x equals A AND B পড়া হয়।



চিত্র ঃ ৩.২ দুই ইনপুট AND gate এর সমতুল্য বৈদ্যুতিক বর্তনী

৩.২ নং চিত্রে 2-ইনপুট AND gate-এর সমতুল্য বৈদ্যুতিক বর্তনী দেখানো হয়েছে। ইনপুট দুটিকে সুইচ A এর সুইচ B দ্বারা এবং আউট X কে Lamp দ্বারা প্রকাশ করা হয়েছে। সুইচ দুটি সিরিজে সংযুক্ত থাকে। যখন সুইচ A এবং সুইচ B ON অর্থাৎ ক্লোজড থাকে তখনই কেবলমাত্র Lamp জ্বলে। যে-কোনো একটি সুইচ অফ (OFF) থাকলে Lamp জ্বলবে না। দুই এর অধিক ইনপুট বিশিষ্ট AND gate এর ক্ষেত্রে একই নিয়ম প্রযোজ্য। ৩.৩নং চিত্রে 3-ইনপুট AND gate এর প্রতীক ও ট্রুথ টেবিল দেখানো হয়েছে।

(ক) প্রতীক

A	B	C	X = ABC
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

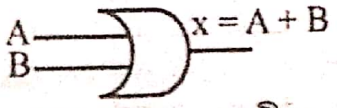
(খ) ট্রুথ টেবিল

চিত্র ঃ ৩.৩ 3-ইনপুট AND gate

ইনপুট তিনটি যথাক্রমে A, B ও C দ্বারা চিহ্নিত করা হয়েছে এবং আউটপুট x দ্বারা চিহ্নিত করা হয়েছে।

যখন A = B = C = 1 হয় তখন আউটপুট X = 1 হয় অন্য সকল ক্ষেত্রে X = 0 হয়।

OR গেইট (OR gate) : OR gate বলতে বুঝায় এমন একটি সার্কিট, যার দুই বা ততোধিক ইনপুট এবং একটিমাত্র আউটপুট থাকে এবং যদি সবগুলো ইনপুটগুলো (Low) হয় তবে আউটপুটগুলো (Low) হবে। এই গেইট এর অন্তত একটি ইনপুট 1 হলে আউটপুট 1 হয়।



(ক) OR gate প্রতীক

A	B	X = A + C
0	0	0
0	1	1
1	0	1
1	1	1

(খ) ট্রুথ টেবিল

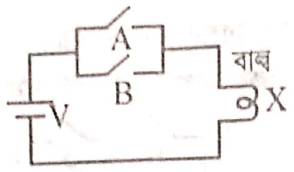
চিত্র ঃ ৩.৪ OR gate

Scanned with CamScanner

৩.৪ (খ) নং চিত্রে 2-ইনপুট OR গেইট এর ট্রুথ টেবিল দেখানো হয়েছে। ট্রুথ টেবিলটি ২-ইনপুট OR gate এর অ প্রকাশ করে। ইনপুট A = 0, B = 1 অথবা A = 1, B = 0 অথবা A = 1, B = 1এর সমন্বয়ে জন্য আউটপুট X = 1 হয় এবং A = 0, B = 0 এর জন্য X = 0 হয়।

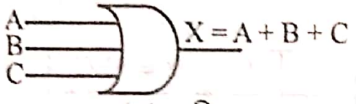
2-ইনপুট OR গেইট এর বুলিয়ান সমীকরণ

X = A + B দ্বারা প্রকাশ করা হয়, সমীকরণে '+' চিহ্ন OR অপারেশন বুঝায়। OR অপারেশন লজিক্যাল যোগ কিন্তু গ যোগ নয়। সমীকরণটিকে X equal A OR B পড়া হয়। লজিক্যাল যোগের অর্থ হলো A অথবা B সত্য হলে অথবা উভয় হলে x সত্য হবে। অর্থাৎ, X = 1 + 1 = 1



চিত্র ঃ ৩.৫ 2-ইনপুট OR gate-এর ইলেকট্রিক্যাল সমতুল্য বর্তনী

৩.৫ নং চিত্রে 2-ইনপুট OR gate এর বৈদ্যুতিক বর্তনী দেখানো হয়েছে। দুটি ইনপুট A ও B এর জন্য দুটি সুইচকে প সংযোগ করা হয়। Lamp দ্বারা আউটপুট x প্রকাশ রূপ হয়। যখন সুইচ A অথবা B অথবা উভয় সুইচই ON বা Closed হ Lamp জ্বলে আবার উভয় সুইচই OFF বা Open থাকলে Lamp জ্বলে না। দুইয়ের অধিক ইনপুট বিশিষ্ট OR gate ক্ষেত্রে নিয়ম প্রযোজ্য। ৩.৬ নং চিত্রে 3-ইনপুট OR gate এর প্রতীক ও ট্রুথ টেবিল দেখানো হলো–



(ক) প্রতীক

A	B	C	x = A + B + C
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	1

(খ) ট্রুথ টেবিল

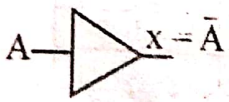
চিত্র ঃ ৩.৬ 3-ইনপুট OR gate

3-ইনপুটকে যথাক্রমে A, B ও C দ্বারা এবং আউটপুটকে x দ্বারা প্রকাশ করা হয়েছে। 3-ইনপুট OR gate এর সমীকরণ হলো–

X = A + B + C

যখন ইনপুট A = B = C = 0 তখন আউটপুট X = 0 অন্য সকল ইনপুট সমন্বয়গুলোর জন্য আউটপুট X = 1 হয়।

NOT গেইট (NOT gate) : NOT gate-কে ইনভার্সন গেইটও বলা হয়, বুলিয়ান ইনভার্সন বা কমপ্লিমেন্ট কর কম্পিউটারে ব্যবহার করা হয় Not গেইট। এই গেইটটিতে কেবলমাত্র একটি ইনপুট ও একটি আউটপুট থাকে এবং আউট হবে যদি ইনপুট লো হয়। আবার সার্কিটের আউটপুট লো হবে যদি ইনপুট হাই হয়। সুতরাং একটি NOT গেইটের ইন ডিজিটাল তথ্যই দেয়া হউক না কেন আউটপুটে সর্বদা কমপ্লিমেন্ট বা ইনভার্টেড তথ্যই পাওয়া যায়। তাই অনেক সম গেইটকে ইনভার্টারও (Inverter) বলা হয়ে থাকে।



(ক) প্রতীক

A	B	x = Ā
0	1	0
1	0	1

(খ) ট্রুথ টেবিল

চিত্র ঃ ৩.৭ Not gate

৩.৭(ক) নং চিত্রে NOT gate প্রতীক দেখানো হয়েছে। একটি ইনপুটকে A এবং একটি আউটপুটকে X দ্বারা প্রক হয়েছে।

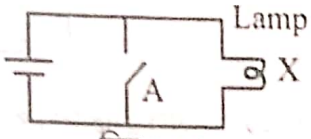
Scanned with CamScanner

৩.৭(খ) নং চিত্রে NOT gate এর ট্রুথ টেবিল দেখানো হয়েছে। ইনপুট A = 0 হলে আউটপুট X = 1 হয় আবার ইনপুট A = 1 হলে আউটপুট X = 0 হয়।

NOT gate এর বুলিয়ান সমীকরণ হলো–

$X = \overline{A}$

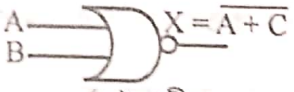
এখানে A এর উপর প্রদর্শিত বার দ্বারা Not অপারেশন বুঝানো হয়। এই সমীকরণকে X equals not A পড়া হয় অথবা X equals complement of A পড়া হয়। ৩.৮ নং চিত্রে NOT gate এর বৈদ্যুতিক সমতুল্য বর্তনী দেখানো হয়েছে।



চিত্র ঃ ৩.৮

যখন সুইচ OFF থাকে তখন Lamp জ্বলে। আবার যখন সুইচ ON করা হয় তখন Lamp জ্বলে না।

NOR গেইট (NOR gate) ঃ NOR gate এর দুই বা ততোধিক ইনপুট থাকতে পারে এবং একটিমাত্র আউটপুট থাকে এবং সবগুলো ইনপুট লো হলেই আউটপুট হাই হয়। অন্য সকল প্রকার ইনপুটের ক্ষেত্রে এই গেইটের আউটপুট লো হয়। OR গেইটের আউটপুটে NOT গেইট সংযুক্ত করেও এই গেইট পাওয়া যায়।



(ক) প্রতীক

A	B	$X = \overline{A + B}$
0	0	1
0	1	0
1	0	0
1	1	0

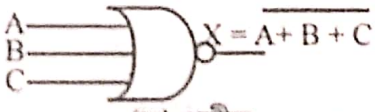
(খ) ট্রুথ টেবিল

৩.৯ NOR gate (ক) প্রতীক (খ) ট্রুথ টেবিল

৩.৯ (ক) নং চিত্রে 2-ইনপুট NOR gate এর প্রতীক দেখানো হয়েছে। ইনপুট দুটিকে যথাক্রমে A ও B দ্বারা এর আউটপুটকে X দ্বারা চিহ্নিত করা হয়েছে।

৩.৯ (খ) নং চিত্রে 2-ইনপুট NOR gate এর ট্রুথ টেবিল দেখানো হয়েছে। যদি A = B = 0 হয় তবে X = 0 হয়। আবার ইনপুট A = 0, B = 1 অথবা A = 1, B = 0 অথবা A = B = 1 হলে আউটপুট X = 0 হয়। 2-ইনপুট NOR gate এর বুলিয়ান সমীকরণ $X = \overline{A+B}$

NOR gate এর কার্যক্রম OR gate এর বিপরীত। দুইয়ের অধিক ইনপুট বিশিষ্ট NOR gate এর ক্ষেত্রেও একই নিয়ম প্রযোজ্য। ৩.১০ চিত্রে 3-ইনপুট NOR gate এর প্রতীক ও ট্রুথ টেবিল দেখানো হলো–



(ক) প্রতীক

A	B	C	X
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	0

(খ) ট্রুথ টেবিল

৩.১০ 3-ইনপুট NOR gate (ক) প্রতীক (খ) ট্রুথ টেবিল

ইনপুট তিনটি যথাক্রমে A, B, C এবং আউটপুট X দ্বারা চিহ্নিত করা হয়েছে।

যখন A = B = C = 0 হয় তখন X = 1 হয়

আবার যদি A = 0, B = 0, C = 1 অথবা A = 0, B = 1, C = 0

অথবা, A = 0, B = C = 1 অথবা A = 1, B = 0, C = 0

অথবা, A = 1, B = 0, C = 1 অথবা, A = 1, B = 1, C = 0

অথবা, A = 1, B = 1, C = 1 হয় তবে X = 0 হয়।

Scanned with CamScanner

NAND গেইট (NAND gate) ঃ AND গেইটের আউটপুটটি NOT গেইট যুক্ত করে NAND গেইট তৈরি করা যায়। গেইটের দুই বা অতোধিক ইনপুট থাকে এবং একটিমাত্র আউটপুট থাকে এবং সবগুলো ইনপুট হাই হলেই আউটপুট লো হয়। সকল ইনপুট সমস্থানের জন্য আউটপুট হাই হয়। এই গেইটের কার্যক্রম AND গেইটের বিপরীত।

(ক) প্রতীক

A	B	$X = \overline{AB}$
0	0	1
0	1	1
1	0	1
1	1	0

(খ) ট্রুথ টেবিল

চিত্র ঃ ৩.১১ NAND gate (ক) প্রতীক ট্রুথ টেবিল

৩.১১(ক) নং চিত্রে 2-ইনপুট NAND গেইটের প্রতীক দেখানো হয়েছে। ইনপুট দুটিকে যথাক্রমে A ও B দ্বারা আউটপুটকে X দ্বারা চিহ্নিত করা হয়েছে। প্রতীকে আউটপুটে ত্রিভুজ বা ছোট বৃত্তকে NOT বুঝানোর জন্য ব্যবহৃত হয়।

৩.১১ (খ) নং চিত্রে 2-ইনপুট NAND গেইটের ট্রুথ টেবিল দেখানো হয়েছে। যদি A = B = 1 হয় তবে আউটপুট X = 0 আবার যদি A = 0, B = 0 অথবা A = 0, B = 1 অথবা A = 1, B = 0 হয় তবে আউটপুট X = 1 হয়।

2-ইনপুট NAND গেইটের বুলিয়ান সমীকরণ হলো $X = \overline{AB}$

দুইয়ের অধিক ইনপুটবিশিষ্ট NAND গেইটের ক্ষেত্রেও একই নিয়ম প্রযোজ্য। ৩.১২ নং চিত্রে 3-ইনপুট NAND গেইটের প্রতীক ও ট্রুথ টেবিল দেখানো হলো।

(ক) প্রতীক

A	B	C	$X = \overline{ABC}$
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

(খ) ট্রুথ টেবিল

চিত্র ঃ ৩.১২ 3-ইনপুট NAND গেইট (ক) প্রতীক (খ) ট্রুথ টেবিল

তিনটি ইনপুট A, B, C এবং আউটপুট X দ্বারা চিহ্নিত করা হয়েছে। যদি A = B = C = 1 হয় তবে X = 0 হয়, অন্য ক্ষেত্রে X = 1 হয়।

3-ইনপুট NAND গেইটের বুলিয়ান সমীকরণ হলো ঃ

$X = \overline{ABC}$

এক্সক্লুসিভ অর গেট (Exclusive Or gate) ঃ Exclusive OR gate-কে সংক্ষেপে EX-OR গেইট বা XOR গেইট বলা হয়। এমন একটি সার্কিট, যার দুই বা অতোধিক ইনপুট থাকে এবং একটিমাত্র আউটপুট থাকে। বিজোড় সংখ্যক ইনপুট 1 হলে আউটপুট 1 হয়, অন্য সকল ক্ষেত্রে আউটপুট 0 হয়।

$X = \bar{A}B + A\bar{B}$
$= A \oplus B$

(ক) 2-ইনপুট EX-OR gate-এর প্রতীক

A	B	x
0	0	0
0	1	1
1	0	1
1	1	1

(খ) ট্রুথ টেবিল

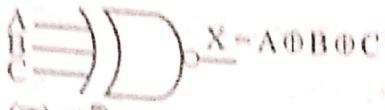
চিত্র ঃ ৩.১৩ 2-ইনপুট EX-OR gate

৩.১৩ (ক) নং চিত্রে 2-ইনপুট EX-OR গেইট এর প্রতীক দেখানো হয়েছে। 2-ইনপুট যথাক্রমে A ও B দ্বারা এবং আউটপুট X দ্বারা চিহ্নিত করা হয়েছে। ৩.১৩ (খ) নং চিত্রে 2-ইনপুট XOR gate এর ট্রুথ টেবিল দেখানো হয়েছে। যখন A = 0, B = 1 অথবা A = 1, B = 0 হয় তখন আউটপুট 1 হয় আবার যখন A = B = 0 অথবা A = B = 1 হয় তখন আউটপুট 0 হয়।

Scanned with CamScanner

2-ইনপুট বিশিষ্ট XOR gate এর বুলিয়ান সমীকরণ $X = \bar{A}B + A\bar{B} = A \oplus B$

সমীকরণে ⊕ চিহ্ন Exclusive OR অপারেশন নির্দেশ করে। দুইয়ের অধিক ইনপুট বিশিষ্ট XOR gate এর ক্ষেত্রেও একই নিয়ম প্রযোজ্য। ৩.১৪ নং চিত্রে 3-ইনপুট XOR gate-এর প্রতীক ও ট্রুথ টেবিল দেখানো হলো ঃ



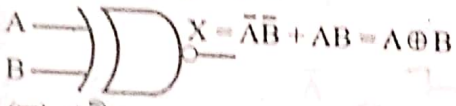
(ক) প্রতীক

A	B	C	X
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1

(খ) ট্রুথ টেবিল

চিত্র ঃ ৩.১৪ 3-ইনপুট XOR gate-এর বুলিয়ান সমীকরণ $X = A \oplus B \oplus C$

Ex-NOR গেইট ঃ Exclusive NOR গেইটের সংক্ষিপ্ত রূপ Ex-NOR or X-NOR গেইট। এটি এমন একটি সার্কিট, যার দুই অতোধিক ইনপুট এবং একটিমাত্র আউটপুট থাকে। বিজোড় সংখ্যক ইনপুট 1 হলে আউটপুট 0 হয় অন্য সকল ক্ষেত্রে আউটপুট হয়।



(ক) প্রতীক

A	B	X
0	0	1
0	1	0
1	0	0
1	1	1

(খ) ট্রুথ টেবিল

চিত্র ঃ ৩.১৫ Ex-NOR gate

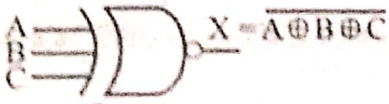
৩.১৫ (ক) নং চিত্রে 2-ইনপুট X-NOR gate এর প্রতীক দেখানো হয়েছে। 2-ইনপুটকে যথাক্রমে A ও B দ্বারা এবং আউটপুটকে X দ্বারা চিহ্নিত করা হয়েছে।

৩.১৫ (খ) নং চিত্রে 2-ইনপুট X-NOR gate এর ট্রুথ টেবিল দেখানো হয়েছে। যখন A = B = 0 অথবা A = B = 1 হয় তখন আউটপুট X = 1 হয় আবার যখন A = 0, B = 1 অথবা A = 1, B = 0 হয় তখন আউটপুট X = 0 হয়।

2-ইনপুট বিশিষ্ট X-NOR গেইটের বুলিয়ান সমীকরণ

$X = \bar{A}\bar{B} + AB = \overline{A \oplus B}$

দুইয়ের অধিক ইনপুট বিশিষ্ট X-NOR gate এর ক্ষেত্রেও একই নিয়ম প্রযোজ্য। ৩.১৬ নং চিত্রে 3-ইনপুট X-NOR gate এর প্রতীক ও ট্রুথ টেবিল দেখানো হলো–



(ক) প্রতীক

A	B	C	X
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	0

(খ) ট্রুথ টেবিল

চিত্র ঃ ৩.১৬ X-NOR gate (ক) প্রতীক (খ) ট্রুথ টেবিল

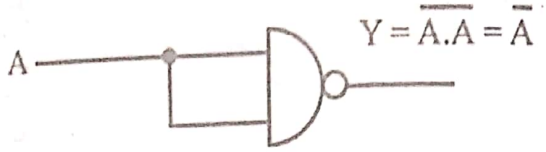
Scanned with CamScanner

৩.৪ সর্বজনীন গেইট হিসেবে NAND এবং OR গেইট (Show that NAND and NOR is universal logic gate) ঃ

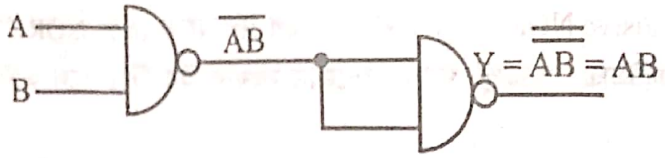
যে-সকল লজিক গেইটের সাহায্যে মৌলিক গেইট তিনটির অপারেশন সমাধান করা যায়, তাকে ইউনিভার্সাল লজিক গেইট হয়। কারণ, ঐ সব মৌলিক গেইটগুলো দ্বারা আবার অন্যান্য সকল গেইটের কার্য সমাধান করা যায়। এ হিসেবে NAND এবং NOR গেইটকে ইউনিভার্সাল গেইট হিসেবে চিহ্নিত করা যায়।

নিচে NAND গেইট ও NOR গেইটের সাহায্যে মৌলিক গেইটগুলোর অপারেশন বুঝানো হলো ঃ

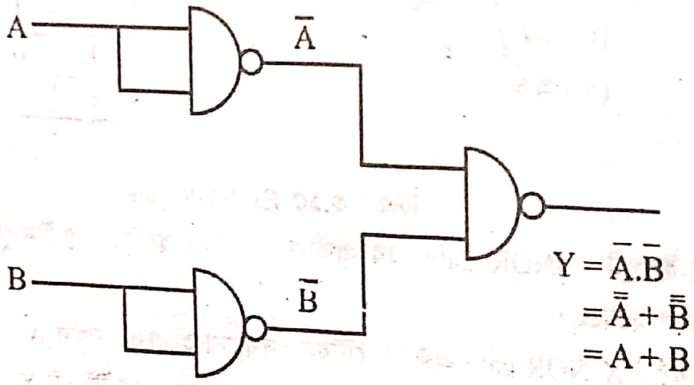
ন্যান্ড গেইট দিয়ে মৌলিক গেইট বাস্তবায়ন ঃ



(ক) NOT অপারেশন



(খ) AND অপারেশন



(গ) OR অপারেশন

চিত্র ঃ ৩.১৭ ন্যান্ড গেইট দিয়ে মৌলিক গেইট বাস্তবায়ন

NOT গেইট ঃ ৩.১৭ (ক) চিত্রের দুটি ইনপুট (A) সমান সুতরাং $Y = \overline{A.B} = \overline{A}$ ফলে ল্যান্ড গেইটটি একটি NOT গেইট হিসেবে কাজ করে।

AND গেইট ঃ ৩.১৭ চিত্রে দুটি NAND গেইটের সংযোগে একটি AND গেইট তৈরি করা হয়েছে। এখানে $Y = \overline{\overline{A.B}} = AB$

সুতরাং Y হলো AND গেইটের আউটপুট।

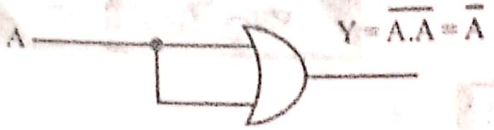
OR গেইট ঃ ৩.১৭ (গ) চিত্রে NAND গেইট দিয়ে OR গেইটের বাস্তবায়ন দেখানো হয়েছে। এক্ষেত্রে বামের NAND দুটি NOT গেইট হিসেবে কাজ করে।

এখানে $Y = \overline{\overline{A}.\overline{B}} = \overline{\overline{A}} + \overline{\overline{B}} = A + B$

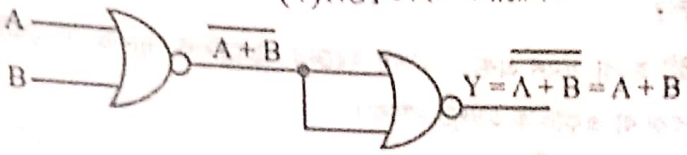
সুতরাং ৩.১৭ (গ) নিচের বর্তনীটি একটি OR গেইট হিসেবে কাজ করে।

Scanned with CamScanner

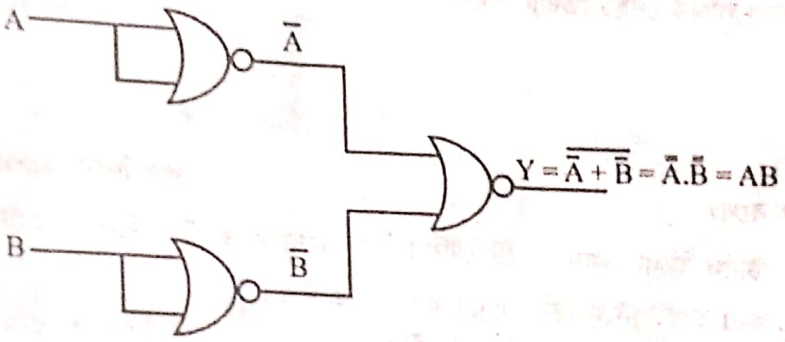
NOR গেইট দিয়ে মৌলিক গেইট বাস্তবায়ন ঃ



(ক) NOT গেইট অপারেশন



(খ) OR গেইট অপারেশন



(গ) OR গেইট অপারেশন

চিত্র ঃ ৩.১৮ NOR গেইট দিয়ে মৌলিক গেইট বাস্তবায়ন

NOT গেইট ঃ ৩.১৮ (ক) চিত্রে NOR গেইটের দুটি ইনপুট সমান।

সুতরাং $Y = \overline{A + A} = \overline{A}$

ফলে NOR গেইটটি একটি NOT গেইট হিসেবে কাজ করে।

OR গেইট ঃ ৩.১৮ (খ) চিত্রে দুটি NOR গেইটের সংযোগে একটি OR গেইট তৈরি করা হয়েছে।

এখানে $Y = \overline{\overline{A + B}} = A + B$

∴ Y হলো OR গেইটের আউটপুট।

AND গেইট ঃ ৩.১৮(গ) চিত্রে NOR গেইট দিয়ে AND গেইটের বাস্তবায়ন দেখানো হয়েছে।

এখানে $Y = \overline{\overline{A}.\overline{B}} = \overline{\overline{A}}.\overline{\overline{B}} = AB$

∴ ৩.১৮ (গ) নং চিত্রের বর্তনীটি একটি AND গেইটের কাজ করে।

৩.৫ লজিক গেইটের প্রয়োগ (State the applications of logic gates) ঃ

লজিক গেইটের প্রয়োগ ব্যাপক কিন্তু নিচে প্রধান কয়েকটি ব্যবহার উল্লেখ করা হলো ঃ

১। অধিক জটিল ডিভাইস যেমন বাইনারি কাউন্টার তৈরিতে।

২। বিভিন্ন ইন্ডাস্ট্রিয়াল প্রসেসে এবং মেশিনের স্বয়ংক্রিয় নিয়ন্ত্রণে সিদ্ধান্ত গ্রহণের জন্য।

৩। কম্পিউটার ও ক্যালকুলেটরে।

৪। ডিজিটাল মেজারিং কৌশলে।

৫। কমিউনিকেশন সিস্টেমে ডিজিটাল প্রক্রিয়াকরণে।

৬। মিউজিক্যাল ইনস্ট্রুমেন্ট, গেম ও ডোমেস্টিক অ্যাপ্লায়েন্স ইত্যাদিতে।

Scanned with CamScanner