অধ্যায়-৪

লজিক গোষ্ঠীর বিশেষ অংশসমূহ ও ডিজিটাল আইসিসমূহ (Features of the Logic Families and Digital IC's)

৪.১ লজিক পরিবারের শ্রেণিবিন্যাস (Classify logic families) ঃ

একটি নির্দিষ্ট সার্কিট কনফিগারেশন ব্যবহার করে বিভিন্ন লজিক ফাংশন সম্পাদনের জন্য নির্মিত একই লজিক লেভেল ও সাপ্লাই ভোল্টেজের সাথে সামঞ্জস্যপূর্ণ আইসি এর গ্রুপকে লজিক ও ফ্যামিলি বলা হয়।

সেমিকন্ডাক্টর ডিভাইস মূলত দুই প্রকার; যথা–

১। বাইপোলার (Bipolar) এবং ২। ইউনিপোলার (Unipolar)

বাণিজ্যিকভাবে সহজলভ্য এসকল ডিভাইসের উপর ভিত্তি করে ডিজিটাল আইসি তৈরি করা হয়।

ডিজিটাল আইসিসমূহ নিম্নলিখিত দুটি লজিক ফ্যামিলিতে বিভক্ত, যথা–

১। বাইপোলার লজিক ফ্যামিলি (Bipolar logic families)

২। ইউনিপোলার লজিক ফ্যামিলি (Unipolar logic families)

১। বাইপোলার লজিক ফ্যামিলি ঃ বাইপোলার আইসিতে মূলত দুই ধরনের অপারেশন হয়, যথা–

১। স্যাচুরেটেড (Saturated)

২। নন-স্যাচুরেটেড (Non-saturated)

স্যাচুরেটেড লজিকে, আইসিতে ট্রানজিস্টরগুলো স্যাচুরেশনে চালিত হয়। অন্যদিকে নন-স্যাচুরেটেড লজিকে ট্রানজিস্টরগুলো স্যাচুরেশনে চালিত হয় না।

স্যাচুরেটেড বাইপোলার লজিক ফ্যামিলি নিম্নলিখিত প্রকারের হয়, যথা–

১। রেজিস্টর-ট্রানজিস্টর লজিক (Resistor transistor logic-RTL)

২। ডাইরেক্ট-কাপলড ট্রানজিস্টর লজিক (Direct-coupled transistor logic-DCTL)

৩। ইন্টিগ্রেটেড-ইনজেকশন লজিক (Integrated-injection logic-I^2L)

৪। ডায়োড-ট্রানজিস্টর লজিক (Diode-transistor logic– DTL)

৫। হাই-থ্রেসহোল্ড লজিক (High-threshold logic–HTL)

৬। ট্রানজিস্টর-ট্রানজিস্টর লজিক (Transistor-transistor logic– TTL)

নন-স্যাচুরেটেড বাইপোলার লজিক ফ্যামিলি নিম্নলিখিত প্রকারের হয়, যথা–

১। স্কটকি টিটিএল (Schottky TTL) এবং

২। ইমিটার-কাপল্ড লজিক (Emitter-coupled logic-ECL)

২। ইউনিপোলার লজিক ফ্যামিলি ঃ MOS ডিভাইসগুলোই হলো ইউনিপোলার ডিভাইস এবং MOS লজিক সার্কিটে শুধুমাত্র MOSFET ব্যবহৃত হয়।

MOS লজিক ফ্যামিলি নিম্নলিখিত প্রকারের হয়; যথা–

১। PMOS

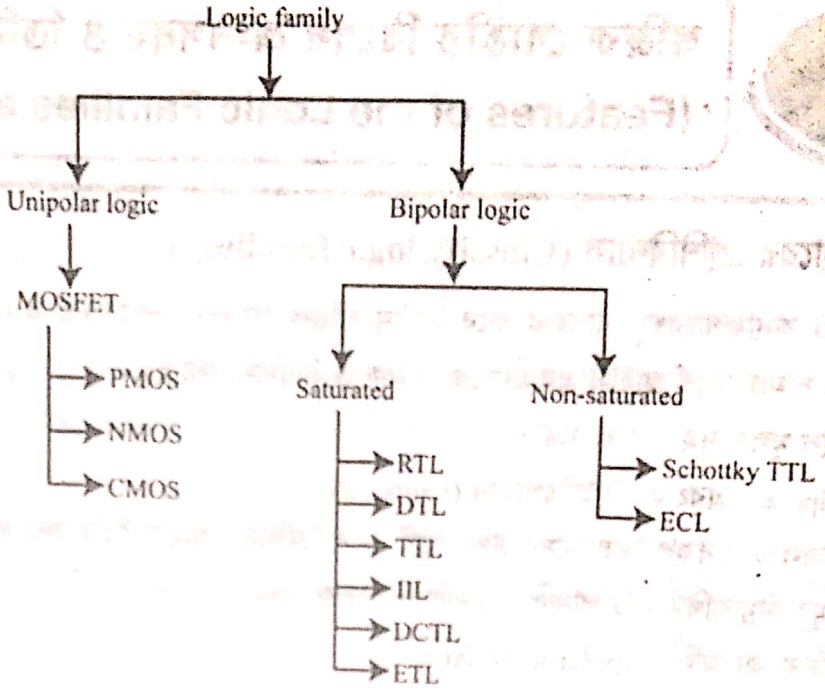
২। NMOS এবং

৩। CMOS

PMOS-এ শুধুমাত্র পি-চ্যানেল MOSFET ব্যবহৃত হয় এবং NMOS-এ শুধুমাত্র এন-চ্যানেল MOSFET ব্যবহৃত হয়। CMOS (Complementary MOS)-এ পি-চ্যানেল এবং এন-চ্যানেল MOSFET উভয়ই একসাথে ব্যবহৃত হয়।

Scanned with CamScanner

লজিক ফ্যামিলির শ্রেণিবিন্যাস নিচে দেখানো হলো–



৪.২ SSI, MSI, LSI এবং VLSI এর সংজ্ঞা (Define SSI, MSI, LSI and VLSI) ঃ

লজিক্যাল সার্কিটের সংখ্যা বা কম্পোনেন্ট এর সংখ্যা অনুযায়ী আইসিসমূহকে চারটি ভাগে বিভক্ত করা হয়; যথা–

১। SSI ঃ SSI এর পূর্ণনাম হলো Small Scale Integration। যে-সব ডিজিটাল আইসি-এর লজিক গেইটের সংখ্যা চেয়ে কম, তাকে SSI বলে।

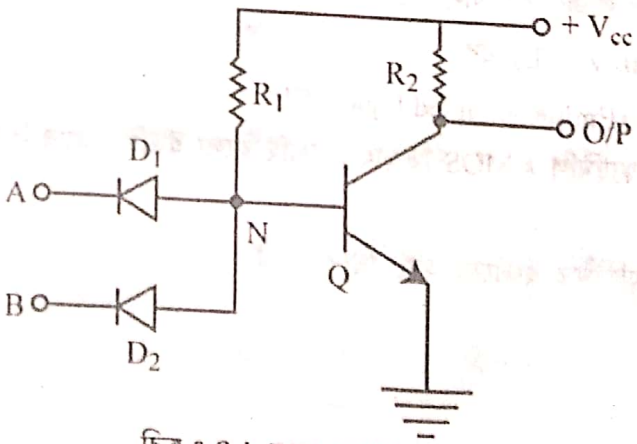
২। MSI ঃ MSI এর পূর্ণনাম হলো Medium Scale Integration। যে-সব ডিজিটাল আইসিতে লজিক গেইটের সংখ্যা থেকে 99টি পর্যন্ত থাকে, তাকে MSI বলে।

৩। LSI ঃ LSI এর পূর্ণনাম হলো Large Scale Integration। যে-সব ডিজিটাল আইসিতে লজিক গেইটের সংখ্যা থেকে 999টি পর্যন্ত থাকে, তাকে LSI বলে।

৪। VLSI ঃ VLSI এর পূর্ণনাম হলো Very Large Scale Integration। যে-সব ডিজিটাল আইসিতে লজিক গেইটের 1000টি বা আরও অধিক লজিক গেইট থাকে, তাকে VLSI বলে।

৪.৩ ট্রানজিস্টর লজিক ফ্যামিলি (DTL and TTL) {Describe transistor logic families (DTL & TTL)

DTL ঃ DTL-এর রূপ হলো Diode transistor logic এটি একটি স্যাচুরেটেড লজিক কার ট্রানজিস্টর কাট-অফ (C এবং স্যাচুরেশন এর মধ্যে কাজ করে। এটি RTL ফ্যামিলি পরবর্তীতে আবির্ভূত হয়েছে। DTL ফ্যামিলি ডায়োড, রেজি ট্রানজিস্টরের সমন্বয়ে গঠিত হয়। এই ফ্যামিলির বেসিক গেইট NAND ফাংশন সম্পাদন করে।

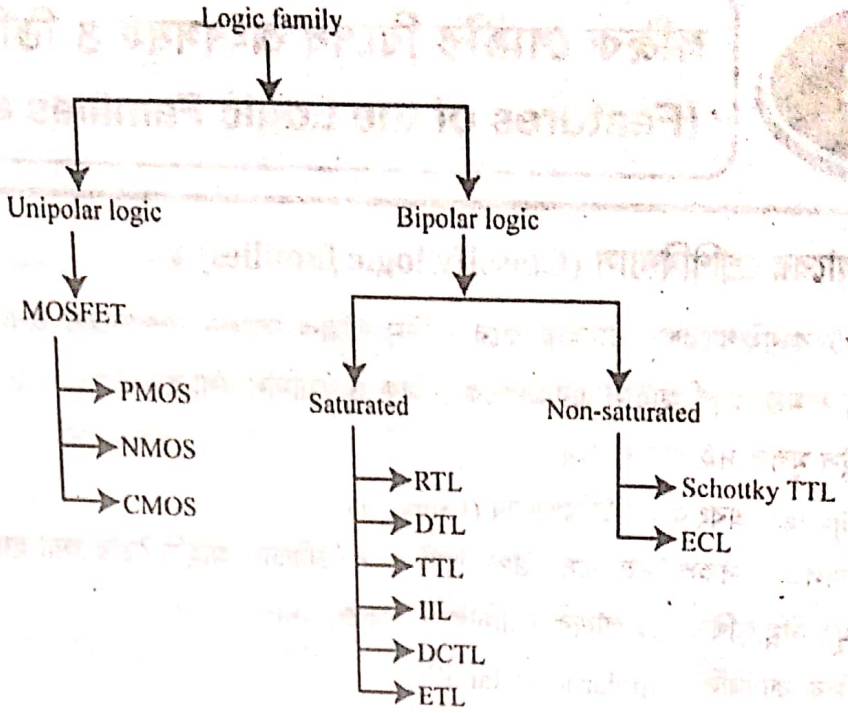


চিত্র ঃ ৪.১ DTL NAND gate

৪.১ নং চিত্রে DTL NAND gate দেখানো হয়েছে। সার্কিটটি সাধারণভাবে ডায়োড AND গেটের সাথে ট্রানজিস্টর যুক্ত হয়ে NAND ফাংশন সম্পাদন করে।

Scanned with CamScanner

লজিক ফ্যামিলির শ্রেণিবিন্যাস নিচে দেখানো হলো–



৪.২ SSI, MSI, LSI এবং VLSI এর সংজ্ঞা (Define SSI, MSI, LSI and VLSI) ঃ

লজিক্যাল সার্কিটের সংখ্যা বা কম্পোনেন্ট এর সংখ্যা অনুযায়ী আইসিসমূহকে চারটি ভাগে বিভক্ত করা হয়; যথা–

১। SSI ঃ SSI এর পূর্ণনাম হলো Small Scale Integration। যে-সব ডিজিটাল আইসি-এর লজিক গেইটের সংখ্যা চেয়ে কম, তাকে SSI বলে।

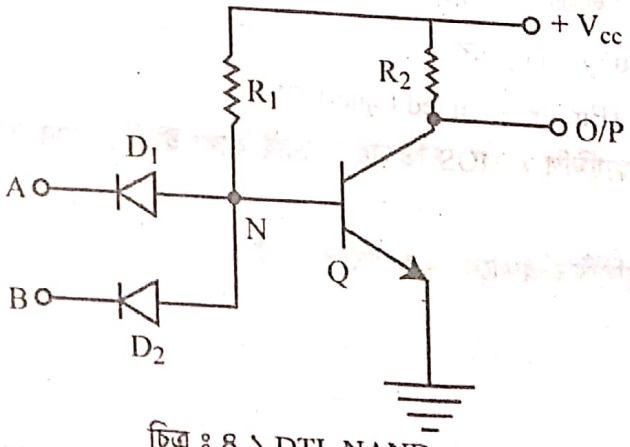
২। MSI ঃ MSI এর পূর্ণনাম হলো Medium Scale Integration। যে-সব ডিজিটাল আইসিতে লজিক গেইটের সংখ্যা থেকে 99টি পর্যন্ত থাকে, তাকে MSI বলে।

৩। LSI ঃ LSI এর পূর্ণনাম হলো Large Scale Integration। যে-সব ডিজিটাল আইসিতে লজিক গেইটের সংখ্যা থেকে 999টি পর্যন্ত থাকে, তাকে LSI বলে।

৪। VLSI ঃ VLSI এর পূর্ণনাম হলো Very Large Scale Integration। যে-সব ডিজিটাল আইসিতে লজিক গেইটের 1000টি বা আরও অধিক লজিক গেইট থাকে, তাকে VLSI বলে।

৪.৩ ট্রানজিস্টর লজিক ফ্যামিলি (DTL and TTL) {Describe transistor logic families (DTL & TTL)

DTL ঃ DTL-এর রূপ হলো Diode transistor logic এটি একটি স্যাচুরেটেড লজিক কার ট্রানজিস্টর কাট-অফ (OFF) এবং স্যাচুরেশন এর মধ্যে কাজ করে। এটি RTL ফ্যামিলি পরবর্তীতে আবির্ভূত হয়েছে। DTL ফ্যামিলি ডায়োড, রেজিস্টর ও ট্রানজিস্টরের সমন্বয়ে গঠিত হয়। এই ফ্যামিলির বেসিক গেইট NAND ফাংশন সম্পাদন করে।



চিত্র ঃ ৪.১ DTL NAND gate

৪.১ নং চিত্রে DTL NAND gate দেখানো হয়েছে। সার্কিটটি সাধারণভাবে ডায়োড AND গেটের সাথে ট্রানজিস্টর যুক্ত হয়ে NAND ফাংশন সম্পাদন করে।

Scanned with CamScanner

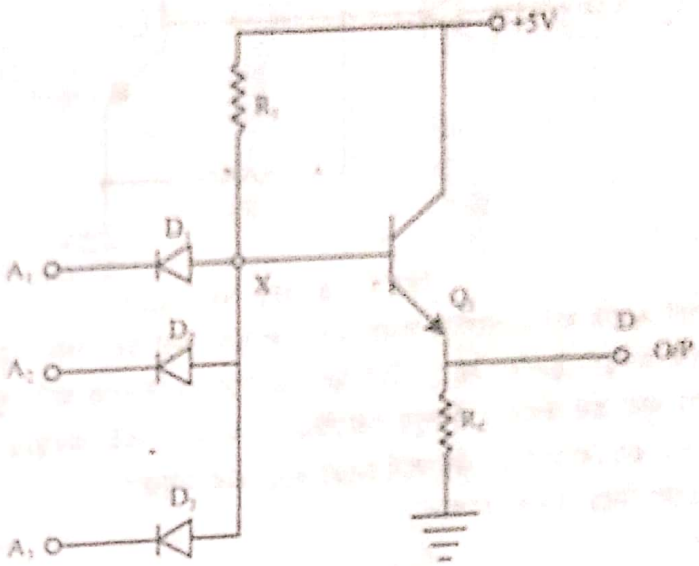
সার্কিট অপারেশন ঃ

১। যখন D_1 ও D_2 উভয় ডায়োডের ক্যাথোড A ও B-এ পজিটিভ হাই-ভোল্টেজ (Logic 1) প্রয়োগ করা হয়, কোনো ডিওই ফরোয়ার্ড বায়াস পায় না, ফলে সরবরাহ ভোল্টেজ V_{cc} দ্বারা R_1 এর মাধ্যমে ট্রানজিস্টর Q টার্ন অন হয়। সেক্ষেত্রে জিস্টর Q স্যাচুরেটেড হয় ফলে C বিন্দুর ভোল্টেজ OV (logic 0) হয়। অর্থাৎ আউটপুট লজিক 0 হয়।

২। যদি উভয় ইনপুট A ও B-এ Low ভোল্টেজ (Logic 0) অথবা যে-কোনো একটি ইনপুট Low ভোল্টেজ (Logic 0) প্ত করা হয়, সংশ্লিষ্ট ডায়োড ফরোয়ার্ড বায়াস পায় এবং N বিন্দুর ভোল্টেজ শূন্য হয়। ট্রানজিস্টর Q এর বেস ভোল্টেজ শূন্য য় ট্রানজিস্টরটি কাট-অফ (Cut-off) থাকবে। ফলে C বিন্দুর ভোল্টেজ সরবরাহ ভোল্টেজের সমান হবে। অর্থাৎ আউটপুট ক 1 হবে।

এখানে দেখা যায় যে, যখন সকল ইনপুট হাই হয় তখন আউটপুট লো (Logic 0) হয় অন্য সকল ক্ষেত্রে আউটপুট হাই হয়, যা ND গেইটকে সমর্থন করে।

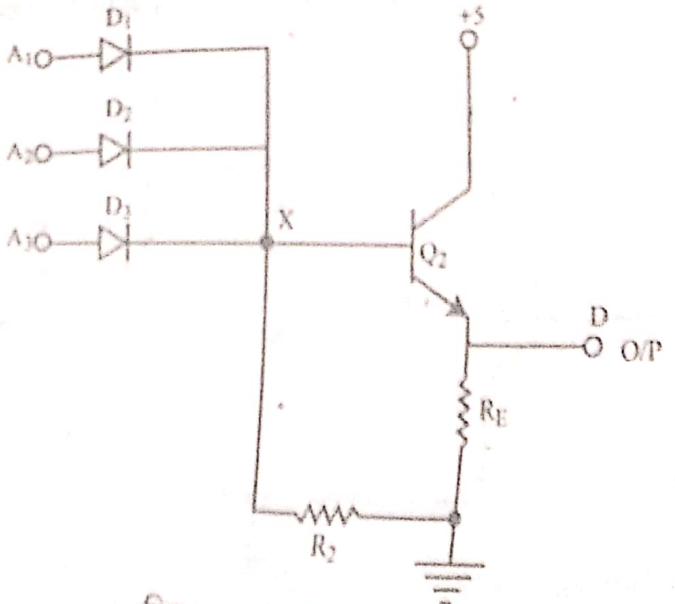
DTL AND gate :



চিত্র ঃ 8.২ AND gate

৪.২ নং চিত্রে ইনপুট A_1 ও A_2 বা A_3 এর যে-কোনো একটি যদি গ্রাউন্ড বা OV-তে অথবা সকল ইনপুট গ্রাউন্ড বা OV-তে ক তবে সংশ্লিষ্ট ডায়োড R_1 এর মাধ্যমে ফরোয়ার্ড বায়াস থাকার কারণে 'X' বিন্দুতে ভোল্টেজ 0 থাকবে এবং ট্রানজিস্টর Q_1 -অফ অবস্থায় থাকবে। এর ফলে আউটপুট দিয়ে কোনো কারেন্ট প্রবাহীত হবে না এবং D বিন্দুর ভোল্টেজ 0 হবে। অর্থাৎ উটপুট লজিক 0 হবে। আবার যদি সবগুলো ইনপুটে +5V প্রয়োগ করা হয় তবে ডায়োডগুলো রিভার্স বায়াস পায় এবং 'X' বিন্দুর ল্টেজ 5V হয়। এই অবস্থায় ট্রানজিস্টর Q_1 টার্ন-অন হয় এবং R_E এর মধ্য দিয়ে সর্বোচ্চ কারেন্ট প্রবাহিত হয়। ফলে D তে ভোল্টেজ হাই পাওয়া যায়। অর্থাৎ Output লজিক 1 হয়। এর কার্য AND gate এর অনুরূপ।

DTL AND gate :



চিত্র ঃ 8.৩ DTL OR gate

Scanned with CamScanner

স্ট্যান্ডার্ড TTL ফ্যামিলির বৈশিষ্টগুলো নিচে দেয়া হলো–

১। DTL এর তুলনায় গতি অধিকতর।

২। নয়েজ ইমিউনিটি কম

৩। গড় প্রোপাগেশন ডিলে প্রতি গেটে 9ns.

৪। গড় পাওয়ার অপচয় 10mW

৫। ফ্যান আউট 10

৬। ফ্যান ইন 6

SSI, LSI ও MSI আইসি TTL ফ্যামিলির হয়ে থাকে। নিম্নলিখিত সাব-ফ্যামিলির TTL আইসি পাওয়া যায়, যথা–

১। Standard TTL (7400 series)

২। Low power TTL (74L00 series)

৩। Low power TTL schottky (74LS00 series)

৪। Schottky TTL (74S00 series)

৫। Higher speed TTL (74lt00 series)

৬। Advanced low poewer schottky TTL (74ALS00 series)

৭। Advanced schottky TTL (74AS00 series)

৪.৪ MOS লজিক ফ্যামিলি (P-MOS, N-MOS & CMOS) (Describe MOS logic familie MOS, N-MOS & CMOS))

MOS লজিক ফ্যামিলি ঃ MOS লজিক ফ্যামিলি ইউনিপোলার ডিভাইস এবং শুধুমাত্র MOSFET ব্যবহার করে বর্তনী করা হয়। MOS লজিক ফ্যামিলি ৩ প্রকার ঃ যথা–

১। PMOS

২। NMOS

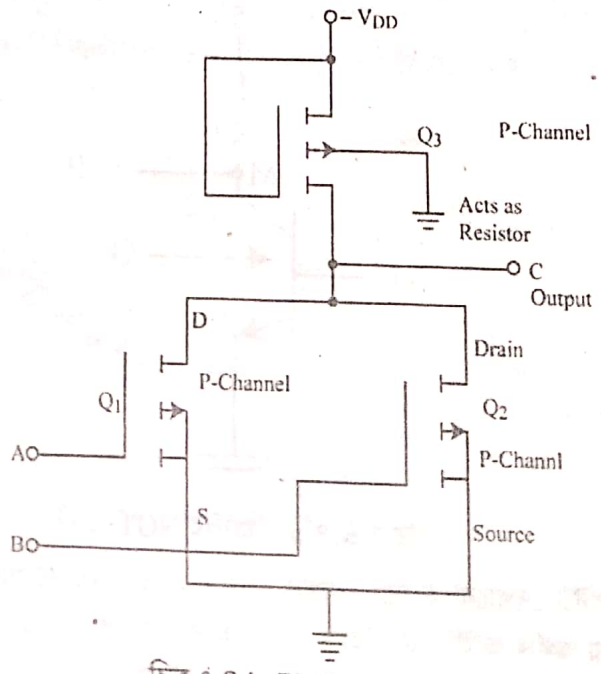
৩। CMOS

১। PMOS : যখন শুধুমাত্র পি-চ্যানেল MOSFET দিয়ে লজিক বর্তনী তৈরি করা হয়, তখন তাকে NMOS লজিক ফ্যামিলি ব

২। NMOS : যখন শুধুমাত্র এন-চ্যানেল MOSFET দিয়ে লজিক বর্তনী তৈরি করা হয়, তখন তাকে NMOS লজিক ফ্যামিলি বলা হ

৩। CMOS : Complementray mos-কে সংক্ষেপে CMOS বলা হয়। যখন পি-চ্যানেল ও এন-চ্যানেল MOSFET উভয়ই একই চিপে ব্যবহার করে লজিক বর্তনী তৈরি করা হয়, তখন তাকে CMOS ফ্যামিলি বলা হয়। MOS ফ্যামিলির তুলনায় CM শক্তি ক্ষয় করে এবং এর গতিও দ্রুততর। তবে MOS এর তুলনায় লজিকে যন্ত্রাংশের ঘনত্ব কম এবং CMOS প্রস্তুতের তুলনামূলক জটিলতর। MOS লজিক ফ্যামিলি LSI ও VLSI আইসি তৈরিতে ব্যবহৃত হয় কিন্তু SSI ও MSI আইসি তৈরিতে নয়।

PMOS NAND গেইট ঃ



চিত্র ঃ ৪.৮ PMOS NAND

Scanned with CamScanner

৪.৯নং চিত্রে একটি PMOS NAND গেইট দেখানো হয়েছে। Q_1 ও Q_2 E-only MOSFET দুটি লজিক ইনপুটরূপে এবং Q_3 MOSFET লোড রেজিস্টর হিসেবে কাজ করে।

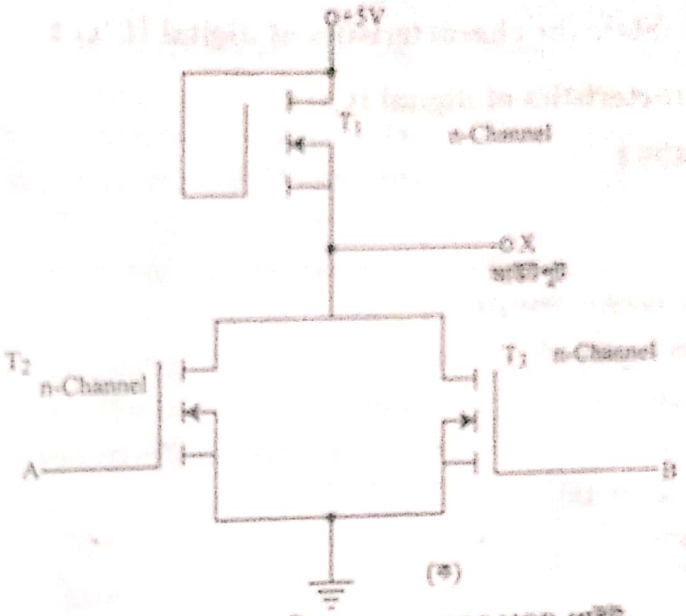
যখন $-V_{DD}$ (যথা –12V) প্রয়োগ করা হয়, MOSFET-গুলো তখন টার্ন-অন হয় এবং যখন 0V প্রয়োগ করা হয় তখন সেগুলো টার্ন-অফ হয়। সুতরাং পজিটিভ লজিকে 0V লজিক 1 এবং –12V লজিক 0 হবে যেহেতু লজিক। সর্বোচ্চ পজিটিভ ভোল্টেজ নির্দেশ করে।

সার্কিট অপারেশন ঃ

১। যদি ইনপুট A অথবা, B এর যে-কোনো একটির লজিক 0 (অর্থাৎ, 12V) হয়, সংশ্লিষ্ট MOSFET টার্ন-অন হবে। এর ড্রেন ও সোর্সের মধ্যে রোধ কমে যাবে এবং আউটপুট প্রায় 0V হবে অর্থাৎ লজিক 1 হবে।

২। যখন ইনপুট A ও B উভয়ই লজিক 1 (অর্থাৎ 0V) হয়, তখন সংশ্লিষ্ট MOSFET দুটি টার্ন-অফ হয়। এর ফলে আউটপুট ভোল্টেজ –12V হয় অর্থাৎ লজিক 0 হবে।

NMOS NOR গেইট ঃ

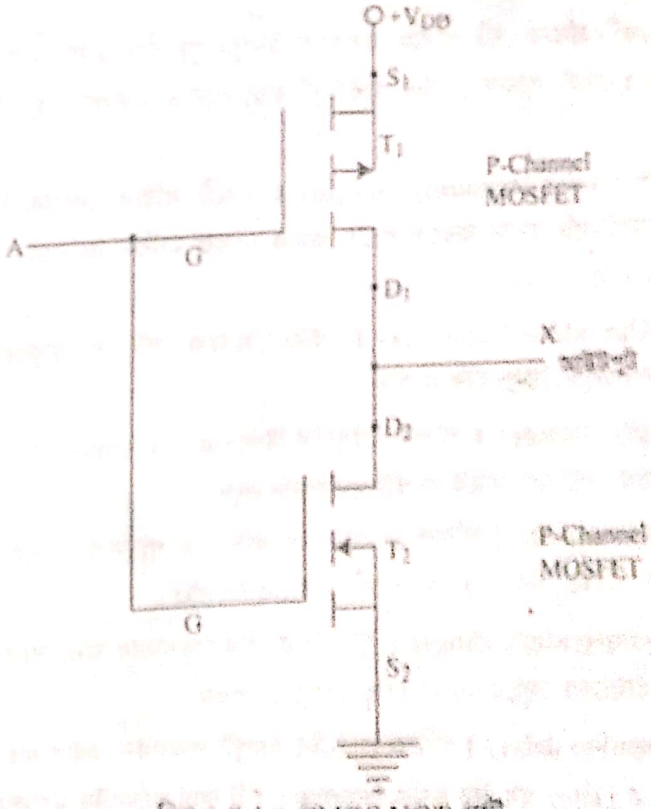


A	B	X
0	0	1
0	1	0
1	0	0
1	1	0

(খ) ট্রুথটেবিল

চিত্র ঃ ৪.৯ NMOS NOR গেইট

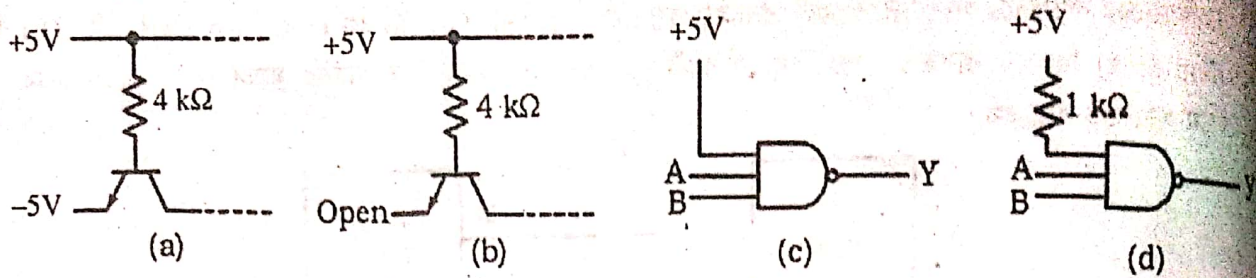
CMOS লজিক ঃ



চিত্র ঃ ৪.১০ CMOS NOT গেট

Scanned with CamScanner

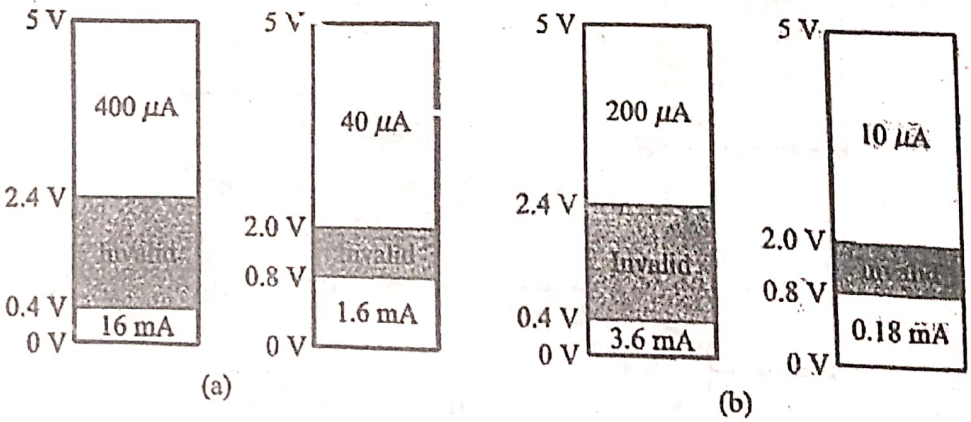
● **ফ্লোটিং ইনপুট (Floating input) ঃ** একাধিক ইনপুট বিশিষ্ট লজিক গেইটের বা লজিক ফ্যামিলির এক বা একাধিক সংযোগবিহীন অবস্থায় থাকে। এদেরকে ফ্লোটিং ইনপুট বা অব্যবহৃত ইনপুট বলে।



চিত্র ঃ ৪.১৫ ঃ (a) High input, (b) Open is equivalent to high input,
(c) Direct connection to supply voltage, (d) High input through a pull-up resistor.

Floating input এর অসুবিধা হলো এর খোলা (Open) ইনপুট ছোট Antenna এর মতো কাজ করে। ফলে এটি electromagnetic noise voltage-কে পিক আপ (Pick-up) করে; মাঝেমধ্যে এ ধৃত Noise voltage এতই বেশি হয় যে লজিক সার্কিটের অপারেশনে ভুল সংঘটিত হয়। এ কারণে খোলা TTL ইনপুটকে সাপ্লাই ভোল্টেজের সাথে সংযুক্ত করা ৪.১৫-(c) লক্ষণীয়) চিত্র ৪.১৫-(d)-তে অব্যবহৃত TTL ইনপুটকে Pull-up রেজিস্টরের মাধ্যমে পরোক্ষভাবে সরবরাহ ভো সাথে সংযোগ দেয়া হয়েছে। এটি Floating input এর আদর্শ সংযোগ সার্কিট।

লোডিং রুলস (Loading rules) ঃ ৪.১৬ নং চিত্রে বিভিন্ন প্রকার TTL-এর ইনপুট ও আউটপুট প্রোফাইল দেখানো হয়ে ইনপুট প্রোফাইলগুলো ডানদিকে এবং আউটপুট প্রোফাইলগুলো বামদিকে দেয়া আছে। এই প্রোফাইলগুলো হলো TTL ভোল্টেজ ও কারেন্টের সারসংক্ষেপ। চিত্র ৪.১৬ (a)-তে স্ট্যান্ডার্ড TTL দেখানো হলো, যার বামদিকে আউটপুট বৈশিষ্ট্য দে এবং যেখানে সর্বোচ্চ আউটপুট উইভো ভোল্টেজ 2.4V থেকে 5V এবং কারেন্ট 400 μA এবং সর্বনিম্ন আউটপুট উইভো থেকে 0.4V এবং কারেন্ট 16mA।



চিত্র ঃ ৪.১৬

চিত্র ঃ ৪.১৬ (b)-তে ইনপুট প্রোফাইল স্ট্যান্ডার্ড TTL দেখানো হলো, যেখানে সর্বোচ্চ উইভো ভোল্টেজ 2V থেকে 5 কারেন্ট 10 μA, এবং সর্বনিম্ন উইভো ভোল্টেজ OV থেকে 0.8V এবং কারেন্ট 0.18 mA। এখানে দেখা যায় যে, সব স্টেজ ভোল্টেজ 0 থেকে 0.4V এবং 2.4V থেকে 5V, যেখানে ইনপুট স্টেজ ভোল্টেজ 0V থেকে 0.8V এবং 2V থেকে 5 কারণে সব TTL-গুলো সুসংগত (Compatible)। এর ফলে এক ধরনের TTL টাইপকে ড্রাইভার এবং আরেক ধরনে টাইপকে লোড হিসেবে ব্যবহার করা যায়।

কিন্তু কারেন্টের ক্ষেত্রে TTL টাইপ ভিন্ন ভিন্ন হয়, যা চিত্রে দেখানো হয়েছে।

স্ট্যান্ডার্ড লোডিং (Standard Loading) ঃ একটি TTL ডিভাইস কারেন্ট উৎস হতে পারে (High output) অথবা ক্ষয় (Sink) করতে পারে (Low output). 7400 সিরিজের TTL Standard data sheet হতে প্রাপ্ত ফলাফলে নির্দেশ করে কারেন্ট 16 mA পর্যন্ত বর্ধিত হয়, (Sink up) নিম্নোক্তভাবে প্রকাশ করা যায় ঃ

$I_{OH,\ max} = 16 \times 10^{-3}$ Ampere.

Scanned with CamScanner