অধ্যায়-৩

রেজিস্টার অনুধাবন
(Understand Registers)

৩.১ রেজিস্টার এর সংজ্ঞা এবং রেজিস্টারের বিভিন্ন প্রকারভেদ (Definition of registers & list the different types of registers) ঃ

রেজিস্টার ঃ একাধিক বিটের বাইনারি শব্দ ধারণ করার জন্য ব্যবহৃত মেমরিকে রেজিস্টার বলে। N সংখ্যক ফ্লিপ-ফ্লপ দ্বারা তৈরি রেজিস্টার N বিটের বাইনারি শব্দ ধারণ করতে পারে। এভাবে অনেকগুলো বিট সংরক্ষণের জন্য ব্যবহৃত Flip-Flop গুলোকে সমষ্টিগতভাবে তথ্যাধার বা রেজিস্টার বলা হয়। অন্যভাবে, রেজিস্টার হলো একটি ফ্লিপ-ফ্লপ বা মেমরি এলিমেন্টের গ্রুপ, যারা একসাথে ডিজিটাল তথ্য জমা রাখার কাজ করে। এটি সাধারণ বাইনারি আকারে তথ্য জমা রাখে। N বিটের শব্দের জন্য N সংখ্যক ফ্লিপ-ফ্লপ একত্রে রেজিস্টার তৈরি করা হয়। তা ছাড়া জমাকৃত ডাটাকে এক বিট আকারে বামে বা ডানে সরানোর কাজেও রেজিস্টার ব্যবহার করা হয়ে থাকে।

রেজিস্টারের বিভিন্ন প্রকারভেদ ঃ রেজিস্টারে তথ্য সংরক্ষণ ও রক্ষিত তথ্য স্থানান্তরের ভিত্তিতে Register-কে সাত ভাগে ভাগ করা হয়, যথা–

১। অনুক্রম-গ্রহণ অনুক্রম-নির্গমন (Serial-in Serial-out; SISO)

২। অনুক্রম-গ্রহণ সমান্তরাল-নির্গমন (Serial-in Parallel-out; SIPO)

৩। সমান্তরাল-গ্রহণ অনুক্রম-নির্গমন (Parallel-in Serial-out; PISO)

৪। সমান্তরাল-গ্রহণ সমান্তরাল-নির্গমন (Parallel-in Parallel-out; PIPO)

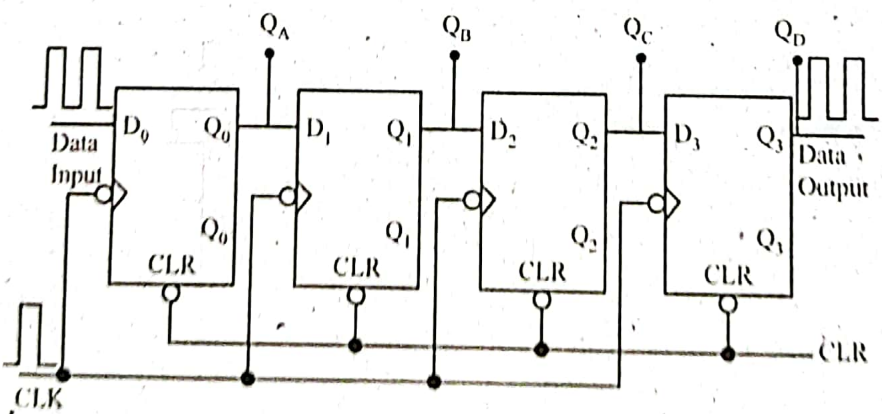
৫। ডানে স্থানান্তর তথ্যাধার (Right shift register)

৬। বামে স্থানান্তর তথ্যাধার (Left shift register)

৭। সর্বজনীন রেজিস্টার (Universal register)।

৩.২ সিরিয়াল-ইন সিরিয়াল/প্যারালাল-আউট শিফ্ট রেজিস্টারের কার্যপ্রণালি (The operation of serial-in serial/parallel-out shift registers) ঃ

সিরিয়াল-ইন সিরিয়াল-আউট শিফ্ট রেজিস্টার (Serial-in serial-out shift register) ঃ এই শিফট রেজিস্টারের একপ্রান্ত দিয়ে ডাটা প্রবেশ করে এবং শেষপ্রান্ত দিয়ে বের হয়। নিম্নে ৩.১ নং চিত্রে ৪ বিটের একটি সিরিয়াল-ইন সিরিয়াল-আউট শিফট রেজিস্টার দেখানো হয়েছে।



চিত্র ঃ ৩.১ সিরিয়াল-ইন সিরিয়াল-আউট শিফট রেজিস্টার

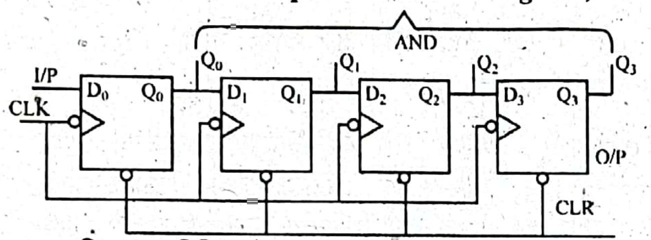
ধরা যাক, 1011 ডাটা শিফট রেজিস্টারের ইনপুট দিয়ে ঢুকবে এবং আউটপুট দিয়ে বেরিয়ে যাবে। রেজিস্টারের ফ্লিপ-ফ্লপগুলোকে প্রথমে রিসেট করে নিতে হবে। এরপর ইনপুটে একটি একটি করে বিট স্থাপন করে ক্লক পালসের সাহায্যে শিফট রেজিস্টারে ঢুকাতে হবে। নিচের ছকে ক্লক পালস পরিবর্তনের সাথে ফ্লিপ-ফ্লপগুলোর অবস্থা দেখানো হলো। ইনপুটের ডাটার বিটগুলো রেজিস্টারে সংরক্ষিত হওয়ার পর ইনপুট ক্লক পালসের পরিবর্তনের সাথে আউটপুটের Q_3 দিয়ে একটি একটি করে রেজিস্টার থেকে বাইরে চলে যায়।

ইনপুট ডাটা বিট	ইনপুট ক্লক পালস	Q_0	Q_1	Q_2	Q_3
0	0	0	0	0	0
1	1	1	0	0	0
1	2	1	1	0	0
0	3	0	1	1	0
1	4	1	0	1	1
0	5	0	1	0	1
0	6	0	0	1	0
0	7	0	0	0	1
0	8	0	0	0	0

ছক ঃ ৩.১ সিরিয়াল-ইন সিরিয়াল-আউট শিফট রেজিস্টারের ফ্লিপ-ফ্লপের অবস্থা

যদি আমরা ভালোভাবে লক্ষ্য করি তাহলে দেখা যায় যে, উপরের বর্তনী একটি সিলিয়াল-ইন প্যারালাল-আউট শিফট রেজিস্টার। যদি আমরা বর্তনীর আউটপুট Q_A, Q_B, Q_C এবং Q_D থেকে নিই তাহলে স্পষ্টভাবে বুঝা যায় যে, এটি একটি সিরিয়াল-ইন প্যারালাল-আউট শিফট রেজিস্টার।

সিরিয়াল-ইন প্যারালাল-আউট শিফট রেজিস্টর (Serial-in parallel-out shift register) ঃ

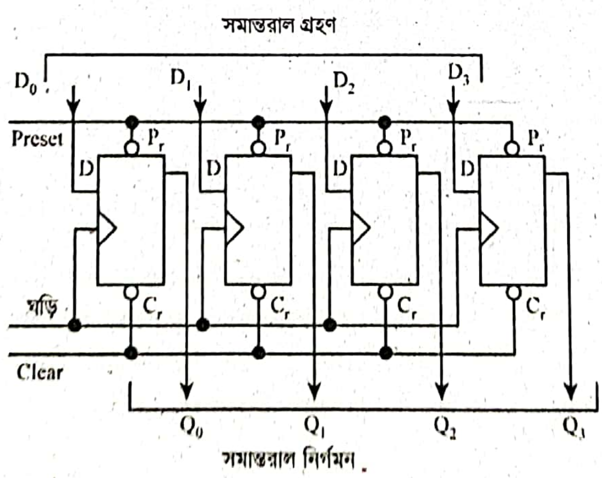


চিত্র ঃ ৩.২ সিরিয়াল-ইন প্যারালাল-আউট শিফট রেজিস্টার

Operation : একটি I/P এর পরিবর্তে একাধিক I/P-কে AND gate এর মাধ্যমে Flip-Flop সরবরাহ করা হয়। প্রতিটি Flip-Flop এর O/P একই সাথে পাওয়া যায়। প্রতিটি F:F এর O/P পরের I/P হিসেবে কাজ করে।

৩.৩ প্যারালাল-ইন প্যারালাল/সিরিয়াল-আউট শিফট রেজিস্টারের কার্যপ্রণালি (The operation of parallel-in parallel/serial-out shift registers) ঃ

প্যারালাল-ইন প্যারালাল-আউট শিফট রেজিস্টার (Parallel-in parallel-out) ঃ এ ধরনের স্থানান্তরের জন্য ব্যবহৃত রেজিস্টারের ফ্লিপ-ফ্লপগুলো অনুক্রমিকভাবে যুক্ত না হলেও চলে। নিম্নে ৩.৩ নং চিত্রে এ রকম একটি (Parallel-in parallel-out) রেজিস্টারের বর্তনী দেখানো হয়েছে।

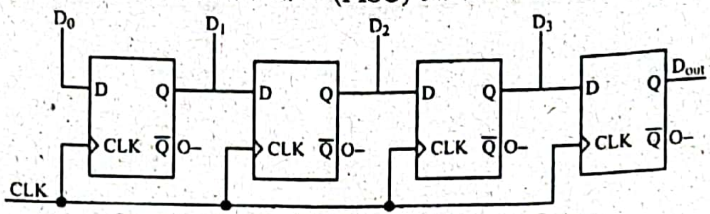


চিত্র ঃ ৩.৩ প্যারালাল-ইন প্যারালাল-আউট শিফট রেজিস্টার

৩.৩ নং চিত্রে D ফ্লিপ-ফ্লপ দিয়ে বাস্তবায়িত এমন একটি বর্তনী দেখানো হলো। Preset = 1 করে এই বর্তনীতে তথ্য বিটকে একসাথে রেজিস্টারে উত্তোলন সম্ভব। এটি একীভূত বর্তনী (7475) হিসেবে পাওয়া যায়।

চিত্রে D_0 D_1 D_2 D_3 ইনপুট এবং Q_0 Q_1 Q_2 Q_3 আউটপুট ডাটা। ফ্লিপ-ফ্লপগুলোর ইনপুটে ডাটা প্রয়োগ করা হয় এবং পালস পরিবর্তনের সাথে সাথে ডাটা আউটপুটে স্থানান্তরিত হয়।

প্যারালাল-ইন সিরিয়াল-আউট শিফট রেজিস্টার (PISO) ঃ যে রেজিস্টারে ডাটা প্যারালেলি ইনপুট হয় এবং সিরিয়ালি ডাটা আউটপুট-এ পাওয়া যায়, তাকে প্যারালাল-ইন সিরিয়াল-আউট (PISO) রেজিস্টার বলে।



চিত্র ঃ ৩.৪ প্যারালাল-ইন সিরিয়াল আউট শিফট রেজিস্টার

বর্ণনা ঃ এখানে D_o — D_3 parallel ডাটা ইনপুট লাইন এবং D_{out} সিরিয়ালি ডাটা আউটপুট। পূর্ববর্তী ফ্লিপ-ফ্লপসমূহের আউটপুটকে এর পরবর্তী ফ্লিপ-ফ্লপ এর ইনপুটে প্রদান করা হয়।

কার্যপ্রণালি ঃ ক্লক পালসের উপস্থিতিতে D_o — D_3 লাইনের প্রদত্ত বাইনারি Word টি প্যারালালি ফ্লিপ-ফ্লপসমূহে লোড হয় এবং পরবর্তী ক্লক পাল্সসমূহে এটি সিরিয়ালি আউটপুটে পাওয়া যায়। যেমন–

	Q_3	Q_2	Q_1	Q_0	
1st Clock pulse-এ	0	1	1	0	
2nd Clock pulse-এ	1	1	0	0	ইত্যাদি

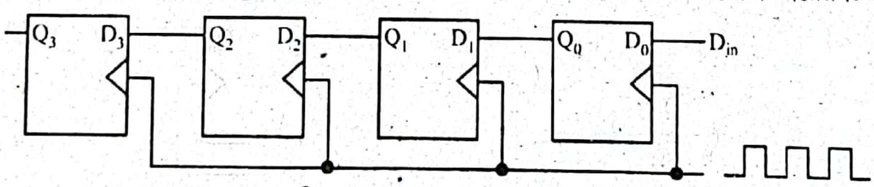
৩.৪ লেফট শিফ্ট ও রাইট শিফ্ট রেজিস্টার-এর কার্যপ্রণালি (The operation of left shift & right shift registers) ঃ

শিফট রেজিস্টার (Shift register) ঃ আমরা জানি, রেজিস্টারের মাধ্যমে ডিজিটাল ডাটা সংরক্ষণ করা যায়। কিন্তু ডাটা সংরক্ষণ করতে হলে ডাটা আদান-প্রদানের ব্যাপার আসে। সেটা রেজিস্টার থেকে রেজিস্টার হতে পারে বা রেজিস্টার এবং অন্য কোনো ডিভাইসেও হতে পারে। এ ডাটা স্থানান্তরের ধরন সিরিয়াল বা প্যারালাল, ডান থেকে বামে অথবা বাম থেকে ডানে অথবা উভয়মুখী হয়ে থাকে।

যখন কোনো রেজিস্টারের ডাটা সিরিয়াল আকারে বা ধারাবাহিকভাবে বের হয় এবং ধারাবাহিকভাবে আবার এতে প্রবেশ করে, তখন এটাকে শিফট রেজিস্টার বলা হয়। যখন কোনো রেজিস্টারের ডাটা বিট বামদিক থেকে ডানদিকে স্থানান্তরিত হয়, তখন এটাকে রাইট শিফট রেজিস্টার বলা হয়। যখন কোনো রেজিস্টারের ডাটা বিট ডানদিক থেকে বামদিকে স্থানান্তরিত হয়, তখন এটাকে লেফট শিফট রেজিস্টার বলা হয়।

আর যখন কোনো রেজিস্টারের ডাটা বিট বামদিক থেকে ডানদিকে এবং ডানদিক থেকে বামদিকে অর্থাৎ উভমুখী হয়, তখন এটাকে বাই ডিরেকশনাল শিফট রেজিস্টার, অথবা ইউনিভার্সাল রেজিস্টার বলা হয়।

● **লেফট শিফট রেজিস্টার (Left shift register) ঃ** এখানে একটি চার বিটের লেফট শিফট রেজিস্টারের চিত্র দেখানো হয়েছে।



চিত্র ঃ ৩.৫ Left shift register

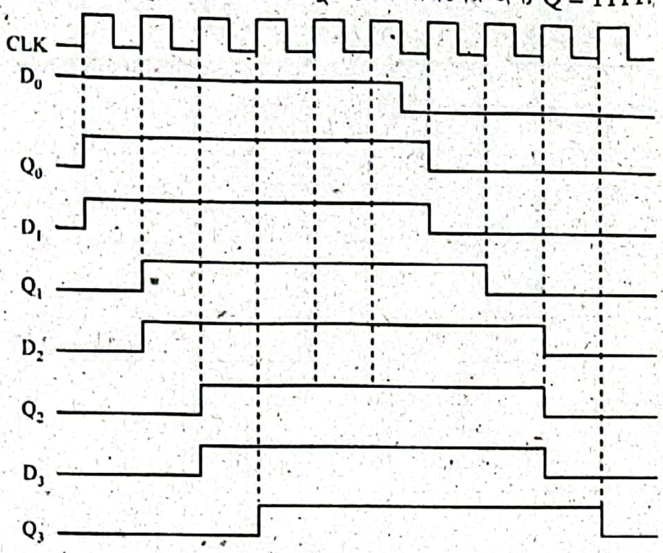
এতে প্রথম ডাটা বিট প্রদান করা হয় সর্বডানের ফ্লিপ-ফ্লপটিতে, যাকে D_{in} দ্বারা দেখানো হয়েছে। প্রথমটির আউটপুট Q_0-কে দেয়া হয় দ্বিতীয় ফ্লিপ-ফ্লপে। অনুরূপভাবে Q_1-কে তৃতীয়টিতে, আর Q_2-কে চতুর্থটিতে। এখানে ব্যবহৃত প্রতিটি ফ্লিপ-ফ্লপই D-টাইপ ফ্লিপ-ফ্লপ এবং ক্লক পালস একই সাথে সংযুক্ত আছে। সুতরাং, প্রতিটি ক্লক পালসের জন্য ধারণকৃত ডাটা এক বিট করে বামে সরে যাবে

ধরা যাক, প্রাথমিকভাবে ধারণকৃত ডাটা, Q = 0000 এবং D_{in} = 1, ফলে প্রতিটি ফ্লিপ-ফ্লপের ইনপুট 0 কিন্তু প্রথমটির ইনপুট D_{in} = 1, যার কারণে এখন ক্লক পালসের পজিটিভ ধার (Edge) আসার ফলে ডানের ফ্লিপ-ফ্লপ ছাড়া অন্যগুলোর আউটপুট 0 থাকবে।

অর্থাৎ, তখন Q = 0001

এখন, D_1 = 1, আর D_0 পূর্বের মতোই অর্থাৎ D_{in} = 1। সুতরাং, পরবর্তী ক্লক পালসের জন্য আউটপুট হবে, Q = 0011.

অনুরূপভাবে, তৃতীয় ক্লক পালসের জন্য Q = 0111 এবং চতুর্থ ক্লক পালসের জন্য Q = 1111.



চিত্র ঃ ৩.৬ Shift-Left timing diagram

যখন $D_{in} = 1$ হবে

Q_3	Q_2	Q_1	Q_0	ক্লক পালস
0	0	0	1	১ম
0	0	1	1	২য়
0	1	1	1	৩য়
1	1	1	1	৪র্থ

যখন $D_{in} = 0$ হবে

Q_3	Q_2	Q_1	Q_0	ক্লক পালস
1	1	1	0	১ম
1	1	0	0	২য়
1	0	0	0	৩য়
0	0	0	0	৪র্থ

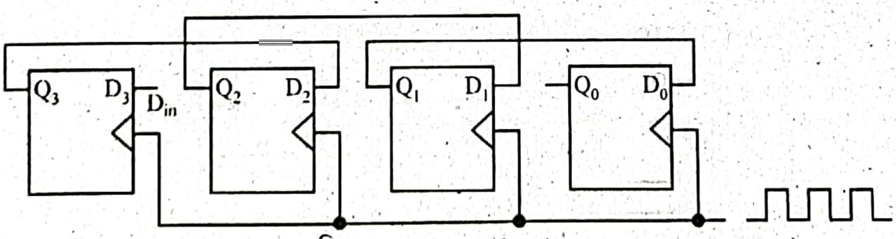
ছক ঃ ৩.২ লেফট শিফট রেজিস্টারের ট্রুথ টেবিল

যতক্ষণ পর্যন্ত $D_{in} = 1$ থাকবে, ততক্ষণ পর্যন্ত এ আউটপুটের কোনো পরিবর্তন হবে না। যখন $D_{in} = 0$ হবে, তখন প্রতিটি ক্লক পালসের জন্য আউটপুট পাওয়া যাবে যথাক্রমে−

Q = 1110
Q = 1100
Q = 1000
Q = 0000

D_{in} এর মান যতক্ষণ পর্যন্ত 0 থাকবে, ততক্ষণ পর্যন্ত ক্লক পালসের মাধ্যমে আউটপুটের কোনো পরিবর্তন করা যাবে না। টাইমিং ডায়াগ্রামের মাধ্যমে এর প্রতি পালসের জন্য পরিবর্তিত অবস্থা তুলে ধরা হয়েছে।

● **রাইট শিফট রেজিস্টার (Right shift register)** ঃ নিম্নে ৩.৭ নং চিত্রে একটি চার বিটের রাইট শিফট রেজিস্টারের চিত্র দেখানো হয়েছে।



চিত্র ঃ ৩.৭ Right shift register

এতে D-টাইপ ফ্লিপ-ফ্লপ ব্যবহার করা হয়েছে। প্রতিটি ফ্লিপ-ফ্লপের আউটপুট পরবর্তী ফ্লিপ-ফ্লপের ইনপুট হিসাবে ব্যবহার করা হয়েছে। সর্ববামের ফ্লিপ-ফ্লপের বাইরে ইনপুট D_{in} যুক্ত আছে। অন্যান্যগুলোকে পর্যায়ক্রমে এদের আউটপুট দ্বারা সংযুক্ত করা হয়েছে এবং প্রতিটির ক্লক পালস একই সাথে প্রদান করা হয়। এর ফলে প্রতিটি ক্লক পালসের জন্য এদের ধারণকৃত ডাটাগুলো একটি বিট করে ডানে সরে যাবে।

ধরা যাক, প্রাথমিকভাবে ধারণকৃত ডাটার আউটপুট Q = 0000 এবং $D_{in} = 1$, ফলে সর্ববামের ফ্লিপ-ফ্লপটি ছাড়া প্রতিটির ইনপুট 0 (Edge)। এখন ক্লক পালসের পজিটিভ ধার আসলে বামের ফ্লিপ-ফ্লপটি ছাড়া প্রতিটির আউটপুট 0 হবে। অর্থাৎ, তখন Q = 1000.

এখন D_3 এবং D_2 এর মান 1; সুতরাং পরবর্তী ক্লক পালসের জন্য আউটপুট হবে Q = 1100.

CamScanner

অনুরূপভাবে, তৃতীয় ক্লক পালসের জন্য Q = 1110
এবং চতুর্থ ক্লক পালসের জন্য Q = 1111.
যতক্ষণ পর্যন্ত D_{in} এর পরিবর্তন না হয়েছে, ততক্ষণ পর্যন্ত এর আউটপুটের কোনো পরিবর্তন হয় না।
আবার $D_{in} = 0$ হলে প্রতিটি ক্লক পালসের জন্য আউটপুট হবে যথাক্রমে–
Q = 0111
Q = 0011
Q = 0001
Q = 0000

যখন D = 1 হবে

Q_3	Q_2	Q_1	Q_0	ক্লক পালস
1	0	0	0	১ম
1	1	0	0	২য়
1	1	1	0	৩য়
1	1	1	1	৪র্থ

যখন D = 0 হবে

Q_3	Q_2	Q_1	Q_0	ক্লক পালস
0	1	1	1	১ম
0	0	1	1	২য়
0	0	0	1	৩য়
0	0	0	0	৪র্থ

ছক ৪ ৩.৩ রাইট শিফ্‌ট রেজিস্টারের ট্রুথ টেবিল

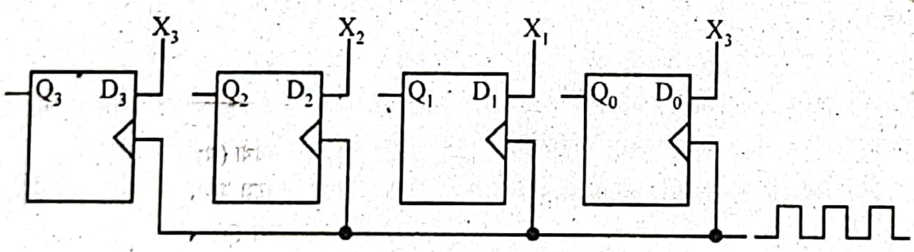
৩.৫ বাফার রেজিস্টার এবং ইউনিভার্সাল শিফট রেজিস্টার-এর কার্যপ্রণালি (The operation of buffer register and universal shift register) ঃ

● **বাফার রেজিস্টার (Buffer register) ঃ**

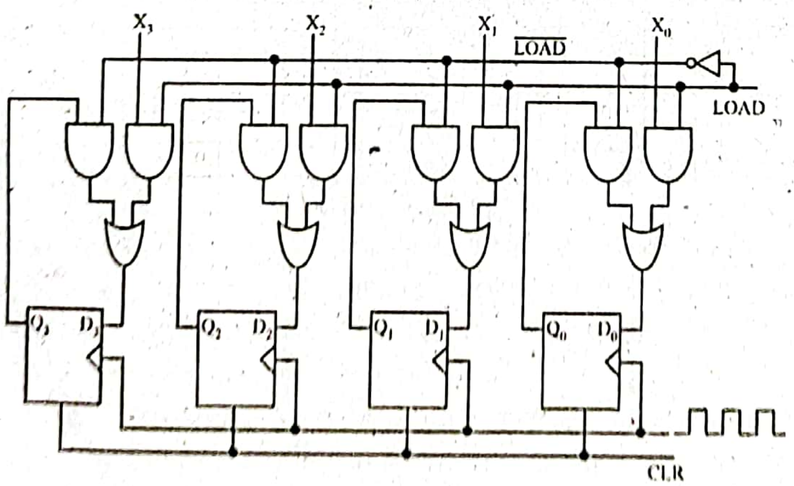
রেজিস্টার হচ্ছে একগুচ্ছ মেমরি উপাদান, যারা একত্রে একটি ইউনিট হিসাবে কাজ করে। সাধারণ রেজিস্টারগুলো একটি বাইনারি ওয়ার্ড জমা রাখা ছাড়া অন্য কোনো কাজ করে না। তা ছাড়া ডাটা শিফটিং, সিরিয়াল প্যারালাল কনভারশন, কাউন্টিং ইত্যাদি কাজেও রেজিস্টার ব্যবহৃত হয়।

বাফার (Buffer) রেজিস্টার হচ্ছে সাধারণ রেজিস্টার, যারা বাইনারি ওয়ার্ড জমা রাখে।

চিত্রে +ve edge triggered ডি-টাইপ ফ্লিপ-ফ্লপ দ্বারা গঠিত একটি বাফার রেজিস্টার বর্তনী দেখানো হয়েছে। X_0, X_1, X_2, X_3 –এই চারটি বিট ফ্লিপ-ফ্লপটির জন্য লোডিং ডাটা হিসাবে কাজ করে। অর্থাৎ, X_0, X_1, X_2 ও X_3–এই চারটি ডাটাকে চারটি ফ্লিপ-ফ্লপে জমা রাখা হবে।



চিত্র ৪ ৩.৮ বাফার রেজিস্টার



চিত্র ৪ ৩.৯ Controlled buffer register

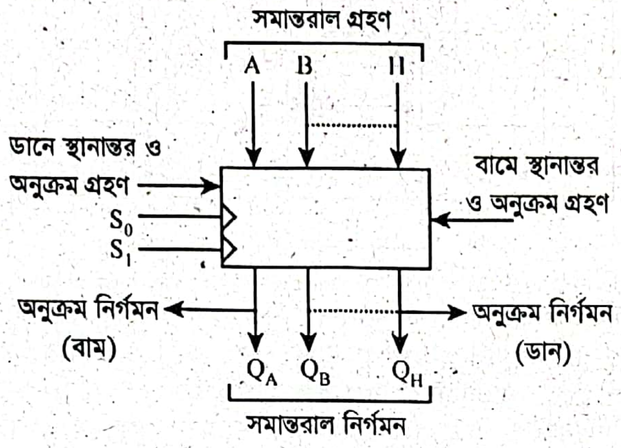
ডি-টাইপ ফ্লিপ-ফ্লপের সত্যক সারণি হতে আমরা জানি যে, D ইনপুটে যে মান দেওয়া হবে, Q আউটপুটের মান তাই হবে। অর্থাৎ D-এর ইনপুটকৃত মানটিই Q-তে জমা থাকবে। অর্থাৎ $D = 0$ হলে $Q = 0$ এবং $D = 1$ হলে $Q = 1$ হবে।

অতএব, উক্ত Buffer register-টির আউটপুট হবে $Q_3Q_2Q_1Q_0 = X_3 X_2 X_1 X_0$ অর্থাৎ, $Q = X$ হবে।

● **সর্বজনীন শিফট রেজিস্টার (Universal shift register) ঃ**

সর্বজনীন রেজিস্টার (Universal register) ঃ এরূপ তথ্যাধারে সমান্তরাল গ্রহণ, সমান্তরাল নির্গমন, বামে ও ডানে স্থানান্তরের সুবিধাসহ অনুক্রম রীতিতে তথ্য গ্রহণ ও নির্গমনের ব্যবস্থা থাকে। বহুমুখী ব্যবহারের উপযোগী সর্বজনীন রেজিস্টার (Universal register) একীভূত বর্তনী হিসেবে পাওয়া যায়। SN 74198 এরূপ একটি ৮-বিট শিফট রেজিস্টার।

74198 সর্বজনীন রেজিস্টার (74198 universal register) ঃ এই ৮-বিট TTL রেজিস্টারে বামে স্থানান্তর, ডানে স্থানান্তর, সমান্তরাল গ্রহণ এবং সমান্তরাল গঠনের ব্যবস্থা আছে। চিত্রে এই রেজিস্টারের রূপরেখা এবং কার্যনীতির সারণি দেয়া হলো। S_0 এবং S_1 এই দুটি নিয়ন্ত্রণ রেখা দিয়ে রেজিস্টারে ক্রিয়া নিয়ন্ত্রণ করা হয়।



(ক)

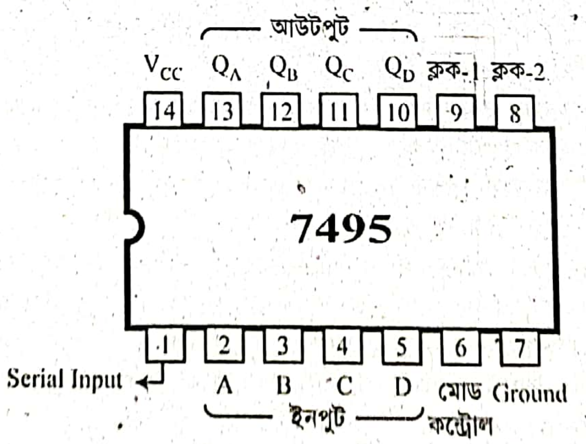
S_0	S_1	কাজের প্রকৃতি
0	0	কিছু হয় না, বর্তনী অসমর্থ
0	1	বামে স্থানান্তর
1	0	ডানে স্থানান্তর
1	1	সমান্তরালভাবে উত্তোলন

(খ)

চিত্র ঃ ৩.১০ SN 74198 সর্বজনীন রেজিস্টার (ক) রূপরেখা (খ) নিয়ন্ত্রণ

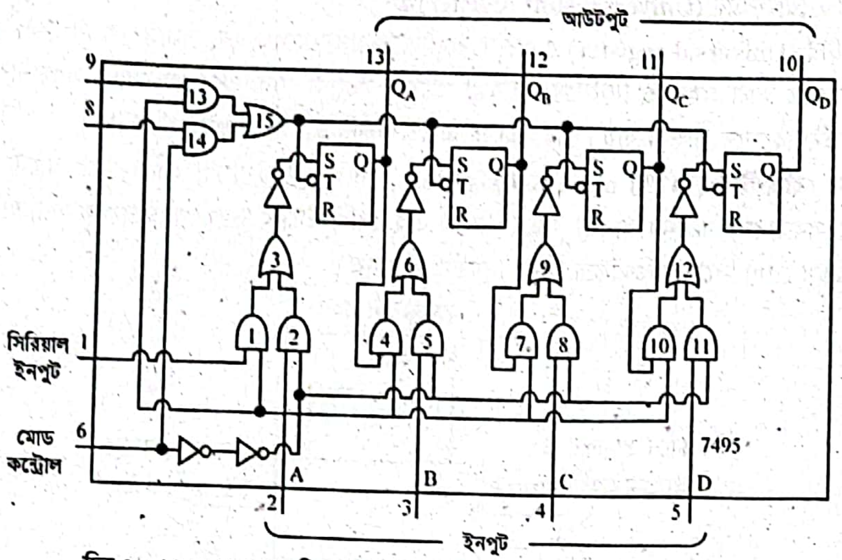
ঘড়ির উঠতি ধারে তথ্য রেজিস্টারে উত্তোলিত হয়। A, B, ..., H গ্রহণমুখ দিয়ে সমান্তরালভাবে তথ্য গ্রহণ করা হয়; Q_A, Q_B, ... , Q_H এটির সমান্তরাল নির্গমন মুখ। অনুক্রমিক উপায়ে তথ্য আদান-প্রদানের জন্য Q_A এবং Q_H সংযোগ ব্যবহার করা হয়।

ইন্টিগ্রেটেড সার্কিট 7495 হচ্ছে একটি আদর্শ ইউনিভার্সাল 4 বিট শিফট রেজিস্টার, যা একটি 14 পিন প্যাকেজে পাওয়া যায়। চিত্রে এই চিপটির পিন কানেকশন দেখানো হয়েছে।



চিত্র ঃ ৩.১১ 7495 IC

চিত্র ৪ ৩.১১-এ 7495 আইসি সম্বলিত ইউনিভার্সাল শিফট রেজিস্টারের অভ্যন্তরীণ লজিক বর্তনী দেখানো হয়েছে। দেখতে পাচ্ছি চারটি মাস্টার-স্লেভ ফ্লিপ-ফ্লপ, চারটি অ্যান্ড ইনভার্টার গেট এবং ছয়টি ইনভার্টার দিয়ে গঠিত। এই রেজিস্টার, মোড কন্ট্রোল টার্মিনালে লজিক ইনপুট লেভেলের উপর নির্ভর করে। এটা 7495 আইসি সম্বলিত ইউনিভার্সাল শিফট রেজিস্টারের অভ্যন্তরীণ লজিক বর্তনী। এটির সাহায্যে রাইট শিফট, লেফট শিফট, প্যারালাল-ইন বা প্যারালাল-আউট অপারেশন জানা যায়।



চিত্র ৪ ৩.১২ 7495 IC সম্বলিত Universal shift Registers Internal logic circuit

যখন মোড কন্ট্রোল ইনপুটে একটি বাইনারি 0 থাকে, তখন AND গেট 1, 4, 7 এবং 10 কর্মক্ষম (এনাবেল্ড) হয়। এ অবস্থায় সিরিয়াল ইনপুট যদি পিন 1-এ দেওয়া হয়, তা A ফ্লিপ-ফ্লপে চলে যায় গেট 1 ও 5 দিয়ে এবং A ফ্লিপ-ফ্লপের আউটপুট B ফ্লিপ-ফ্লপ গেট 4 ও 6 দিয়ে। B ফ্লিপ-ফ্লপের আউটপুট C ফ্লিপ-ফ্লপের সঙ্গে যুক্ত এবং C ফ্লিপ-ফ্লপের আউটপুট D ফ্লিপ-ফ্লপের সঙ্গে যুক্ত। এ সময় মোড কন্ট্রোলের বাইনারি 0 গেট 13-কে কর্মক্ষম (এনাবেল্ড) করে। ফলে এটা ক্লক 1 পালস গেট 13 ও 15 এর মধ্যদিয়ে গিয়ে ফ্লিপ-ফ্লপকে কন্ট্রোল করে। এই মোডে শিফট রেজিস্টার স্ট্যান্ডার্ড রাইট শিফট অপারেশনের কাজ করে।

যখন মোড কন্ট্রোল বাইনারি 1 স্টেটে থাকে, তখন গেট 2, 5, 8 ও 11 এনাবেল্ড হয় এবং গেট 1, 4, 7 ও 10 অক্ষম (ডিসাবেল্ড) হয়। এর ফলে পিন 2, 3, 4 ও 5 এর প্যারালাল ডাটা স্বীকৃত হয়। এ সময় মোড কন্ট্রোলের ইনপুটে বাইনারি 1 গেট 14-কে এনাবেল্ড করে, যাতে করে ক্লক 2 পালস ফ্লিপ-ফ্লপকে অ্যাকচুয়েট (কাজ) করায়। যখন একটি ক্লক পালস দেওয়া হয়, তখন একটি বাইরের 4 বিট প্যারালাল শব্দ বা ওয়ার্ড ফ্লিপ-ফ্লপে লোডেড বা জমা হয়। এ অবস্থায় শিফট রেজিস্টার প্যারালাল লোডেড হয় বা যে-কোনো মানে প্রিসেট করা যায়।

৩.৬ রেজিস্টারের ব্যবহার (The uses of registers) ৪

প্রধানত অস্থায়ীভাবে তথ্য সংরক্ষণের জন্য রেজিস্টার ব্যবহার করা হয়। নিম্নে রেজিস্টারের কয়েকটি ব্যবহার লিপিবদ্ধ করা হলো ৪

(i) বিলম্ব রেখা বা ডিলে লাইন অনুক্রম গ্রহণ এবং অনুক্রম নির্গমন রেজিস্টার দিয়ে ডিলে বাস্তবায়ন করা যায়। ঘড়ির কম্পাঙ্ক কমিয়ে অথবা ফফ-এর সংখ্যা বাড়িয়ে সময় বিলম্ব নিয়ন্ত্রণ করা যায়।

(ii) গোল গণক বা রিং কাউন্টার শিফট রেজিস্টার দিয়ে রিং কাউন্টার বাস্তবায়ন করা যায়।

(iii) শিফট রেজিস্টার ব্যবহার করে অতি সহজে রিং কাউন্টার এবং জনসন কাউন্টার বাস্তবায়ন সম্ভব। সেজন্য এসব গণক একীভূত বর্তনী হিসেবে বেশি তৈরি হয় না। তবে কয়েক প্রকার একীভূত বর্তনী CMOS জনসন গণক পাওয়া যায় এবং এসব বর্তনীতে ডিকোডিং-এর ব্যবস্থা থাকে।

(iv) গুণ ও ভাগ ক্রিয়া সম্পাদনের ক্ষেত্রে শিফট রেজিস্টার ব্যবহার করা যায়। রেজিস্টারে রক্ষিত বাইনারি সংখ্যাকে ডানদিকে একস্থান স্থানান্তরিত করলে সংখ্যাটি অর্ধেক হয়, অর্থাৎ সংখ্যাটি দুই দ্বারা বিভক্ত হয়। তবে এজন্য ডানদিকে অতিরিক্ত ফফ দরকার হয়। এই অতিরিক্ত ফফটি না থাকলে ভাগফলের ভগ্নাংশ রক্ষিত হবে না। বাইনারি সংখ্যাকে বামদিকে এক স্থান স্থানান্তরিত করলে সংখ্যাটি দ্বিগুণ হয়।

(v) সমান্তরাল অনুক্রম পরিবর্তন অনেক ক্ষেত্রে সমান্তরালভাবে প্রবাহিত তথ্যকে অনুক্রম পথে এবং অনুক্রমভাবে প্রবাহিত তথ্যকে সমান্তরাল পথে পরিবর্তন করতে হয়। শিফট রেজিস্টার ব্যবহার করে এই পরিবর্তন করা সম্ভব। কম্পিউটার সমান্তরালভাবে তথ্য আদান-প্রদান করলে তাকে প্রিন্টার, টেলিটাইপ ইত্যাদি অনুক্রম সংযোগবিশিষ্ট যন্ত্রের সাথে সংযুক্ত রাখতে হয়। এসব ক্ষেত্রে শিফট রেজিস্টার ব্যবহার করে প্রয়োজনীয় পরিবর্তন সাধন করা সম্ভব।

(vi) সিউডো র‍্যানডম সিকুয়েন্স জেনারেটর শিফট রেজিস্টার ব্যবহার করে বিভিন্ন দৈর্ঘ্যের সিউডো র‍্যানডম সিকুয়েন্স জেনারেটর তৈরি করা যায়।

CS CamScanner

অনুশীলনী-৩

অতি সংক্ষিপ্ত প্রশ্নোত্তর ঃ

১। **রেজিস্টার বলতে কী বুঝায়?** [বাকাশিবো-২০০৯(পরি), ১০(পরি), ১৮]
অথবা, Register কী? [বাকাশিবো-২০০২, ০৫, ২০]
অথবা, Register কাকে বলে? [বাকাশিবো-২০১১(পরি)]
অথবা, রেজিস্টার কী? [বাকাশিবো-২০০৪, ০৯(পরি)]
অথবা, রেজিস্টার কাকে বলে? [বাকাশিবো-২০১৫(পরি)]
উত্তর ঃ বিট সংরক্ষণের জন্য ব্যবহৃত Flip-Flop গুলোকে সমষ্টিগতভাবে রেজিস্টার (Register) বলা হয়।

২। **রেজিস্টার কেন ব্যবহার করা হয়?** [বাকাশিবো-২০০৮, ১০]
অথবা, Register কেন ব্যবহার করা হয়? [বাকাশিবো-২০০৬(পরি)]
উত্তর ঃ কম্পিউটার ও অন্যান্য ডিজিটাল পদ্ধতিতে বাইনারি শব্দ সংরক্ষণের জন্য রেজিস্টার ব্যবহার করা হয়।

৩। **শিফট রেজিস্টার বলতে কী বুঝায়?** [বাকাশিবো-২০০২(পরি), ০৪, ২০(পরি)]
অথবা, Shift register কী? [বাকাশিবো-২০১৯]
উত্তর ঃ রেজিস্টারে সংরক্ষিত তথ্যকে ডানে, বামে অথবা একসাথে সমান্তরালভাবে অন্য রেজিস্টারে স্থানান্তর সম্ভব। এজন্য রেজিস্টারকে স্থানান্তর তথ্যাধার বা শিফট রেজিস্টার (Shift register) বলা হয়।

৪। **রেজিস্টারের কাজ কী?** [বাকাশিবো-২০১৭(পরি)]
উত্তর ঃ রেজিস্টারের কাজহলো বাইনারি ডাটাকে ধারণ করা।

৫। **শিফট রেজিস্টারের সঞ্চয় ক্ষমতা কীসের উপর নির্ভর করে?**
উত্তর ঃ শিফট রেজিস্টারে কতকগুলো ফ্লিপ-ফ্লপ এলিমেন্ট ব্যবহার করা হয়েছে, তার উপর।

৬। **শিফট রেজিস্টার তৈরিতে কমপক্ষে কয়টি ফফ-এর প্রয়োজন?**
উত্তর ঃ কমপক্ষে চারটি (৪) ফফ-এর প্রয়োজন।

৭। **একটি ৫ বিট শিফট রেজিস্টারের মূল উপাদান কী কী?**
উত্তর ঃ পাঁচটি NOT গেইট ও পাঁচটি R-S ফ্লিপ-ফ্লপ।

৮। **কম্পিউটারে শিফট রেজিস্টারের প্রয়োগ কোথায় হয়?** [বাকাশিবো-২০০৭]
উত্তর ঃ কম্পিউটারে, শিফট রেজিস্টার দ্বারা ভিডিও ইন্টারফেস, সিরিয়াল টু প্যারালাল কনভার্শন অ্যারিথমেটিক লজিক ইত্যাদি সংক্রান্ত কাজ করা হয়ে থাকে।

৯। **সর্বজনীন শিফট রেজিস্টারে বহুল ব্যবহৃত আইসি (IC) কোনটি?**
উত্তর ঃ SN 74198 IC.

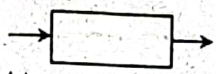
১০। **একটি ৮-বিট রেজিস্টারের উদাহরণ দাও।**
উত্তর ঃ সর্বজনীন শিফট রেজিস্টার (Universal shift register)।

১১। **রেজিস্টারকে শিফট রেজিস্টার বলা হয় কেন?** [বাকাশিবো-২০১২]
অথবা, শিফট রেজিস্টারের কাজ কী? [বাকাশিবো-২০০৭(পরি)]
উত্তর ঃ রেজিস্টারে সংরক্ষিত শব্দকে ডানে, বামে অথবা একসাথে সমান্তরালভাবে অন্য রেজিস্টারে স্থানান্তর সম্ভব। এজন্য রেজিস্টারকে শিফট রেজিস্টারও বলা হয়।

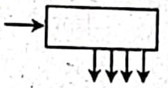
১২। **শিফট রেজিস্টার কত প্রকার ও কী কী?** [বাকাশিবো-২০০৯]
অথবা, শিফট রেজিস্টারের প্রকারভেদ লেখ। [বাকাশিবো-২০০৬(পরি)]
অথবা, শিফট রেজিস্টারের শ্রেণিবিন্যাস দেখাও। [বাকাশিবো-২০০৯(পরি), ১১(পরি)]
অথবা, Shift register-এর শ্রেণিবিন্যাস উল্লেখ কর। [বাকাশিবো-২০০৬]
উত্তর ঃ শিফট রেজিস্টার নিম্নলিখিত প্রকারের, যথা–
(i) অনুক্রম-গ্রহণ সমান্তরাল-নির্গমন (Serial-in Parallel-out, SIPO)
(ii) সমান্তরাল-গ্রহণ অনুক্রম-নির্গমন (Parallel-in Serial-out, PISO)
(iii) সমান্তরাল-গ্রহণ সমান্তরাল-নির্গমন (Parallel-in Parallel-out, PIPO)
(iv) ডানে স্থানান্তর তথ্যাধার (Right shift register)
(v) বামে স্থানান্তর তথ্যাধার (Left shift register)
(vi) সর্বজনীন রেজিস্টার (Universal register)।

CS CamScanner

১৩। **সিরিয়াল-ইন সিরিয়াল-আউট রেজিস্টারের প্রতীক আঁক।**

উত্তর: 

১৪। **সিরিয়াল-ইন প্যারালাল-আউট রেজিস্টারের প্রতীক আঁক।**

উত্তর: 

১৫। **Three state buffer register-এর কন্ট্রোল সিগন্যাল কয়টি ও কী কী?**

উত্তর: Three state buffer রেজিস্টারের কন্ট্রোল সিগন্যাল ৪টি, যথাক্রমে– Enable, Load, Clock, Clear.

১৬। **PIPO বলতে কী বুঝায়?**

উত্তর: PIPO হলো Parallel-in Parallel-out Shift register-এর সংক্ষিপ্ত রূপ।

১৭। **একটি Left shift register-এর IC No. লেখ।** [বাকাশিবো-২০০৪, ০৮]

উত্তর: একটি Left shift register এর IC No. হলো– "74C95".

১৮। **FIFO এবং LIFO-এর পূর্ণনাম কী?**

অথবা, FIFO ও LIFO-এর পূর্ণনাম ইংরেজিতে লেখ। [বাকাশিবো-২০০৭]

উত্তর: FIFO = First Input First Output.
LIFO = Last Input First Output.

১৯। **দুটি কাউন্টার IC এবং দুটি রেজিস্টার IC নম্বর লেখ।**

অথবা, দুটি করে কাউন্টার এবং রেজিস্টার আইসি-এর নম্বর ও নাম লেখ। [বাকাশিবো-২০০২(পরি)]

অথবা, ২টি কাউন্টার IC ও ২টি শিফট রেজিস্টার IC-এর নম্বর লেখ। [বাকাশিবো-২০০৩]

উত্তর: দুটি কাউন্টার IC হলো–

7490 → BCD কাউন্টার

27492 → ডিভাইড বা 12 কাউন্টার

দুটি রেজিস্টার IC হলো–

74L91 → 4 bit SISO

74164 → 4 bit SIPO.

২০। **SISO রেজিস্টার বলতে কী বুঝায়?** [বাকাশিবো-২০০৮]

উত্তর: SISO হলো Serial-in Serial-out শিফট রেজিস্টারের সংক্ষিপ্ত রূপ।

২১। **একটি 4-bit data-কে Serial-in serial-out করতে কয়টি Pulse-এর প্রয়োজন?** [বাকাশিবো-২০১১(পরি)]

উত্তর: চার (4)টি।

২২। **P.I.S.O কী?** [বাকাশিবো-২০১৪(পরি)]

উত্তর: Parallel in Serial out-shift রেজিস্টারের সংক্ষিপ্ত নাম হলো- P.I.S.O.

২৩। **Buffer Register কী?** [বাকাশিবো-২০১৪(পরি)]

অথবা, Buffer Register বলতে কী বুঝায়? [বাকাশিবো-২০১৮]

উত্তর: রেজিস্টার একগুচ্ছ মেমরি উপাদান, যা একত্রে একটি ইউনিট হিসেবে কাজ করে। বাফার রেজিস্টার হচ্ছে সাধারণ রেজিস্টার, যা বাইনারি ওয়ার্ড জমা রাখে।

২৪। **রেজিস্টার হিসেবে ব্যবহৃত চারটি আই.সি-এর নাম্বার লেখ।** [বাকাশিবো-২০১৪(পরি)]

উত্তর: 7494, 7495, 7496, 7499.

২৫। **রাইট শিফট রেজিস্টার কাকে বলে?** [বাকাশিবো-২০১৭(পরি)]

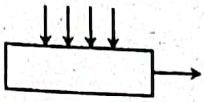
উত্তর: যে রেজিস্টারে প্রতিটি ক্লক পালসের জন্য এদের ধারণকৃত ডাটাগুলো একটি বিট করে ডানে সরে যায়, তাকে রাইট শিফট রেজিস্টার বলে।

CamScanner

HP সংক্ষিপ্ত প্রশ্নোত্তর :

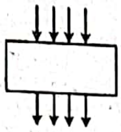
১। **একটি PISO রেজিস্টারের প্রতীক আঁক।**

উত্তর :



২। **একটি PIPO রেজিস্টারের প্রতীক আঁক।**

উত্তর :



৩। **PISO রেজিস্টার কেন ব্যবহার করা হয়?**

উত্তর : দ্রুতগতি বিশিষ্ট পদ্ধতি হতে তথ্যসংগ্রহ করে ধীরগতি বিশিষ্ট পদ্ধতিতে স্থানান্তরের জন্য এই উপায় ব্যবহার করা হয়।

৪। **সর্বজনীন রেজিস্টারের সুবিধা কী?**

উত্তর : এরূপ রেজিস্টারের সমান্তরাল গ্রহণ, সমান্তরাল নির্গমন, বামে ও ডানে স্থানান্তরের সুবিধাসহ অনুক্রম রীতিতে তথ্য গ্রহণ ও নির্গমনের ব্যবস্থা থাকে।

৫। **তথ্য স্থানান্তরের জন্য শিফট রেজিস্টারকে কীভাবে পরিষ্কার (Clear) করা যায়?**

উত্তর : Clear = 0 দিয়ে শিফট রেজিস্টারের ফ্লিপ-ফ্লপগুলো পরিষ্কার করা হয়, ফলে আউটপুটে $Q_0 = Q_1 = Q_2 = Q_3 = Q_4 = 0$ হয়।

৬। **রেজিস্টারে ফফকে Set এবং Reset করার পদ্ধতি কী?**

উত্তর : PRE = SET = 0 এবং CLEAR = 1 হলে ফ্লিপ-ফ্লপ সেট হয় এবং PRESET = 1 এবং CLEAR = 0 হলে রিসেট হয়।

৭। **রেজিস্টারে ব্যবহৃত বিভিন্ন ধরনের ডাটা শিফটিং-এর নাম লেখ।**

উত্তর : রেজিস্টারে সাধারণত তিন ধরনের ডাটা শিফটিং ব্যবহৃত হয়, যথা– (১) লেফট শিফট (২) রাইট শিফট ও (৩) বাইডিরেকশনাল শিফট।

৮। **ইউনিভার্সাল শিফট রেজিস্টার বলতে কী বুঝায়?** [বাকাশিবো-২০০৩, ০৬]

অথবা, Universal shift register বলতে কী বুঝায়? [বাকাশিবো-২০১৬]

অথবা, ইউনিভার্সাল রেজিস্টার বলতে কী বুঝায়? [বাকাশিবো-২০১৩(পরি)]

অথবা, Universal shift register কাকে বলে?

অথবা, সর্বজনীন (Universal) রেজিস্টার কী? [বাকাশিবো-২০০৭, ১৩(পরি)]

অথবা, ইউনিভার্সাল শিফট রেজিস্টার কাকে বলে? [বাকাশিবো-২০০৩(পরি), ১০(পরি), ১১(পরি)]

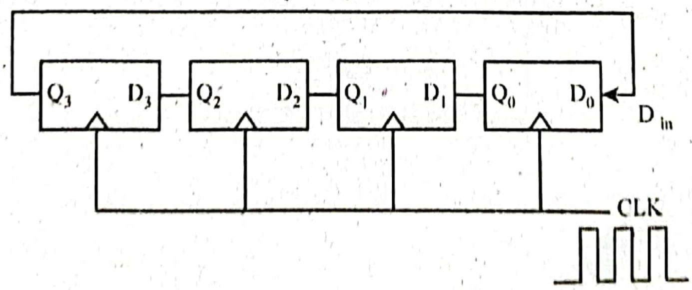
অথবা, ইউনিভার্সাল শিফট রেজিস্টার কী? [বাকাশিবো-২০০৩(পরি)]

অথবা, সার্বজনীন শিফট রেজিস্টার কাকে বলে? [বাকাশিবো-২০১৬(পরি)]

উত্তর : যখন কোনো রেজিস্টারের ডাটা বিট বামদিক থেকে ডানদিকে এবং ডানদিক থেকে বামদিকে অর্থাৎ, উভয়মুখী হয় এবং ডাটা সিরিয়াল ও সমান্তরালভাবে গ্রহণ ও নির্গমন (Out) করা যায়, তখন তাকে ইউনিভার্সাল শিফট রেজিস্টার বলে।

৯। **Data Rotate করার জন্যে একটি শিফ্‌ট রেজিস্টার তৈরি কর।**

উত্তর : Data Rotate করার জন্যে নিচে একটি শিফ্‌ট রেজিস্টার দেখানো হলো :



চিত্র : Rotating shift register

১০। **শিফট রেজিস্টারের ব্যবহার লেখ।** [বাকাশিবো-২০১৩(পরি)]
অথবা, রেজিস্টারের চারটি ব্যবহার উল্লেখ কর। [বাকাশিবো-২০১০(পরি)]
অথবা, শিফট রেজিস্টারের প্রয়োগক্ষেত্রগুলোর নাম লেখ। [বাকাশিবো-২০১৬(পরি)]
অথবা, *Shift register*-এর চারটি ব্যবহার উল্লেখ কর। [বাকাশিবো-২০০৮]
অথবা, শিফট রেজিস্টারের ব্যবহার উল্লেখ কর। [বাকাশিবো-২০১৫(পরি), ১৭(পরি)]

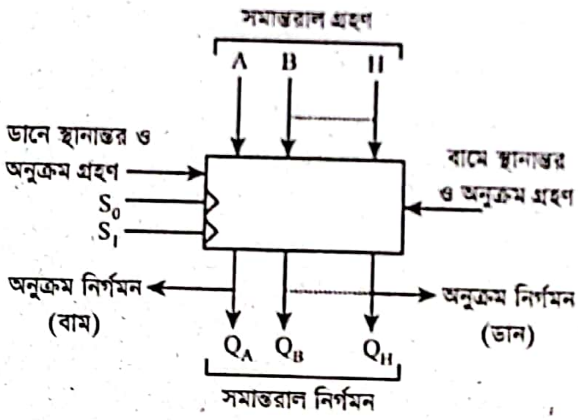
উত্তর : শিফ্‌ট রেজিস্টারের ব্যবহারসমূহ নিম্নরূপ :

১। ডিলে লাইনে
২। সিরিয়াল টু প্যারালাল কনভার্টার
৩। প্যারালাল টু সিরিয়াল কনভার্টার
৪। রিং কাউন্টার
৫। বাইনারি সংখ্যার গুণ ও ভাগ
৬। সিকুয়েন্সিয়াল জেনারেটর।

১১। **সর্বজনীন রেজিস্টার কী? একটি সর্বজনীন রেজিস্টারের ব্লক চিত্র অঙ্কন করে ফাংশন টেবিল তৈরি কর।** [বাকাশিবো-২০০২(পরি)]
অথবা, একটি Universal register-এর ব্লক চিত্র অঙ্কন কর। [বাকাশিবো-২০২০(পরি)]

উত্তর : যখন কোনো রেজিস্টারের ডাটা বিট ডানদিক থেকে বামদিকে এবং বামদিক থেকে ডানদিকে স্থানান্তরিত হয়ে থাকে; তা ছাড়া প্যারালাল গ্রহণ এবং প্যারালাল পঠনের ব্যবস্থা থাকে, তখন তাকে ইউনিভার্সাল রেজিস্টার বলে।

৮-বিট TTL রেজিস্টারে বামে-স্থানান্তর, ডানে-স্থানান্তর, সমান্তরাল গ্রহণ এবং সমান্তরাল গঠনের ব্যবস্থা আছে। চিত্রে এই রেজিস্টারের রূপরেখা এবং কার্যনীতির সারণি দেয়া হলো। S_0 এবং S_1—এই দুটি নিয়ন্ত্রণ রেখা দিয়ে রেজিস্টারে ক্রিয়া নিয়ন্ত্রণ করা হয়।



(ক)

S_0	S_1	কাজের প্রকৃতি
0	0	কিছু হয় না, বর্তনী অসমর্থ
0	1	বামে স্থানান্তর
1	0	ডানে স্থানান্তর
1	1	সমান্তরালভাবে উত্তোলন

(খ)

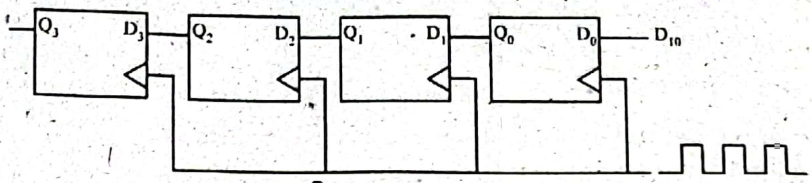
চিত্র : SN 74198 সার্বজনীন রেজিস্টার (ক) রূপরেখা (খ) নিয়ন্ত্রণ

ঘড়ির উঠতি ধারে তথ্য রেজিস্টারে উত্তোলিত হয়। A, B, ..., H গ্রহণমুখ দিয়ে সমান্তরালভাবে তথ্য গ্রহণ করা হয়; Q_A, Q_B, ... , Q_H এটির সমান্তরাল নির্গমন মুখ।

CS CamScanner

১২। **লেফট শিফট রেজিস্টারে ডাটা শিফটিং পদ্ধতি লেখ।** [বাকাশিবো-২০০৪, ০৫, ০৭]
অথবা, Left shift register-এর Data shifting পদ্ধতি দেখাও। [বাকাশিবো-২০০২, ০৫]
অথবা, সিরিয়াল-ইন লেফট শিফট রেজিস্টারের কার্যপদ্ধতি সংক্ষেপে লেখ। [বাকাশিবো-২০০৭]

উত্তর: এখানে একটি চার বিটের শিফট রেজিস্টারের চিত্র দেখানো হয়েছে।



চিত্র : Shift left register

এতে প্রথম ডাটা বিট প্রদান করা হয় সর্বডানের ফ্লিপ-ফ্লপটিতে, যাকে D_{in} দ্বারা দেখানো হয়েছে। প্রথমটির আউটপুট Q_0-কে দেয়া হয় দ্বিতীয় ফ্লিপ-ফ্লপে। অনুরূপভাবে Q_1-কে তৃতীয়টিতে, আর Q_2-কে চতুর্থটিতে। এখানে ব্যবহৃত প্রতিটি ফ্লিপ-ফ্লপই D-টাইপ ফ্লিপ-ফ্লপ এবং ক্লক পালস একই সাথে সংযুক্ত আছে। সুতরাং, প্রতিটি ক্লক পালসের জন্য ধারণকৃত ডাটা এক বিট করে বামে সরে যাবে।

১৩। **রেজিস্টারের শ্রেণিবিভাগ কর।** [বাকাশিবো-২০০৬, ০৯]
অথবা, Register-এর শ্রেণিবিভাগ উল্লেখ কর। [বাকাশিবো-২০১১(পরি)]
অথবা, রেজিস্টারের শ্রেণিবিভাগ দেখাও। [বাকাশিবো-২০১৩(পরি), ১৪(পরি)]
অথবা, Register-এর প্রকারভেদ উল্লেখ কর। [বাকাশিবো-২০০২, ০৫, ১৮]
অথবা, রেজিস্টারের বিভিন্ন State-গুলো বর্ণনা কর। [বাকাশিবো-২০১৪]

উত্তর: রেজিস্টারের শ্রেণিবিভাগগুলো নিম্নরূপ :

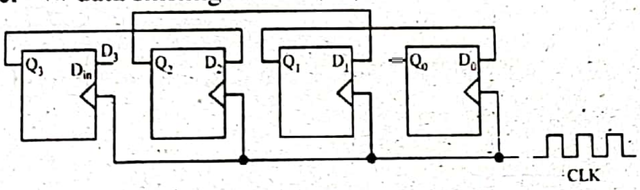
(ক) কাজের ধরন অনুযায়ী–
১। অস্থায়ী রেজিস্টার; ২। ফ্লাগ রেজিস্টার; ৩। জেনারেল পারপাস রেজিস্টার।

(খ) ডাটা সংরক্ষণ এবং স্থানান্তরের ধরন অনুযায়ী–
১। সিরিয়াল-ইন সিরিয়াল-আউট (SISO) রেজিস্টার;
২। সিরিয়াল-ইন প্যারালাল-আউট (SIPO) রেজিস্টার;
৩। প্যারালাল-ইন প্যারালাল-আউট (PIPO) রেজিস্টার;
৪। প্যারালাল-ইন সিরিয়াল-আউট (PISO) রেজিস্টার।

(গ) ডাটা স্থানান্তরের ধরন অনুযায়ী–
১। লেফট শিফট রেজিস্টার;
২। রাইট শিফট রেজিস্টার;
৩। বাইডিরেকশনাল বা ইউনিভার্সাল শিফট রেজিস্টার।

১৪। **Right shift register-এর data shifting পদ্ধতি দেখাও।** [বাকাশিবো-২০০৬(পরি)]

উত্তর: Right shift register এর data shifting পদ্ধতি হচ্ছে–



চিত্র : Right shift register

প্রতিটি Q আউটপুট তার পূর্ববর্তী ফ্লিপ-ফ্লপের D_{input}-কে Set করে। ফলে ক্লক পালসের +ve edge-এর আগমনে ধারণকৃত বিট (তথ্য) একঘর করে ডানে সরে যায়।

যদি $D_{in} = 1$ হয়, তবে $Q = 0000$ হবে।
প্রথম ক্লক পালসের +ve edge এর আগমনে $Q = 1000$,
দ্বিতীয় ক্লক পালসের +ve edge এর আগমনে $Q = 1100$,
তৃতীয় ক্লক পালসের +ve edge এর আগমনে $Q = 1110$,
এবং চতুর্থ ক্লক পালসের +ve edge এর আগমনে $Q = 1111$ হবে।
এভাবেই চলতে থাকবে যতক্ষণ পর্যন্ত $D_{in} = 1$ থাকবে।

CamScanner

১৫। **শিফট রেজিস্টারের মূলনীতি লেখ।** [বাকাশিবো-২০০৭(পরি)]

উত্তর: শিফ্ট রেজিস্টার এমন একটি রেজিস্টার, যাতে সংরক্ষিত শব্দকে ডানে বা বামে অন্য রেজিস্টারে স্থানান্তর করা যায়। ফ্লিপ-ফ্লপে প্রয়োগকৃত প্রতি ক্লক পালসে রেজিস্টারে সংরক্ষিত শব্দ একঘর করে শিফট হতে থাকে, এজন্য রেজিস্টারকে শিফট রেজিস্টার বলা হয়।

১৬। **রেজিস্টার যে ৪টি মোডে কাজ করে, ঐগুলোর পূর্ণনাম লেখ।**

উত্তর: ১। অনুক্রম-গ্রহণ অনুক্রম-নির্গমন (Serial-in Serial-out, SISO)

২। অনুক্রম-গ্রহণ সমান্তরাল-নির্গমন (Serial-in Parallel-out, SIPO)

৩। সমান্তরাল-গ্রহণ অনুক্রম-নির্গমন (Parallel-in Serial-out, PISO)

৪। সমান্তরাল-গ্রহণ সমান্তরাল-নির্গমন (Parallel-in Parallel-out, PIPO)

১৭। **বাফার রেজিস্টার কী?** [বাকাশিবো-২০১৯]

উত্তর: বাফার রেজিস্টার হলো এমন একটি রেজিস্টার, যা একটি বাইনারি Word ধারণ করে রাখতে পারে।

১৮। **সিরিয়াল-ইন-প্যারালাল আউট রেজিস্টারের বৈশিষ্ট্য লেখ।** [বাকাশিবো-২০১৯]

উত্তর: সিরিয়াল-ইন-প্যারালাল আউট রেজিস্টারের বৈশিষ্ট্য হলো–

(ক) ডাটা ইনপুট সিরিয়ালি হয়।

(খ) একটি I/P-এর পরিবর্তে একাধিক I/P-কে NAND gate-এর মাধ্যমে Flip-Flop সরবরাহ করা হয়।

(গ) প্রতিটি Flip-Flop-এর O/P একই সাথে পাওয়া যায়।

রচনামূলক প্রশ্নাবলি :

১। **বিভিন্ন প্রকার রেজিস্টারের শ্রেণিবিভাগ দেখাও।** [বাকাশিবো-২০০২, ০৬, ০৯, ১১]

উত্তর সংকেত: অনুচ্ছেদ ৩.১ নং দ্রষ্টব্য।

২। **নিচের রেজিস্টারগুলোর বর্ণনা দাও :**

(ক) SISO
(খ) SIPO
(গ) PISO
(ঘ) PIPO
(ঙ) ডানে স্থানান্তর রেজিস্টার
(চ) বামে স্থানান্তর রেজিস্টার।

উত্তর সংকেত: অনুচ্ছেদ ৩.২, ৩.৩ এবং ৩.৪ নং দ্রষ্টব্য।

৩। **বামে/ডানে স্থানান্তর রেজিস্টারের কার্যপদ্ধতি বিস্তারিতভাবে বুঝিয়ে দাও।**

অথবা, চিত্রসহ লেফট শিফট রেজিস্টারের কার্যাবলি বর্ণনা কর। [বাকাশিবো-২০১১(পরি), ১৩ (পরি)]

অথবা, Left shift register-এর Data shifting পদ্ধতি দেখাও। [বাকাশিবো-২০০২]

অথবা, Right shift register-এর কার্যনীতি ব্যাখ্যা কর। [বাকাশিবো-২০১৬]

অথবা, 4 bit right shift register-এর চিত্র অঙ্কন করে Timing diagram-সহ বর্ণনা কর। [বাকাশিবো-২০১২]

অথবা, চিত্রসহ শিফ্ট রাইট রেজিস্টার বর্ণনা কর। [বাকাশিবো-২০১৮]

উত্তর সংকেত: অনুচ্ছেদ ৩.৪ নং দ্রষ্টব্য।

৪। **একটি সর্বজনীন রেজিস্টারের রূপরেখা ও প্রয়োগক্ষেত্রের বর্ণনা দাও।**

অথবা, ইউনিভার্সাল শিফট রেজিস্টারের কার্যপ্রণালি বর্ণনা কর। [বাকাশিবো-২০০৭(পরি)]

অথবা, সর্বজনীন (Universal) শিফট রেজিস্টারের রূপরেখা বর্ণনা কর। [বাকাশিবো-২০০৪(পরি)]

অথবা, ইউনিভার্সাল শিফট রেজিস্টার চিত্রসহ বর্ণনা কর। [বাকাশিবো-২০১৯(পরি)]

উত্তর সংকেত: অনুচ্ছেদ ৩.৫ নং দ্রষ্টব্য।

৫। **শিফট রেজিস্টারের ব্যবহার সম্পর্কে বিস্তারিত বর্ণনা দাও।**

উত্তর সংকেত: অনুচ্ছেদ ৩.৬ নং দ্রষ্টব্য।

CamScanner

৬। একটি প্যারালাল-ইন সিরিয়াল-আউট শিফট রেজিস্টার অঙ্কন করে কার্যপ্রণালি বর্ণনা কর। [বাকাশিবো-২০০৩, ০৪, ১০]

অথবা, Serial-out shift register-এর গঠন (৪ বিট) চিত্রসহ বর্ণনা কর। [বাকাশিবো-২০০৮]

অথবা, প্যারালাল-ইন সিরিয়াল-আউট শিফট রেজিস্টারের লজিক সার্কিট অঙ্কন করে বর্ণনা দাও। [বাকাশিবো-২০১০(পরি)]

উত্তর সংকেত: অনুচ্ছেদ ৩.৩ নং দ্রষ্টব্য।

৭। সিরিয়াল-ইন প্যারালাল-আউট এবং সিরিয়াল-ইন সিরিয়াল-আউট শিফট রেজিস্টার-এর লজিক ডায়াগ্রাম অঙ্কন কর। [বাকাশিবো-২০০৪, ০৬, ০৭, ০৮, ১১]

অথবা, একটি Serial-in Parallel-out shift register-এর চিত্রসহ বর্ণনা দাও। [বাকাশিবো-২০১১(পরি), ২০১৮]

অথবা, একটি সিরিয়াল-ইন সিরিয়াল-আউট শিফট রেজিস্টারের চিত্র এঁকে কার্যপ্রণালি বর্ণনা কর। [বাকাশিবো-২০০৪, ১৫(পরি)]

অথবা, চিত্রসহ সিরিয়াল-ইন প্যারালাল-আউট শিফট রেজিস্টারের কার্যাবলি লেখ। [বাকাশিবো-২০০৬(পরি), ০৯(পরি)]

অথবা, একটি সিরিয়াল-ইন প্যারালাল-আউট শিফট রেজিস্টারের কার্যপ্রণালি বর্ণনা কর। [বাকাশিবো-২০০২, ০৫]

অথবা, একটি সিরিয়াল-ইন প্যারালাল-আউট শিফট রেজিস্টারের টাইমিং ডায়াগ্রামসহ কাজ বর্ণনা কর। [বাকাশিবো-২০০৪(পরি), ০৭]

অথবা, একটি সিরিয়াল-ইন সিরিয়াল-আউটপুট শিফট রেজিস্টারের সচিত্র বর্ণনা দাও। [বাকাশিবো-২০০৩(পরি)]

অথবা, সিরিয়াল-ইন সিরিয়াল-আউট শিফট রেজিস্টারের অপারেশন বর্ণনা কর। [বাকাশিবো-২০১৩(পরি)]

অথবা, একটি Serial-in Parallel-out shift register বর্ণনা কর। [বাকাশিবো-২০০৮]

অথবা, চিত্রসহ Serial-in Parallel-out শিফট রেজিস্টারের কার্যপ্রণালি লেখ। [বাকাশিবো-২০১২]

অথবা, একটি SIPO shift register circuit অঙ্কন করে ইনপুট Data 1010 এর জন্য Truth table তৈরি কর। [বাকাশিবো-২০১৬]

অথবা, সিরিয়াল-ইন সিরিয়াল-আউট শিফট রেজিস্টারের কার্যনীতি ব্যাখ্যা কর। [বাকাশিবো-২০১৬(পরি)]

অথবা, SISO শিফট রেজিস্টারের অপারেশন বর্ণনা কর। [বাকাশিবো-২০১৭(পরি)]

অথবা, SISO Shift register বর্ণনা কর। [বাকাশিবো-২০২০]

উত্তর সংকেত: অনুচ্ছেদ ৩.২ নং দ্রষ্টব্য।

৮। একটি 4-বিট প্যারালাল-ইন প্যারালাল-আউট শিফট রেজিস্টারের চিত্র অঙ্কনপূর্বক কার্যপ্রণালি বর্ণনা কর। [বাকাশিবো-২০০২, ০৩]

অথবা, একটি প্যারালাল-ইন প্যারালাল-আউট শিফট রেজিস্টারের চিত্র অঙ্কন করে কার্যপ্রণালি বর্ণনা কর। [বাকাশিবো-২০১৪(পরি)]

অথবা, চিত্রসহকারে একটি Parallel-in Parallel-out shift register-এর বর্ণনা দাও। [বাকাশিবো-২০০৬, ১৯]

অথবা, একটি প্যারালাল-ইন প্যারালাল-আউট শিফট রেজিস্টার চিত্রসহ বর্ণনা কর। [বাকাশিবো-২০০২(পরি)]

উত্তর সংকেত: অনুচ্ছেদ ৩.৩ নং দ্রষ্টব্য।

CamScanner