অধ্যায়-২

৮০৮৬ মাইক্রোপ্রসেসরের আর্কিটেকচার (The Architecture of 8086 Microprocessor)

২.০ ইন্টেল মাইক্রোপ্রসেসর (The intel microprocessor) ঃ

মাইক্রোপ্রসেসর উদ্ভাবনের প্রাথমিক পর্যায়ে 4-বিট মাইক্রোপ্রসেসর প্রস্তুত করা হয়েছিল। এটি একই সময়ে 4-বিট ডাটা প্রসেস করতে সক্ষম, অধিক ডাটা প্রসেস করার জন্য একাধিকবার পৃথক পৃথকভাবে 4-বিট করে ডাটা প্রসেস করতে হত। যার ফলে প্রসেস প্রক্রিয়া অত্যন্ত ধীরগতিসম্পন্ন ছিল।

1972 সালে ইন্টেলের উদ্ভাবিত 8008 প্রথম 8-বিট বাণিজ্যিক মাইক্রোপ্রসেসর বাজারে আসে। এটি একই সময়ে 8-বিট ডাটা প্রসেস করতে সক্ষম ছিল। এতে একটি অ্যাকিউমুলেটর, 6টি পৃথক রেজিস্টার, একটি স্ট্যাক পয়েন্টার, 8টি অ্যাড্রেস রেজিস্টার এবং ইনপুট ও আউটপুট অপারেশন সম্পন্ন করার জন্য বিশেষ ইনস্ট্রাকশনের ব্যবস্থা রয়েছে। এটি মাইক্রোপ্রসেসরের প্রথম প্রজন্ম। 1973 সালে দ্বিতীয় প্রজন্মের মাইক্রোপ্রসেসর হিসাবে ইন্টেল উদ্ভাবিত 8008 এর উন্নত সংস্করণ হিসাবে 8080 প্রচলিত হয়। এটির অ্যাড্রেসিং এবং I/O ক্ষমতা বেশি। এতে বেশি ইনস্ট্রাকশন এবং তুলনামূলক দ্রুতগতিতে ইনস্ট্রাকশন নির্বাহ হত। যদিও 8080 এর গঠন 8008 এর মতোই, তথাপিও 8080 এর অভ্যন্তরীণ সংগঠন তুলনামূলক ভালো। 8080-কে কার্যত দ্বিতীয় প্রজন্মের স্ট্যান্ডার্ড মাইক্রোপ্রসেসর হিসাবে বিবেচনা করা হয়।

1976 সালে ইন্টেল অ্যাডভান্স টেকনোলজি ব্যবহার করে 8080 এর উন্নততর সংস্করণ প্রচলন করে, তা হলো 8085। 8085 মূলত 8080 এর মতোই, তবে এর কিছু অতিরিক্ত বৈশিষ্ট্য রয়েছে। যেমন– অন-চিপ অসিলেটর, পাওয়ার-অন রিসেট, ভেক্টর ইন্টারাপ্ট, সিরিয়াল I/O পোর্ট এবং একটি একক 5 ভোল্ট পাওয়ার সাপ্লাই। এ সময়ে ইন্টেল কোম্পানিকে Z-80, MC6800 এবং MC6502 এর মতো 8-বিট মাইক্রোপ্রসেসরের সাথে প্রতিযোগিতায় অবতীর্ণ হতে হয়। ইন্টেল এ সকল মাইক্রোপ্রসেসরের সাথে প্রতিযোগিতায় অবতীর্ণ হওয়ার চেয়ে নতুন মাইক্রোপ্রসেসর উদ্ভাবনের চেষ্টা করে, ফলে 1978 সালে 8086 মাইক্রোপ্রসেসর বাজারে আসে। এটি একটি 16-বিট মাইক্রোপ্রসেসর, তবে এটি 8080 এর তুলনায় দশগুণ অধিক ক্ষমতাসম্পন্ন প্রসেসর। অ্যাসেমব্লি ল্যাংগুয়েজ লেভেলে 8086 এর সফ্টওয়্যার 8080 এর সাথে সুসংগত। অনেক ডিজাইনার 16-বিট সিস্টেমের সাথে তাদের সকল সস্তা 8-বিট সাপোর্ট এবং পেরিফেরাল চিপ ইন্টারফেস করতে আগ্রহী ছিল। ফলে ইন্টেল তাদের 8086 চিপের নতুন সংস্করণ হিসাবে 16-বিটের অভ্যন্তরীণ ডাটা পাথসম্পন্ন চিপ হতে মাত্র 8-বিটের ডাটা বাস বেরিয়ে আসে এরূপ একটি মাইক্রোপ্রসেসরের প্রচলন করে। এটি হলো 8088 মাইক্রোপ্রসেসর। এ মাইক্রোপ্রসেসরটি 8086 এর অনুরূপ, তবে এটি 16-বিট ডাটা স্থানান্তরের জন্য অধিক সময় নেয়। কারণ, এতে 16-বিট ডাটা স্থানান্তরের জন্য 8-বিট করে দু'বার পৃথকভাবে ডাটা স্থানান্তর করতে হয়। ইন্টেল এ দু'টি চিপকে যথাক্রমে iAPX 86 এবং iAPX 88 হিসাবে নামকরণ করেছে।

২.১ ৮০৮৬/৮০৮৮ মাইক্রোপ্রসেসর-এর সাধারণ বৈশিষ্ট্য (The general features of Intel 8086/8088 microprocessor) ঃ

ইন্টেল 8086/8088 μP ব্যবহারের পূর্বে ডিজাইনারদের এ প্রসেসরের ইলেকট্রিক্যাল ও সাধারণ বৈশিষ্ট্যসমূহ জানা প্রয়োজন নিচে এ প্রসেসরের সাধারণ এবং ইলেকট্রিক্যাল বৈশিষ্ট্যসমূহ আলোচনা করা হলো ঃ

২.১.১ সাধারণ বৈশিষ্ট্যসমূহ (General features) ঃ

ইন্টেল 8086 ঃ

(i) এর মেমরি ক্যাপাসিটি 1 মেগাবাইট।
(ii) এটি 40 পিনের DIP প্যাকেজে পাওয়া যায়।
(iii) এর অ্যাড্রেস বাস 20 বিটের।
(iv) এর ডাটা বাস 16 বিটের।
(v) এতে 5টি বেসিক অ্যাড্রেসিং মোড বিদ্যমান।
(vi) প্রায় 300টি অপ-কোডসহ 117টি বেসিক ইনস্ট্রাকশন বিদ্যমান।

(vii) এর ফিজিক্যাল মেমরির ক্ষেত্রে 2টি মেমরি ব্যাংক ব্যবহৃত হয়; যথা–
(ক) ইভেন ব্যাংক এবং (খ) অড ব্যাংক।

(viii) এর রেজিস্টার স্ট্রাকচার 16-বিটের।

(ix) এতে 6 বাইটের একটি ইনস্ট্রাকশন প্রিফেচ কিউ বিদ্যমান।

(x) এর কোনো ইন্টার্নাল ক্লক জেনারেটর নেই, ফলে সিস্টেমে 8284 ক্লক জেনারেটর ব্যবহৃত হয়।

(xi) এর জন্য 5 মেগাহার্টজ সিস্টেম ক্লকের প্রয়োজন হয়।

(xii) এটি I/O ম্যাপড I/O এবং মেমরি ম্যাপড I/O-কে সাপোর্ট করে।

(xiii) 8 ও 16-বিটের ডাটা অপারেশন করতে পারে।

(xiv) এর ইন্টার্নাল আর্কিটেকচার ২টি ফাংশনাল ইউনিটে বিভক্ত; যথা–
(ক) বাস ইন্টারফেস ইউনিট এবং (খ) এক্সিকিউশন ইউনিট।

(xv) এর মেমরি স্ট্রাকচার 8-বিটের। অর্থাৎ, প্রতিটি মেমরি লোকেশনে 8-বিট ডাটা রিড-রাইট হতে পারে।

(xvi) এটি 2টি মোডে অপারেট হতে পারে; যথা–
(ক) ম্যাক্সিমাম মোড এবং (খ) মিনিমাম মোড।

(xvii) এর 16-বিট ডাটা বাস ও 16-বিট অ্যাড্রেস বাস মাল্টিপ্লেক্সড অবস্থায় থাকে এবং 4-বিট স্টেটাস বাস ও 4-বিট অ্যাড্রেস বা মাল্টিপ্লেক্সড অবস্থায় থাকে।

ইন্টেল 8088 ঃ

(i) মেমরি বা I/O-কে সিলেকশনের জন্য $IO/\overline{M}$ পিনটি ব্যবহৃত হয়।

(ii) এতে 4 বাইটের একটি ইনস্ট্রাকশন প্রিফেচ কিউ বিদ্যমান।

(iii) এর ফিজিক্যাল মেমরির ক্ষেত্রে 1টি মেমরি ব্যাংক ব্যবহৃত হয়।

(iv) আলাদা কোনো মেমরি ব্যাংক ব্যবহৃত হয় না বিধায় $\overline{BHE}$ সিগন্যাল ব্যবহৃত হয় না।

(v) এটি 16-বিটের মাইক্রোপ্রসেসর হলেও এর ডাটা বাস 8 বিটের।

(vi) এটি মেমরি থেকে 16-বিটের ডাটা একসাথে রিড করতে পারে না। এক্ষেত্রে 8-বিট করে দুই বারে 16-বিট ডাটা রিড করতে হয়।

(vii) এর 8টি ডাটা বাস এবং 8টি অ্যাড্রেস বাস মাল্টিপ্লেক্সড অবস্থায় থাকে এবং 8টি স্টেটাস বাস ও 4টি অ্যাড্রেস বাস মাল্টিপ্লেক্সড অবস্থায় থাকে।

এছাড়া 8086 এবং 8088-এর সকল বৈশিষ্ট্য একই রকম।

২.১.২ ইলেকট্রিক্যাল বৈশিষ্ট্যসমূহ (Electrical characteristics) ঃ

(i) V_{CC} পিনটি +5V dc ± 10% এ কাজ করে।

(ii) 40 নং পিনটি V_{CC} এর সাথে এবং 1 ও 20 নং পিন 2টি GND এর সাথে সংযুক্ত থাকে।

(iii) সাধারণত 5 MHz ক্লক ফ্রিকুয়েন্সিতে অপারেট হয়। এজন্য 8284 নামক একটি এক্সটার্নাল ক্লক জেনারেটর ব্যবহৃত হয়। এটি X_1 ও X_2 প্রান্তে সংযুক্ত এক্সটার্নাল ক্রিস্টালের ইনপুটকে ইন্টার্নালি তিনভাগে বিভক্ত করে। ফলে প্রয়োজনীয় 5 MHz ক্লক ফ্রিকুয়েন্সির জন্য 8284 এর সাথে 15 MHz এর ক্রিস্টাল ব্যবহার করতে হয়।

(iv) 8088 25°C কক্ষ তাপমাত্রায় পাওয়ার সাপ্লাই থেকে সর্বোচ্চ 340 mA কারেন্ট গ্রহণ করে থাকে। তবে 8086 সর্বোচ্চ 360 mA সাপ্লাই কারেন্ট ব্যবহার করতে পারে।

(v) **ইনপুট বৈশিষ্ট্যসমূহ (Input characteristics) ঃ**
(ক) লজিক লেভেল 0-তে সর্বনিম্ন – 0.5V, সর্বোচ্চ 0.8V এবং ± 10μA ব্যবহৃত হয়।
(খ) লজিক লেভেল 1-তে সর্বনিম্ন 2.0V, সর্বোচ্চ V_{CC} + 0.5V এবং ± 10μA ব্যবহৃত হয়।

(vi) **আউটপুট বৈশিষ্ট্যসমূহ (Output characteristics) ঃ**
(ক) লজিক লেভেল 0–1-তে সর্বোচ্চ 0.45V এবং 8088-এর ক্ষেত্রে 2.0 mA, 8086 এর ক্ষেত্রে 2.5 mA ব্যবহৃত হয়।
(খ) লজিক লেভেল 1-তে সর্বোচ্চ 2.4V এবং – 400mA ব্যবহৃত হয়।

পাওয়ার সরবরাহের প্রয়োজনীয় বিষয়বস্তু (Power supply requirements) : ইন্টেল 8086 এবং 8088 উভয় মাইক্রোপ্রসেসরের জন্য ± 10% টলারেন্সবিশিষ্ট + 5.0 V পাওয়ার সরবরাহের প্রয়োজন। 8086 মাইক্রোপ্রসেসর সাপ্লাই হতে সর্বোচ্চ 360 mA এবং 8086 প্রসেসর 340 mA কারেন্ট গ্রহণ করে। উভয় প্রসেসর সর্বনিম্ন 32°F এবং সর্বোচ্চ 180°F তাপমাত্রায় কাজ করে। এ সীমার তাপমাত্রায় তা শীত এবং গ্রীষ্মে বাহিরে ব্যবহার করা যায় না। এ অসুবিধা দূরকরণের জন্য CMOS সংস্করণ চালু হয়েছে। CMOS সংস্করণে 10 mA অপারেটিং কারেন্টের প্রয়োজন হয় এবং তা 40°F হতে + 225°F তাপমাত্রায় কাজ করতে পারে।

ডিসি বৈশিষ্ট্যসমূহ (DC characteristics) : কোনো প্রসেসরের প্রতিটি পিনের ইনপুট ও আউটপুট কারেন্ট বহনক্ষমতা না জেনে তা ব্যবহার করা ঠিক নয়। হার্ডওয়্যার ডিজাইনারদের এ জ্ঞান থাকার ফলে সঠিক ইন্টারফেস কম্পোনেন্ট নির্বাচন করতে পারে, ফলে তা নষ্ট হয় না। নিচের তালিকার মাধ্যমে সর্বোচ্চ এবং সর্বনিম্ন ভোল্টেজ ও কারেন্ট লেভেল দেখানো হলো :

Symbol	Meaning	Minimum	Maximum	Test condition
V_{IL}	Input low voltage	– 0.5V	+ 0.8V	
V_{IH}	Input high voltage	+ 2.0V	V_{cc} + 0.5V	
V_{OL}	Output low voltage		V_{cc} + 0.45V	I_{OL} = 2.5 mA
V_{OH}	Output high voltage	+ 2.4V		I_{OH} = 400 mA

ইনপুট বৈশিষ্ট্যসমূহ (Input characteristics) : এই মাইক্রোপ্রসেসরে ইনপুট পিনসমূহের সিগন্যাল এবং লজিক বৈশিষ্ট্য সকল প্রকার স্ট্যান্ডার্ড কম্পোনেন্টের সাথে সামঞ্জস্যপূর্ণ। নিচের তালিকায় ইনপুট সিগন্যাল ও পিনের বৈশিষ্ট্যসমূহ দেখানো হলো :

লজিক লেভেল	ভোল্টেজ	কারেন্ট
0	0.8V সর্বোচ্চ	± 10μA সর্বোচ্চ
1	2.0V সর্বোচ্চ	± 10μA সর্বনিম্ন

এ ইনপুট কারেন্ট লেভেলে গেটের ইনপুটসমূহ MOSFET-এর সাথে যুক্ত হয়ে লিকেজ কারেন্ট হিসাবে প্রতিস্থাপিত হবে।

আউটপুট বৈশিষ্ট্যসমূহ (Output characteristics) : নিচের তালিকার মাধ্যমে এ মাইক্রোপ্রসেসরের আউটপুট সিগন্যাল বহনকারী পিনসমূহের তালিকা দেখানো হলো। এ তালিকা হতে দেখা যায় লজিক 1 লেভেলে 8086/8088 প্রসেসর অধিকাংশ স্ট্যান্ডার্ড লজিক পরিবারকে সমর্থন করে কিন্তু লজিক 0 লেভেলে তা করে না।

লজিক লেভেল	ভোল্টেজ	কারেন্ট
0	0.45V সর্বোচ্চ	2.0 mA সর্বোচ্চ
1	2.4V সর্বোচ্চ	– 400 μA সর্বনিম্ন

লজিক 0-এর জন্য আদর্শ লজিক সার্কিটের ভোল্টেজ 0.4V এবং 8086/8088 প্রসেসরের জন্য তা 0.45V। এখানে দেখা যায়, এ দুটি ভোল্টেজের মধ্যকার পার্থক্য 0.05V।

আদর্শ লেভেল 400 mV (0.08V থেকে 0.45V)-এ নয়েজ কম আসে, এর ফলে লম্বা তার ব্যবহার করা যায় ও বেশি লোড বহন করা যায়। কিন্তু বাফার ছাড়া 10-এর বেশি লোড ব্যবহার করা সঠিক নয়। এ লোডিং-এর সীমা অতিক্রম করলে নয়েজের ফলে তার টাইমিংয়ে সমস্যার সৃষ্টি হয়। নিচের তালিকার মাধ্যমে 8086/8088 প্রসেসরের সাথে অনুমোদিত কমন লজিক পরিবারভুক্ত চিপের তালিকা দেয়া হলো। এ প্রসেসরের সাথে কম্পাটিবল চিপসমূহ হলো LS, 74 ALS অথবা 74 HC ইত্যাদি। এ প্রকার চিপসমূহ 10টি লোড বহন করতে পারে, এর অধিক লোড বহন করতে হলে বাফার ব্যবহার করতে হবে।

পরিবার	সিংক কারেন্ট	সোর্স কারেন্ট	ফ্যান-আউট
TTL (74)	–1.6 mA	40μA	1
TTL (74 LS)	– 0.4 mA	20μA	5
TTL (74 S)	–2.0 mA	50μA	1
TTL (74 ALS)	– 0.1 mA	20μA	10
TTL (74 AS)	– 0.5 mA	25μA	10
TTL (74 F)	– 0.5 mA	25μA	10
CMOS (74 HC)	– 10μA	10μA	10
CMOS (CD4)	– 10μA	10μA	10
NMOS	– 10μA	10μA	10

এসি বৈশিষ্ট্যসমূহ (AC characteristics) : মাইক্রোপ্রসেসর সাধারণত স্বাভাবিক অবস্থায় এসি বৈশিষ্ট্য প্রদর্শন করে না। নিচের তালিকায় রিড/রাইট সাইকেলে 8088 মাইক্রোপ্রসেসরের এসি বৈশিষ্ট্য দেয়া হলো।

কার্যকর তাপমাত্রা : এ প্রসেসরের কার্যকর তাপমাত্রা হলো–

8086 : $T_A = 0°C$ থেকে $70°C$, $V_{cc} = 5V \pm 10\%$

8086-2 : $T_A = 0°C$ থেকে $70°C$, $V_{cc} = 5V \pm 5\%$ ইত্যাদি।

তালিকা : ২.১ সর্বনিম্ন জটিলতায় সিস্টেম টাইমিং-এর প্যারামিটারসমূহের তালিকা :

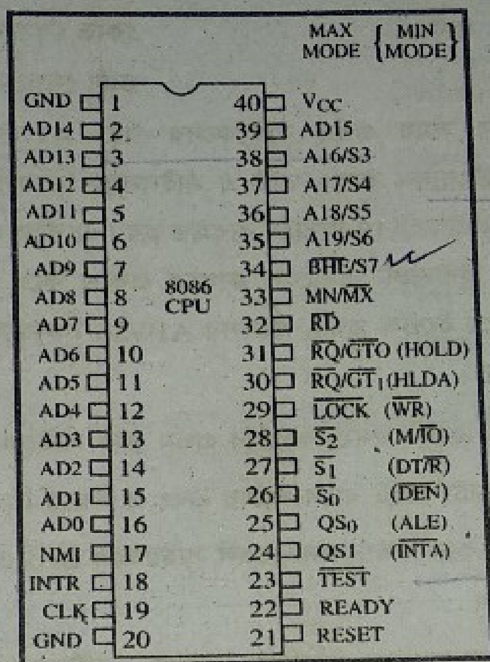
Symbol	Parameter	8086		8088-2		Units	Test Conditions
		Min.	Max.	Min.	Max.		
TCLCL	CLK Cycle Period	200	500	125	500	ns	
TCLCH	CLK Low Time	118		88		ns	
TCLHCL	CLK High Time	88		44		ns	
TCH1CH2	CLK Rise Time		10		10	ns	Form 1.0V to 3.5V
TCL2CL1	CLK Fall Time		10		10	ns	From 3.5V to 1.0V
TDVCL	Data in Setup Time	30		20		ns	
TCLDX	Data in Hold Time	10		10		ns	
TR1VCL	RDY Setup Time into 8284	35		35		ns	
TCLR1X	RDY Hold Time into 8284	0		0		na	
TRYHCH	READY Setup Time into 8088	118		88		ns	
TCHRYX	READY Hold Time into 8088	30		20		ns	
TRYLCL	READY Inactive to CLK	– 8		– 8		ns	
THVCH	HOLD Setup Time	35		20		ns	
TINVCH	INTR, NMI, TEST Setup Time	30		15		ns	
TILIH	Input Rise Time (Except CLK)		20		20	ns	From 0.8V to 2.0V
TIHIL	INPUT FALL TIME (Except CLK)		12		12	ns	From 2.0V to 0.8V

সময়ের সাড়াসমূহ :

Symbol	Parameter	8086		8088-2		Units	Test Conditions
		Min.	Max.	Min.	Max.		
TCLAV	Address Valid Delay	10	110	10	80	ns	
TCLAX	Address Hold Time	10		10		ns	
TCLAZ	Address Flot Delay	TCLAX	80	TCLAX	80	ns	
TLHLL	ALE Width	TCLCH-20		TCLCH-10		ns	
TCLLM	ALE Active Delay		80		80	ns	
TCHLL	ALE Inactive Delay		88		88	ns	
TLLAX	Address Hold Time to ALE Inactive	TCHCL-10		TCHCL-10		ns	
TCLDV	Date Valid Delay	10	110	10	80	ns	O_2= 20-100 pf for all 8088 Output in addition to Internal loads
TCHDX	Data Hold Time	10		10		ns	
TWHDX	Data Hold Time After WR	TCLCH-30		TCLCH-30		ns	
TCVCTV	Control Active Delay 1	10	110	10	70	ns	
TCHCTV	Control Active Delay 2	10	110	10	80	ns	
TCHVCTX	Control Inactive Delay	10	110	10	70	ns	
TAZAL	Address Flot to READ Active	0		0		ns	
ACLRL	RD Active Delay	10	185	10	100	ns	
TCLRH	RD Inactive Delay	10	180	10	80	ns	
TRHAV	RD Inactive to Next Address Active	TCLCL-45		TCLCL-40		ns	
TCLHAV	HLDA Valid Delay	10	180	10	100	ns	
TRLRH	RD Width	2TCLCL-75		2TCLCL-50		ns	
TWLWH	WR Width	2TCLCL-80		2TCLCL-40		ns	
TAVAL	Address Valid to ALE Low	TCLCH-80		TCLCH-40		ns	
TOLOH	Output Rise Time		20		20	ns	From 0.8V to 2.0V
TOHOL	Output Fall Time		12		12	ns	From 2.0v to 0.8V

২.২ ইন্টেল ৮০৮৬/৮০৮৮ মাইক্রোপ্রসেসরের পিন এবং সিগন্যাল ডায়াগ্রাম (The pin and signal diagram of 8086/8088 microprocessor) ঃ

ইন্টেল-8086 একটি 16-বিট HMOS মাইক্রোপ্রসেসর। এটা কাজ করার জন্য +5V ডিসি সরবরাহের দরকার হয়। N-চ্যানেল ডিপলেশন মোড, সিলিকন গেট প্রযুক্তি ব্যবহার করে তৈরি করা হয়েছে। 8086-এ 20টি লাইন অ্যাড্রেস বাস হিসাবে ব্যবহার করা হয়, ফলে তা $2^{20} = 1$ মেগাবাইট মেমরিকে অ্যাড্রেস করতে পারে। এতে 16-বিট ডাটা বাস থাকে, এই ডাটা বাস নিম্ন এবং উচ্চ অর্ডার বাইট হিসাবে বিভক্ত। 20 লাইনের অ্যাড্রেস বাস মাল্টিপ্লেক্সড মোডে কাজ করে। নিম্নক্রমের 16-টি অ্যাড্রেস বাস লাইনকে মাল্টিপ্লেক্সড করে ডাটা বাস হিসাবে এবং 4টি হাই-অর্ডার অ্যাড্রেস লাইনকে মাল্টিপ্লেক্সড করে স্ট্যাটাস সিগন্যাল লাইন হিসাবে ব্যবহার করা হয়। AD0–AD15 পর্যন্ত 16টি লো-অর্ডার অ্যাড্রেস বাস লাইনের মধ্যে AD0–AD7, 8টি লাইনে LSB ডাটা প্রেরণ করা হয় এবং AD8–AD15 বাসের মাধ্যমে 8টি MSB ডাটা প্রেরণ করা হয়। 34 নং পিনের বাস এনাবল হাই-সিগন্যাল $\overline{BHE}$-এর সাথে স্ট্যাটাস সিগন্যাল S7 মাল্টিপ্লেক্সড করা থাকে। নিচের চিত্রে 8086 প্রসেসরের পিন ডায়াগ্রাম দেখানো হলো ঃ



চিত্র ঃ ২.১ 8086 মাইক্রোপ্রসেসরের পিন ডায়াগ্রাম

এ মাইক্রোপ্রসেসর দুটো মোডে কাজ করতে পারে; যথা ঃ মিনিমাম মোড এবং ম্যাক্সিমাম মোড। এ দুটো মোডে কিছুসংখ্যক পিন কমন সিগন্যাল বহন করে। নিচের তালিকার মাধ্যমে এ সকল কমন সিগন্যালসমূহ দেখানো হলো ঃ

তালিকা ঃ ২.২ সাধারণ সিগন্যালসমূহ (Common Signals)

Name	Function	Type
AD15-AD0	Address/Data Bus	Bidirectional, 3-State
A19/S6-A16/S3	Address/Status	Output, 3-State
$\overline{BHE}$/S7	Bus High Enable/Status	Output, 3-State
MN/$\overline{MX}$	Minimum/Maximum Mode Control	Input
$\overline{RD}$	Read Control	Output, 3-State
$\overline{TEST}$	Wait on Test Control	Input
READY	Wait State Control	Input
RESET	System Reset	Input
NMI	Non-maskable Interrupt Request	Input
INTR	Interrupt Request	Input
CLK	System Clock	Input
Vcc	+5V	Input
GND	Ground	

AD0–AD15 পিন নং 16 থেকে 2 এবং 39 ঃ এ লাইনগুলো হলো 16-বিট মাল্টিপ্লেক্সড অ্যাড্রেস/ডাটা বাস। প্রথম ক্লক সাইকেলে AD0–AD15 নিম্ন অর্ডারের 16-বিট অ্যাড্রেস বাস হিসাবে কাজ করে পরে তা ডাটা বাস হিসাবে কাজ করে। ইন্টেল 8086-এ মোট 20টি অ্যাড্রেস লাইন আছে।

A16/S3 হতে A19/S6 পিন নং 38 – 35 : 8086 প্রসেসরের A16/S3, A17/S4, A18/S5 এবং A19/S6 চারটি পিনের সাহায্যে স্ট্যাটাস সিগন্যাল অ্যাড্রেসের সাথে মাল্টিপ্লেক্সড করা থাকে। বাস সাইকেলের প্রথম ক্লক পিরিয়ডে সমগ্র 20-বিট অ্যাড্রেস লাইনে পাওয়া যাবে। অন্য ক্লক সাইকেলে মেমরি ও I/O কার্যাবলি সম্পাদিত হবে। AD15–AD0-এ অবস্থায় 16-বিট ডাটা ধারণ করবে ও S3, S4, S5 এবং S6 স্ট্যাটাস লাইনে পরিণত হবে। নিচে S3 ও S4-এর ডিকোডিং তালিকা দেখানো হলো ঃ

A17/S4	A16/S3	কাজ
0	1	স্টেক সেগমেন্ট
1	0	কোড সেগমেন্ট
1	1	ডাটা সেগমেন্ট

অতএব, একটি ইনস্ট্রাকশন নির্বাহের সময় প্রথম সাইকেলের পর, A17/S4 এবং A16/S3 পিনটি ইন্টেল 8086 অ্যাড্রেসসমূহের কোন সেগমেন্ট রেজিস্টার উৎপাদন করে। তাই এ লাইনসমূহ ডিকোডিং করে 4 মেগাবাইট মেমরি নির্বাচন করা যায়। A18/S5 এবং A19/S6 পিনগুলো A18 এবং A19 হিসাবে ব্যবহৃত হয়। এ কাজ প্রথম ক্লক সাইকেলে সম্পাদিত হয়।

অন্য সকল সাইকেলে A18/S5 পিনটি ইন্টারাপ্ট এনাবেল ফ্লাগকে প্রকাশ করে এবং A19/S6টি নির্দেশ করে 8086 বাসে অবস্থান করছে। হোল্ড একনোলেজ ক্লক সময়ে ইন্টেল 8086 প্রসেসর A19/S6 পিনগুলোকে ট্রাইস্টেটে পরিণত করে এবং সেখানে বাস মাস্টার সিস্টেম বাসের নিয়ন্ত্রণ গ্রহণ করে।

$\overline{\text{BHE}}$/S7 পিন নং 34 ঃ এ সিগন্যালটি একটি ইনস্ট্রাকশনের প্রথম ক্লক সাইকেলে ব্যবহৃত হয়। 8086 পঠন, লিখন এবং ইন্টারাপ্ট অবগত সাইকেলসমূহে উচ্চক্রমের ডাটা বাইট বাসে পাঠায় এবং এ সময়ে সিগন্যালের মান নিম্ন হবে। $\overline{\text{BHE}}$ এবং AD0 সিগন্যাল ব্যবহার করে মেমরি ব্যাংক নির্বাচন করা যায়। অন্য সকল সাইকেলে $\overline{\text{BHE}}$/S7 পিনটি S7 হিসাবে ব্যবহৃত হয় ও প্রথম ক্লক সাইকেলে আউটপুট লেভেলকে প্রদান করে।

MN/$\overline{\text{MX}}$ পিন নং 33 ঃ এ ইনপুট পিনের মাধ্যমে একাধিক মোডের একটিকে নির্বাচন করা যায়। এ পিনের মান হাই হলে মিনিমাম মোডে কাজ করে এবং প্রসেসর একক সিস্টেমের সাথে যুক্ত হয়। MN/$\overline{\text{MX}}$ পিনের মান 0 হলে 8086 মাল্টিপ্রসেসর সিস্টেমে কাজ করে। ফলে তা মাল্টি-বাস আর্কিটেকচার এবং কন্ট্রোলসমূহের সাথে সমন্বয় সাধন করে।

$\overline{\text{RD}}$ পিন নং 32 ঃ যখন ইন্টেল 8086 মেমরি অথবা I/O লোকেশন হতে ডাটা পড়ে তখন এর মান নিম্ন হবে।

$\overline{\text{TEST}}$ পিন নং 23 : এটা একটা ইনপুট পিন এবং শুধুমাত্র WAIT ইনস্ট্রাকশনে ব্যবহৃত হয়। ইন্টেল 8086 WAIT ইনস্ট্রাকশন নির্বাহের পর WAIT স্টেটে প্রবেশ করে। এ অবস্থায় $\overline{\text{TEST}}$ পিনটির মান নিম্ন থাকবে।

READY পিন নং 22 : এটা ইনপুট সিগন্যাল। এ পিনের মাধ্যমে অ্যাড্রেসকৃত I/O বা মেমরি অ্যাকনলেজ সিগন্যাল প্রেরণ করা হয়।

RESET পিন নং 21 : সিস্টেম রিসেট সিগন্যাল উচ্চ থাকলে এটা কার্যকর হয়।

NMI পিন নং 17 : ইনপুট পিন, নন-মাস্কেবল ইন্টারাপ্ট রিকোয়েস্ট গ্রহণ করে।

INTR পিন নং 18 : ইন্টারাপ্ট রিকোয়েস্ট ইনপুট পিন।

CLK পিন নং 19 : ইনপুট ক্লক সিগন্যাল। এটার মান সাধারণত 5, 8 বা 10 MHz হয়ে থাকে।

V_{cc} পিন নং 40 : পাওয়ার সাপ্লাই, +5 ভোল্ট।

GND পিন নং 1 : সরবরাহ গ্রাউন্ড।

সর্বনিম্ন এবং সর্বোচ্চ মোড সিগন্যালসমূহ (Minimum and Maximum mode signals) :

MN/$\overline{MX}$ পিনটি V_{cc}-এর সাথে যুক্ত করলে 8086 মাইক্রোপ্রসেসর মিনিমাম মোডে অপারেট হয়। নিচে 8086 প্রসেসরের মিনিমাম মোডের সিগন্যালসমূহের তালিকা দেয়া হলো :

তালিকা : ২.৩ সর্বনিম্ন মোড সিগন্যালসমূহ (MN/$\overline{MX}$ = V_{cc})

Name	Function	Type
HOLD	Hold Request	Input
HLDA	Hold Acknowledge	Output
$\overline{WR}$	Write Control	Output, 3-State
M/$\overline{IO}$	Memory/IO Control	Output, 3-State
DT/$\overline{R}$	Data Transmit/ Receive	Output, 3-State
$\overline{DEN}$	Data Enable	Output, 3-State
ALE	Address Latch Enable	Output
$\overline{INTA}$	Interrupt Acknowledge	Output

MN/$\overline{MX}$ পিনটি গ্রাউন্ডের সাথে যুক্ত করলে 8086 প্রসেসর ম্যাক্সিমাম মোডে কাজ করে। নিচের তালিকায় ম্যাক্সিমাম মোডে ব্যবহৃত সিগন্যালসমূহ দেখানো হলো :

তালিকা : ২.৪ সর্বোচ্চ মোড সিগন্যালসমূহ (MN/$\overline{MX}$ = GND)

Name	Function	Type
$\overline{RQ}$ /$\overline{GT1,0}$	Request/Grant Bus Access Control	Bidirectional
$\overline{LOCK}$	Bus Priority Lock Control	Output 3-State
$\overline{S2}$ – $\overline{S0}$	Bus Cycle Status	Output 3-State
QS1, QS0	Instruction Queue Status	Output

8088 মাইক্রোপ্রসেসরের পিন ডায়াগ্রাম ও সর্বোচ্চ/সর্বনিম্ন মোড সিগন্যালসমূহ (The Intel-8088 Microprocessor pin diagram and Maximum/Minimum Mode Signals) :

ইন্টেল-8086-এর মতো 8088 প্রসেসরও মিনিমাম/ম্যাক্সিমাম মোডে কাজ করে। তাই 8088 প্রসেসরের সিগন্যালসমূহকে আমরা তিন ভাগে ভাগ করতে পারি; যথা :

(ক) সাধারণ সিগন্যাল (Common Signals)

(খ) সর্বনিম্ন মোড সিগন্যাল (Minimum Mode Signals)

(গ) সর্বোচ্চ মোড সিগন্যাল (Maximum Mode Signals) ইত্যাদি।

নিচের তালিকার মাধ্যমে কমন মোড সিগন্যালসমূহ এবং তার ব্যবহার দেখানো হলো ঃ

তালিকা ঃ ২.৫ ৮০৮৮ প্রসেসরের সাধারণ সিগন্যালের পিন আউট কনফিগারেশন

নাম	কার্যাবলি	প্রকারভেদ	পিন নাম্বার
AD7-AD0	Multiplexed Address/Data Bus	Bidirectionals 3 State	9-16
A15-A8	Address Bus	Output 3 State	30&2-8
A19/S6 A16/S3	Multiplexed Address/Status	Output 3 State	35-38
MN/$\overline{MX}$	Mode Control	Input	33
$\overline{RD}$	Read Control	Output 3 State	32
$\overline{TEST}$	Wait on Test	Input	23
READY	Wait State	Input	22
RESET	System Reset	Input	21
NMI	Non-maskable Interrupt Request	Input	17
INTR	Interrupt Request	Input	18
CLK	System Clock	Input	19
V_{cc}	+5V	Input	40
GND	Ground	Input	20

AD7-AD0 পিন নং 9-16 : এ পিনসমূহ ট্রাইস্টেট ও দ্বিমুখী। সিগন্যালের প্রথম অংশে এটা অ্যাড্রেস বাস এবং দ্বিতীয় অংশে তা ডাটা বাস হিসাবে কাজ করে।

A15-A8 পিন নং 2-8 এবং 39 : এ পিনসমূহ ট্রাইস্টেট। এটার মাধ্যমে মাইক্রোপ্রসেসর নির্দিষ্ট মেমরি লোকেশনে উচ্চক্রমের অ্যাড্রেস পাঠায়।

A19/S6, A16/S3 পিন নং 35-38 : এ পিনের মাধ্যমে প্রসেসর অ্যাড্রেস পাঠায় এবং তা সিস্টেমের স্ট্যাটাসকে প্রকাশ করে। S3, S4, S5 এবং S6 চারটি স্ট্যাটাস সিগন্যাল A19 হতে A16 পর্যন্ত চারটি অ্যাড্রেস বাসের সাথে মাল্টিপ্লেক্সড করা থাকে।

MN/$\overline{MX}$ ঃ মিনিমাম ও ম্যাক্সিমাম মোড নির্বাচনের জন্য এ পিনটি ব্যবহার করা হয়। পিন সিগন্যাল-এর মান অ্যাকটিভ হাই ও লো হলে যথাক্রমে মিনিমাম ও ম্যাক্সিমাম মোড নির্বাচিত হবে।

$\overline{RD}$ ঃ এটি একটি ট্রাই-স্টেট আউটপুট সিগন্যাল যা অ্যাকটিভ লো হলে মেমরি রিড বা I/O রিড অপারেশন সম্পন্ন হয়।

$\overline{TEST}$ ঃ এটি ইনপুট সিগন্যাল। 'WAIT FOR TEST' ইনস্ট্রাকশনটি নির্বাহকালে 8088-এ ইনপুটটি তাৎপর্যপূর্ণ হয় এবং বিশ্লেষিত হয় (Analyzed)।

READY ঃ এটি ইনপুট সিগন্যাল। T2 স্টেট শেষ হওয়ার পূর্বেই এটি অ্যাকটিভ লো হলে WAIT স্টেটের জন্য রিকোয়েস্ট করবে।

NMI ঃ এটি নন-ম্যাস্কেবল ইনপুট ইন্টারাপ্ট (টাইপ-20) সিগন্যাল, যা 8088-এর সফটওয়্যার দিয়ে মাস্ক করা যায় না।

INTR ঃ ইনপুট, মাস্কেবল ইন্টারাপ্ট রিকোয়েস্ট।

CLK ঃ এটি 33% ডিউটি সাইকেলের ক্লক সিগন্যাল, যা 8088-এ মৌলিক টাইমিং-এর ব্যবস্থা করে থাকে।

V_{cc} পিন নং 40 : এটা সরবরাহ লাইনের + 5V-এর সাথে যুক্ত থাকে। সাধারণত + 5V সরবরাহ দেয়া হয়।

GND পিন নং 20 : এটা সরবরাহ লাইনের গ্রাউন্ডের সাথে যুক্ত থাকে।

MN/$\overline{MX}$ পিনটি উচ্চ হলে প্রসেসর মিনিমাম মোডে কাজ করবে। নিচের তালিকায় মিনিমাম মোড সিগন্যালসমূহ দেখানো হলো ঃ

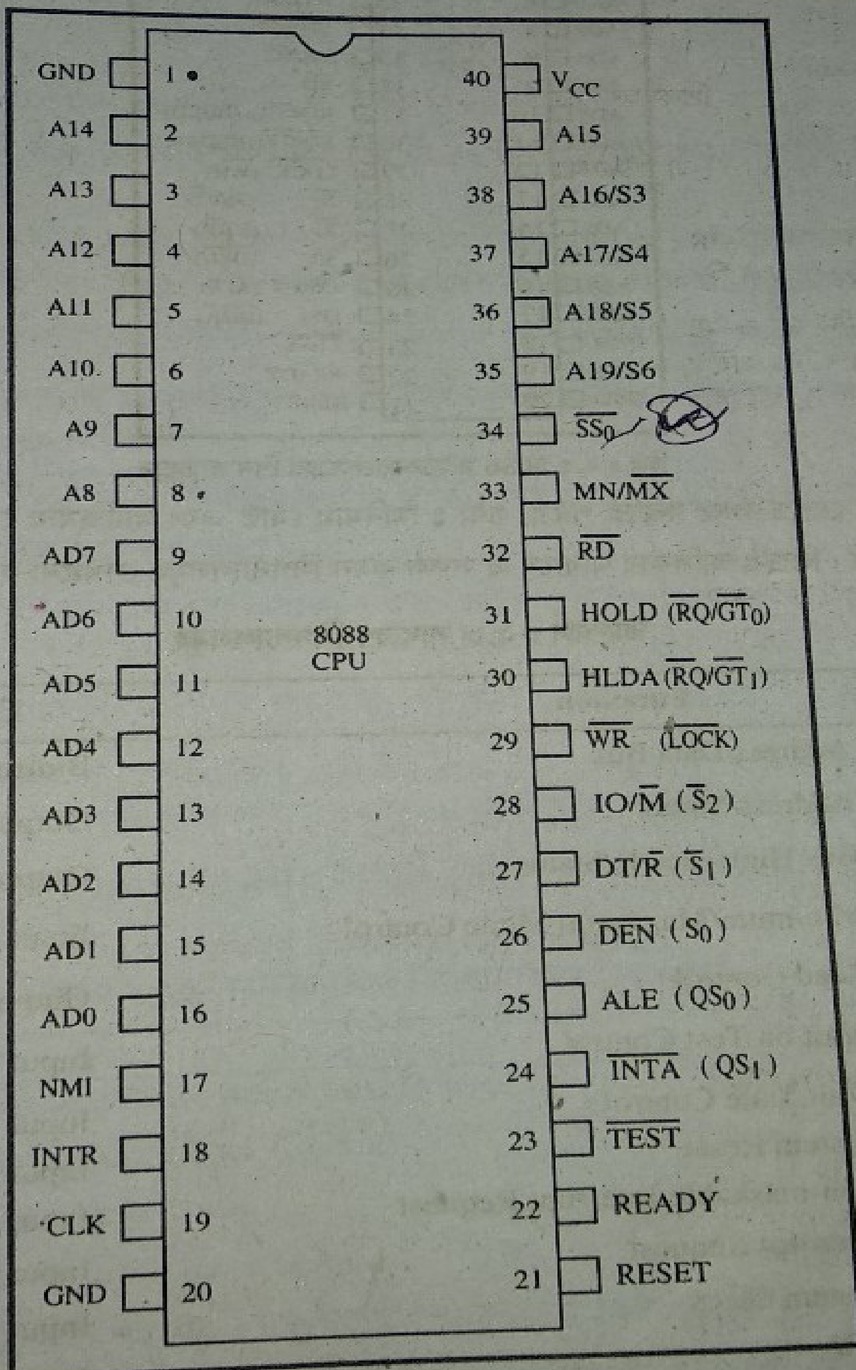
তালিকা ঃ ২.৬ সর্বনিম্ন মোড সিগন্যালসমূহ

NAME	FUNCTION	TYPE	PIN NO
HOLD	Hold request	Input	31
HLDA	Hold acknowledge	Output	30
$\overline{WR}$	Write Control	Output, 3 State	29
I/O/$\overline{M}$	I/O Memory Control	Output, 3 State	28
DT/$\overline{R}$	Data transmit/receive	Output, 3 State	27
$\overline{DEN}$	Data Enable	Output, 3 State	26
ALE	Address Latch enable	Output	25
$\overline{INTA}$	Interrupt Acknowledge	Output	24
S0	S0 Status	Output, 3 State	34

MN/$\overline{MX}$ পিনের মান লো অর্থাৎ, তা গ্রাউন্ডের সাথে যুক্ত থাকলে 8088 প্রসেসর ম্যাক্সিমাম মোডে কাজ করে নিচের তালিকায় 8088 প্রসেসরের ম্যাক্সিমাম মোড সিগন্যালসমূহের নাম ও পিন নাম্বার দেয়া হলো ঃ

তালিকা ঃ ২.৭ সর্বোচ্চ মোড সিগন্যালসমূহ

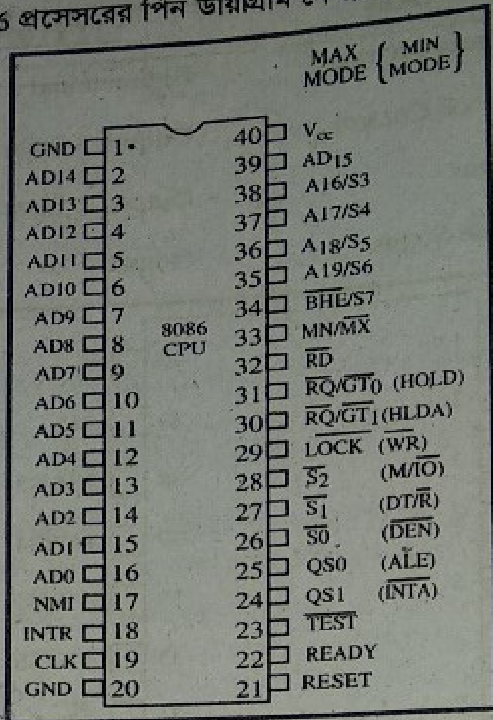
NAME	FUNCTION	TYPE	PIN NO
$\overline{RQ}/\overline{GT1,0}$	BUS Access Request/Grant	Bidirectional	30, 31
$\overline{LOCK}$	BUS Priority Lock Control	Output, 3 State	29
$\overline{S2}$ - $\overline{S0}$	BUS Cycle Status	Output, 3 State	28-26
QS1, QS0	Instruction queue Status	Output	24-25



চিত্র ঃ ২.২ 8088 প্রসেসরের পিন ডায়াগ্রাম

২.৩ ইন্টেল ৮০৮৬/৮০৮৮ মাইক্রোপ্রসেসরের সর্বনিম্ন এবং সর্বোচ্চ মোড এর মাঝে পার্থক্য (Distinguish between maximum and minimum mode of 8086/8088 microprocessor) ঃ

ইন্টেল-8086 একটি 16-বিট HMOS মাইক্রোপ্রসেসর। 8086-এ 20টি লাইন অ্যাড্রেস বাস হিসাবে ব্যবহার করা হয়। এতে 16-বিট ডাটা বাস থাকে। নিচের চিত্রে 8086 প্রসেসরের পিন ডায়াগ্রাম দেখানো হলো ঃ



চিত্র ঃ ২.৩ 8086 মাইক্রোপ্রসেসরের পিন ডায়াগ্রাম

এ মাইক্রোপ্রসেসর দুটো মোডে কাজ করতে পারে; যথা ঃ মিনিমাম মোড এবং ম্যাক্সিমাম মোড। এ দুটো মোডে কিছুসংখ্যক পিন কমন সিগন্যাল বহন করে। নিচের তালিকার মাধ্যমে এ সকল কমন সিগন্যালসমূহ দেখানো হলো ঃ

তালিকা ঃ ২.৮ সাধারণ সিগন্যালসমূহ

Name	Function	Type
AD15-AD0	Address/Data Bus	Bidirectional, 3-State
A19/S6-A16/S3	Address/Status	Output, 3-State
$\overline{BHE}$/S7	Bus High Enable/Status	Output, 3-State
MN/$\overline{MX}$	Minimum/Maximum Mode Control	Input
$\overline{RD}$	Read Control	Output, 3-State
$\overline{TEST}$	Wait on Test Control	Input
READY	Wait State Control	Input
RESET	System Reset	Input
NMI	Non-maskable Interrupt Request	Input
INTR	Interrupt Request	Input
CLK	System Clock	Input
V_{cc}	+5V	Input
GND	Ground	Input

পূর্বে এ সকল সিগন্যালের বিস্তারিত বর্ণনা করা হয়েছে, নিচে শুধুমাত্র সর্বনিম্ন এবং সর্বোচ্চ সিগন্যালের বর্ণনা করা হলো–

সর্বনিম্ন এবং সর্বোচ্চ মোড সিগন্যালসমূহ (Minimum and Maximum Mode Signals) ঃ

MN/$\overline{MX}$ পিনটি V_{cc}-এর সাথে যুক্ত করলে 8086 মাইক্রোপ্রসেসর মিনিমাম মোডে অপারেট হয়। নিচে 8086 প্রসেসরের মিনিমাম মোডের সিগন্যালসমূহের তালিকা দেয়া হলো ঃ

তালিকা ঃ ২.৯ সর্বনিম্ন মোড সিগন্যালসমূহ (MN/$\overline{MX}$ = V_{cc})

Name	Function	Type
HOLD	Hold Request	Input
HLDA	Hold Acknowledge	Output
$\overline{WR}$	Write Control	Output, 3-State
M/$\overline{IO}$	Memory/IO Control	Output, 3-State
DT/$\overline{R}$	Data Transmit/ Receive	Output, 3-State
$\overline{DEN}$	Data Enable	Output, 3-State
ALE	Address Latch Enable	Output
$\overline{INTA}$	Interrupt Acknowledge	Output

HOLD পিন নং 31 : এখান হতে প্রেরিত সিগন্যালের মাধ্যমে AD0-AD15 ট্রাইস্টেটে অবস্থান করে। এটাকে DMA কাজে ব্যবহার করা হয়।

HLDA পিন নং 30 : প্রসেসর HOLD গ্রহণ করার পর তা জানানোর জন্য HLDA আউটপুট প্রদান করে। তার মান উচ্চ। একই সময়ে প্রসেসর সিস্টেম বাস ট্রাইস্টেট হয়। HOLD পিন দ্বারা নিম্ন মান গ্রহণ করার পর প্রসেসর HLDA দ্বারা নিম্ন সিগন্যাল পাঠায়।

$\overline{WR}$ পিন নং 29 : ইন্টেল 8086 মেমরি অথবা I/O লোকেশন হতে ডাটা পড়লে এ সিগন্যালের মান নিম্ন হয়।

M/$\overline{IO}$ পিন নং 28 : এ সিগন্যালের মাধ্যমে I/O অ্যাক্সেস হতে মেমরি অ্যাক্সেসকে আলাদা করা হয়। I/O ইনস্ট্রাকশন নির্বাহ করলে-এর মান নিম্ন হবে অন্যথায় উচ্চ হবে।

DT/ $\overline{R}$ পিন নং 27 : এটা একটা আউটপুট সিগন্যাল, যা 8286/8287 ডাটা বাস ট্রান্সিভারে ব্যবহার করা হয়। এটার মাধ্যমে ট্রান্সিভারের মধ্যে ডাটা প্রবাহের দিক নির্দেশ করা হয়।

$\overline{DEN}$ পিন নং 29 : প্রতিটি মেমরি এবং I/O অ্যাক্সেসে এবং $\overline{INTA}$ সাইকেলের সময় এ সিগন্যাল কাজ করে। এটা একটা অ্যাকটিভ লো-সিগন্যাল।

ALE পিন নং 25 : এটা একটা আউটপুট সিগন্যাল, যা দ্বারা AD0-AD15-কে A0-A15 এবং D0-D15 সিগন্যালে ডিমাল্টিপ্লেক্স করে।

$\overline{INTA}$ পিন নং 24 : ইন্টারাপ্ট অবগত সাইকেলগুলোতে 8086 আউটপুটগুলো এ পিনের মাধ্যমে নিম্ন হবে।

MN/$\overline{MX}$ পিনটি গ্রাউন্ডের সাথে যুক্ত করলে 8086 প্রসেসর ম্যাক্সিমাম মোডে কাজ করে। নিচের তালিকায় ম্যাক্সিমাম মোডে ব্যবহৃত সিগন্যালসমূহ দেখানো হলো ঃ

তালিকা ঃ ২.১০ সর্বোচ্চ মোড সিগন্যালসমূহ (MN/$\overline{MX}$ = GND)

Name	Function	Type
$\overline{RQ}$ /$\overline{GT1,0}$	Request/Grant Bus Access Control	Bidirectional
$\overline{LOCK}$	Bus Priority Lock Control	Output 3-State
$\overline{S2}$ - $\overline{S0}$	Bus Cycle Status	Output 3-State
QS1, QS0	Instruction Queue Status	Output

$\overline{RQ}$/$\overline{GT0}$ এবং $\overline{RQ}$/$\overline{GT1}$ পিন নং 30, 31 : এ রিকোয়েস্ট/গ্রান্ট পিনগুলো অন্য লোকাল বাস মাস্টার দ্বারা প্রসেসরকে লোকাল বাস হতে চলতি বাসের সাইকেল-এর মধ্যে যুক্ত করে। প্রতিটি পিন দ্বিমুখী $\overline{RQ}$/$\overline{GT0}$-এর অগ্রগণ্যতা $\overline{RQ}$/GT1-এর চেয়ে বেশি।

এর মান নিম্ন।

$\overline{LOCK}$ পিন নং 29 : সিস্টেম বাসের নিয়ন্ত্রণ লাভের জন্য $\overline{LOCK}$ পিনটি অন্য বাস মাস্টারকে কাজ করায়। এর মান নিম্ন। $\overline{LOCK}$ সিগন্যালটি LOCK ইনস্ট্রাকশনের প্রিফেক্স দ্বারা কার্যকর হয় এবং ইনস্ট্রাকশন যে পর্যন্ত সমাপ্ত না হয় সে পর্যন্ত কার্যক্ষম থাকে।

QS1, QS0 পিন নং 24, 25 : ইন্টেল 8086 মাইক্রোপ্রসেসর QS1 এবং QS0 পিনের মাধ্যমে স্ট্যাটাস দেখানোর জন্য আউটপুট উৎপাদন করে। নিচের তালিকার মাধ্যমে তা দেখানো হলো ঃ

QS1	QS0	মন্তব্য
0	0	কোনো অপারেশন নেই।
0	1	কিউ হতে অপকোডের প্রথম বাইট নেয়া হবে।
1	0	কিউ খালি হবে।
1	1	কিউ হতে সাবসিকোয়েন্ট বাইট নেয়া হবে।

$\overline{S0}$, $\overline{S1}$, $\overline{S2}$ পিন নং 26, 27, 28 : স্ট্যাটাস সিগন্যাল লাইন। এ সিগন্যালগুলো 8288 বাস কন্ট্রোলার-এর সাথে সংযুক্ত করে। নিচে স্ট্যাটাস সিগন্যালের লজিক অবস্থা দেখানো হলো–

স্ট্যাটাস সিগন্যাল			মন্তব্য
$\overline{S2}$	$\overline{S1}$	$\overline{S0}$	
0	0	0	ইন্টারাপ্ট অ্যাকনলেজ।
0	0	1	I/O পোর্ট হতে ডাটা রিড করবে।
0	1	0	I/O পোর্টে ডাটা রাইট হবে।
0	1	1	থেমে যাবে।
1	0	0	অপকোড ফেচ হবে।
1	0	1	মেমরি পড়া হবে।
1	1	0	মেমরিতে লিখা হবে।
1	1	1	প্যাসিভ স্টেটে অবস্থান করবে।

8086 মাইক্রোপ্রসেসরের মিনিমাম ও ম্যাক্সিমাম মোড সিগন্যালের প্রয়োগ (Application of Minimum and Maximum Mode Signals of 8086) ঃ

সিঙ্গেল প্রসেসর সিস্টেম মিনিমাম মোডে কাজ করে। মাল্টিপ্রসেসর সিস্টেম ম্যাক্সিমাম মোডে পরিচালিত হয়। ম্যাক্সিমাম মোড অপারেশনের ক্ষেত্রে 8086-এর সাথে ব্যবহৃত 8288 বাস কন্ট্রোলার কন্ট্রোল সিগন্যাল সরবরাহ করে। 8086 MN/$\overline{MX}$ পিনের লেভেল দিয়ে অপারেটিং মোড নির্ধারিত হয়। 24 থেকে 31 পর্যন্ত পিনসমূহ দুটি ভিন্ন সিগন্যাল সেট প্রদান করে। এর মধ্যে একটি মিনিমাম মোডের জন্য এবং অন্যটি ম্যাক্সিমাম মোডের জন্য সিগন্যাল প্রদান করে থাকে।

8088 মাইক্রোপ্রসেসরের পিন ডায়াগ্রাম ও সর্বনিম্ন/সর্বোচ্চ মোড সিগন্যালসমূহ (The Intel-8088 Microprocessor pin diagram and Maximum/Minimum mode signals) ঃ

ইন্টেল-8086-এর মতো 8088 প্রসেসরও মিনিমাম/ম্যাক্সিমাম মোডে কাজ করে। তাই 8088 প্রসেসরের সিগন্যালসমূহকে আমরা তিন ভাগে ভাগ করতে পারি, যথা ঃ

(ক) সাধারণ সিগন্যাল (Common Signals)

(খ) মিনিমাম মোড সিগন্যাল (Minimum Mode Signals)

(গ) ম্যাক্সিমাম মোড সিগন্যাল (Maximum Mode Signals) ইত্যাদি।

নিচের তালিকার মাধ্যমে কমন মোড সিগন্যালসমূহ এবং তার ব্যবহার দেখানো হলো ঃ

তালিকা ঃ ২.১১ সাধারণ সিগন্যালসমূহ

নাম	কার্যাবলি	প্রকারভেদ	পিন নাম্বার
AD7-AD0	Multiplexed Address/Data Bus	Bidirectionals 3 State	9-16
A15-A8	Address Bus	Output 3 State	30 & 2-8
A19/S6 A16/S3	Multiplexed Address/Status	Output 3 State	35-38
MN/$\overline{MX}$	Mode Control	Input	33
$\overline{RD}$	Read Control	Output 3 State	32
$\overline{TEST}$	Wait on Test	Input	23
READY	Wait State	Input	22
RESET	System Reset	Input	21
NMI	Non maskable Interrupt Request	Input	17
INTR	Interrupt Request	Input	18
CLK	System Clock	Input	19
V_{cc}	+ 5V	Input	40
GND	Ground	Input	20

পূর্বে এ সকল সিগন্যালের বর্ণনা করা হয়েছে। নিচে শুধুমাত্র সর্বোচ্চ/সর্বনিম্ন সিগন্যালের বিস্তারিত বর্ণনা করা হলো।

MN/$\overline{MX}$ পিনটি উচ্চ হলে প্রসেসর মিনিমাম মোডে কাজ করবে। নিচের তালিকায় মিনিমাম মোড সিগন্যালসমূহ দেখানো হলো ঃ

তালিকা ঃ ২.১২ সর্বনিম্ন মোড সিগন্যালসমূহ

নাম	কার্যাবলি	প্রকারভেদ	পিন নাম্বার
HOLD	Hold Request	Input	31
HLDA	Hold Acknowledge	Output	30
$\overline{WR}$	Write Control	Output, 3 State	29
I/O/$\overline{M}$	I/O Memory Control	Output, 3 State	28
DT/$\overline{R}$	Data Transmit/Receive	Output, 3 State	27
$\overline{DEN}$	Data Enable	Output, 3 State	26
ALE	Address Latch Enable	Output	25
$\overline{INTA}$	Interrupt Acknowledge	Output	24
S0	S0 Status	Output, 3 State	34

HOLD ঃ 8088 ছাড়া অন্য কোনো মাস্টার (যেমন– DMA কন্ট্রোলার) বাসের জন্য রিকোয়েস্ট করলে এ সিগন্যাল ব্যবহারের নির্দেশ করে।

HLDA ঃ 8088 HOLD সিগন্যাল প্রাপ্তির পর সাড়া দিয়ে বাসকে অবমুক্ত করে দিলে এ আউটপুট এই সিগন্যালের মাধ্যমে নির্দেশ প্রদান করা হয়।

$\overline{WR}$ ঃ এ সিগন্যাল অ্যাকটিভ লো হলে মেমরি রাইট বা I/O রাইট অপারেশন হবে।

I/O/$\overline{M}$ ঃ এ সিগন্যাল অ্যাকটিভ লো হলে মেমরি অপারেশন এবং অ্যাকটিভ হাই হলে I/O অপারেশন হবে।

DT/$\overline{R}$ ঃ এ সিগন্যাল দিয়ে মাইক্রোপ্রসেসর ইনপুট না আউটপুট মোডে আছে তা বুঝানো হয়। অর্থাৎ, অ্যাকটিভ হাই হলে ট্রান্সমিট মোড এবং লো হলে রিসিভ মোড বুঝাবে।

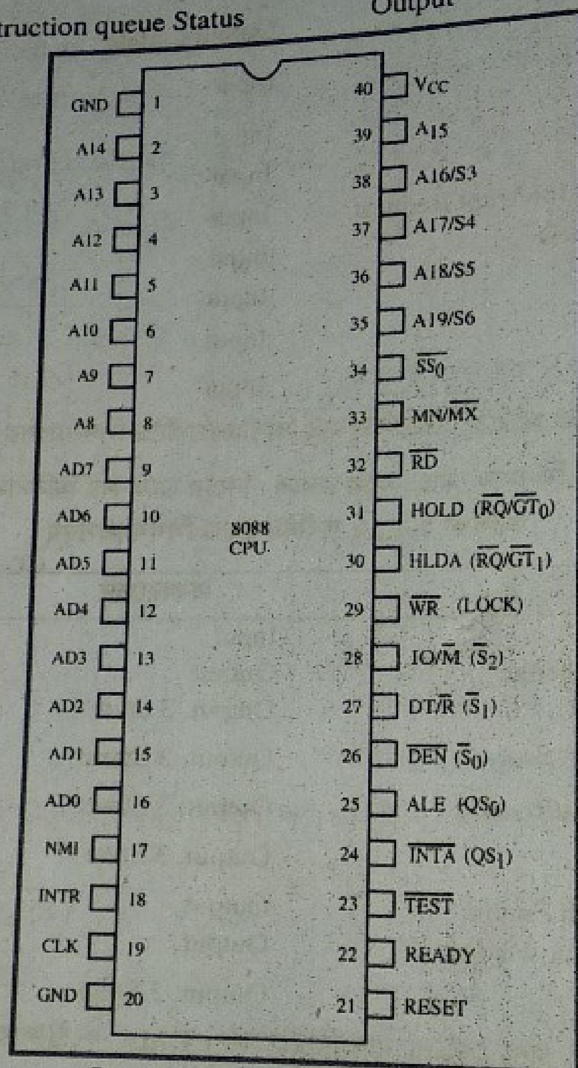
$\overline{DEN}$ ঃ এ সিগন্যাল লো হলে ডাটা বাসে ডাটা কার্যক্ষম হবে।

ALE ঃ আউটপুট সিগন্যাল, অ্যাড্রেসকে ল্যাচ করার জন্য ব্যবহৃত হয়।

$MN/\overline{MX}$ পিনের মান লো অর্থাৎ, তা গ্রাউন্ডের সাথে যুক্ত থাকলে 8088 প্রসেসর ম্যাক্সিমাম মোডে কাজ করে নিচের তালিকায় 8088 প্রসেসরের ম্যাক্সিমাম মোড সিগন্যালসমূহের নাম ও পিন নাম্বার দেয়া হলো ঃ

তালিকা ঃ ১.১৩ সর্বোচ্চ মোড সিগন্যালসমূহ

নাম	কার্যাবলি	প্রকারভেদ	পিন নাম্বার
$\overline{RQ}/\overline{GT1},0$	Bus Access Request/Grant	Bidirectional	30,31
$\overline{LOCK}$	Bus Priority Lock Control	Output, 3 State	29
$\overline{S2}$ - $\overline{S0}$	Bus Cycle Status	Output, 3 State	28-26
QS1, QS0	Instruction queue Status	Output	24-25



চিত্র ঃ ২.৪ 8088 প্রসেসরের পিন ডায়াগ্রাম

$\overline{LOCK}$ ঃ এ সিগন্যাল কার্যক্ষম অর্থাৎ অ্যাকটিভ লো হলে অন্যান্য সিস্টেম বাস মাস্টার সিস্টেম বাসের নিয়ন্ত্রণ গ্রহণ করবে না।

QS_1, QS_0 ঃ এ সিগন্যাল ইনস্ট্রাকশন সারির স্ট্যাটাস নির্দেশ করে, যা 8088-এর অভ্যন্তরীণ ইনস্ট্রাকশন সারির সাথে বাহিরের যোগাযোগ রক্ষার সুযোগ করে দেয়।

$\overline{RQ}/\overline{GT_0}$, $\overline{RQ}/\overline{GT_1}$ ঃ এর প্রতিটি পিন উভয়মুখী। অন্য কোনো বাস মাস্টার হতে বাস ব্যবহারের জন্য রিকোয়েস্ট করা হলে যদি তা অনুমিত হয় এবং 8088 যদি বাস অবমুক্ত করে দেয় সেজন্য এ সিগন্যাল ব্যবহার করা হয়।

$\overline{S_2}$,$\overline{S_1}$, $\overline{S_0}$ ঃ তিনটি স্ট্যাটাস আউটপুট সিগন্যাল, যা 8088 ব্যবহার করে এবং যা দিয়ে বাস সাইকেলের প্রকৃতি বুঝা যায়।

নিচের টেবিলে 3টি স্ট্যাটাস বিটের ইনকোডিং পদ্ধতি দেখানো হলো ঃ

তালিকা ঃ ২.১৪ 8088 STATUS/ BUS COMMENT

$\overline{S_2}$,	$\overline{S_1}$,	$\overline{S_0}$	কার্যাবলি	মন্তব্য
0	0	0	Interrupt acknowledge	
0	0	1	Read I/O Port	
0	1	0	Write I/O Port	
0	1	1	Halt	8088 is going to halt
1	0	0	Code Access	Instruction fetch
1	0	1	Read Memory	
1	1	0	Write Memory	
1	1	1	Passive	No bus activity by 8088

8088 প্রসেসরের সর্বনিম্ন এবং সর্বোচ্চ মোডের প্রয়োগ (Application of Minimum and Maximum mode signals of 8088 Microprocessor) ঃ

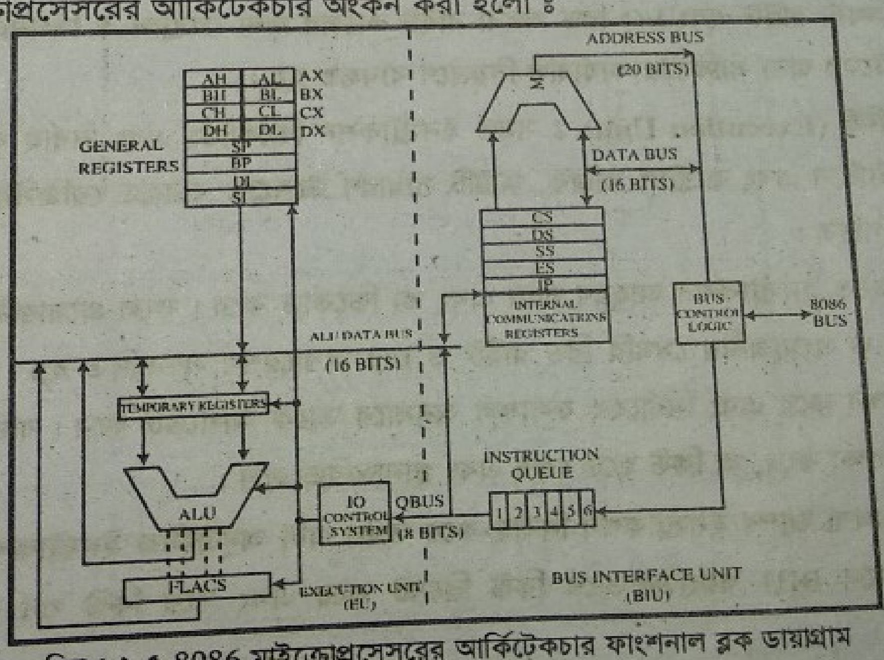
8088 মাইক্রোপ্রসেসর দু'টি ভিন্ন অপারেটিং মোডে কাজ করতে পারে। একটি মিনিমাম এবং অপরটি ম্যাক্সিমাম অপারেটিং মোড। MN/$\overline{MX}$ পিন সিগন্যাল দিয়ে মাইক্রোপ্রসেসরের অপারেটিং মোড নির্ধারণ করা হয়। সিগন্যালটি অ্যাকটিভ নিম্ন হলে মিনিমাম এবং অ্যাকটিভ উচ্চ হলে ম্যাক্সিমাম মোডে কাজ করবে।

মিনিমাম এবং ম্যাক্সিমাম মোডের মধ্যে পার্থক্য ঃ

মিনিমাম মোড	ম্যাক্সিমাম মোড
(i) MN/$\overline{MX}$ পিনটি হাই-সিগন্যালে ব্যবহৃত হয়।	(i) MN/$\overline{MX}$ পিনটি লো-সিগন্যালে ব্যবহৃত হয়।
(ii) ইউনি প্রসেসর সিস্টেম। এক্ষেত্রে কোনো বাস কন্ট্রোলার ব্যবহৃত হয় না।	(ii) মাল্টি প্রসেসর সিস্টেম। এক্ষেত্রে 8288 নামক বাস কন্ট্রোলার ব্যবহৃত হয়।
(iii) শুধুমাত্র এই মোডের জন্য ৮টি পিন HOLD, HLDA, $\overline{WR}$, M/$\overline{IO}$, DT/$\overline{R}$, $\overline{DEN}$, ALE, $\overline{INTA}$ ব্যবহৃত হয়।	(iii) শুধুমাত্র এই মোডের জন্য ৮টি পিন $\overline{RQ/GT0}$, $\overline{RQ/GT1}$, $\overline{LOCK}$, $\overline{S2}$, $\overline{S1}$, $\overline{S0}$, QS_0, QS_1 ব্যবহৃত হয়।
(iv) মেমরি ও I/O কন্ট্রোল সিগন্যাল ALE, $\overline{RD}$, $\overline{WR}$, M/$\overline{IO}$, DT/$\overline{R}$, $\overline{DEN}$ এবং $\overline{BHE}$ সরাসরি মাইক্রোপ্রসেসর থেকে জেনারেট হয়।	(iv) মেমরি ও I/O কন্ট্রোল সিগন্যাল ALE, $\overline{MRDC}$, $\overline{MWTC}$, $\overline{AMWC}$, $\overline{IORC}$, $\overline{IOWC}$ $\overline{AIOWC}$, DT/$\overline{R}$, DEN বাস কন্ট্রোলারের মাধ্যমে এবং $\overline{BHE}$ মাইক্রোপ্রসেসর থেকে জেনারেট হয়।

২.৪ ইন্টেল ৮০৮৬ মাইক্রোপ্রসেসরের আর্কিটেকচার (The architecture of 8086 microprocessor) ঃ

নিচের চিত্রে 8086 মাইক্রোপ্রসেসরের আর্কিটেকচার অংকন করা হলো ঃ



চিত্র ঃ ২.৫ 8086 মাইক্রোপ্রসেসরের আর্কিটেকচার ফাংশনাল ব্লক ডায়াগ্রাম

অভ্যন্তরীণভাবে 8086-এ দুটি স্বতন্ত্র ইউনিট থাকে, যেগুলো বিভিন্ন কাজের জন্য একে অপরের সাথে সহযোগিতা করে। এগুলো হলো ঃ

(ক) বাস ইন্টারফেস ইউনিট (Bus Interface Unit)

(খ) এক্সিকিউশন ইউনিট (Execution Unit) ইত্যাদি।

সাধারণত BIU সমস্ত বাস অপারেশন যেমন– ইনস্ট্রাকশন ফেচিং, মেমরি হতে অপারেন্ড লিখন এবং পঠন কাজ করে থাকে। এ ইউনিট হতে পেরিফেরালসমূহের জন্য ডাটা ইনপুট ও আউটপুট করা হয়। অন্যদিকে EU ইনস্ট্রাকশন নির্বাহের কাজ করে থাকে। উভয় ইউনিট অসমলয়ে অপারেট হয়ে 8086 প্রসেসরকে ইনস্ট্রাকশন ফেচ এবং নির্বাহকরণে ওভারল্যাপিং করে। ফলে কোনো ইনস্ট্রাকশন নির্বাহের প্রয়োজনীয় সময় হ্রাস পায়।

(ক) বাস ইন্টারফেস ইউনিট (Bus Interface Unit) ঃ BIU ইন্টেল 8086 প্রসেসরকে বহিস্থ জগতের সাথে ইন্টারফেস করায়। এ BIU সমস্ত বহিস্থ বাস অপারেশনের জন্য দায়ী। এটা নিম্নোক্ত কার্যাবলি সম্পাদন করে, যথা ঃ ইনস্ট্রাকশন ফেচ, ইনস্ট্রাকশন কিউইং, অপারেন্ড ফেচ এবং স্টোরেজ, অ্যাড্রেস রিলোকেশন এবং বাস কন্ট্রোল। এ কার্যাবলি বাস্তবায়নের জন্য BIU সেগমেন্ট রেজিস্টার, ইন্টারনাল কমিউনিকেশন রেজিস্টার, ইনস্ট্রাকশন পয়েন্টার, ইনস্ট্রাকশন অবজেক্ট কোড কিউ, অ্যাড্রেস সামার এবং বাস কন্ট্রোল লজিক ব্যবহার করা হয়।

BIU-এর ইনস্ট্রাকশন কিউ First In First Out (FIFO) রেজিস্টার, যাতে ইনস্ট্রাকশন কোডের ছয়টি বাইটকে এক সময়ে মেমরি হতে ফেচ করা যায়। এটা প্রোগ্রাম নির্বাহের গতির মাধ্যমে কাজ করে এবং তা ইনস্ট্রাকশন ফেচ ও নির্বাহের উপরিপাতনের জন্য ঘটে, এ গঠনতন্ত্রকে পাইপ লাইনিং বলে। যদি কিউ পূর্ণ এবং EU, BIU-কে মেমরি অ্যাক্সেস করার জন্য অনুরোধ না করে তবে BIU কোনো বাস সাইকেল সম্পাদন করবে না। অন্যদিকে যদি BIU পূর্ণ না থাকে এবং এটা কোনো ইনস্ট্রাকশন জমা রাখতে পারে ও EU কোনো মেমরি অ্যাক্সেস অনুরোধ না করে তবে BIU অবশ্যই ইনস্ট্রাকশনকে প্রি-ফেচ করবে। অধিকন্তু যদি BIU, EU দ্বারা মেমরি অ্যাক্সেসের জন্য ইন্টারাপ্ট হয়, তবে BIU প্রথমে ফেচিং ও পরে IR-কে সার্ভিস প্রদান করবে। আবার যদি কিউ পূর্ণ থাকে এবং EU মেমরি হতে অপারেন্ড অ্যাক্সেস করার অনুরোধ না করে তবে BIU কোনো বাস সাইকেল সম্পাদন করবে না। এ সময়ে কোনো বাস কার্যক্রম থাকে না, তাই তাকে অলস অবস্থান (Idle States) বলে। BIU মূলত ইনস্ট্রাকশন ফেচিং-এর কাজ করে, EU মেমরি হতে রিড রাইট অপারেশন সম্পাদন করে।

BIU টি ডেডিকেটেড এডার (Adder) ধারণ করে, যা 20-বিট ফিজিক্যাল অ্যাড্রেস উৎপাদন করে। এ অ্যাড্রেস বাসের আউটপুটে পাওয়া যায়। এ অ্যাড্রেস 16-বিট সেগমেন্ট অ্যাড্রেস এবং 16-বিট অফসেট অ্যাড্রেস যোগ করে পাওয়া যায়।

BIU টি মেমরি রিড অথবা রাইট এবং I/O রিড অথবা রাইট কাজের জন্য কন্ট্রোল ও সিগন্যাল উৎপাদন করে। এ সিগন্যাল মেমরি এবং I/O সাব-সিস্টেমের জন্য সার্কিটের কার্যাবলি নিয়ন্ত্রণে ব্যবহৃত হয়।

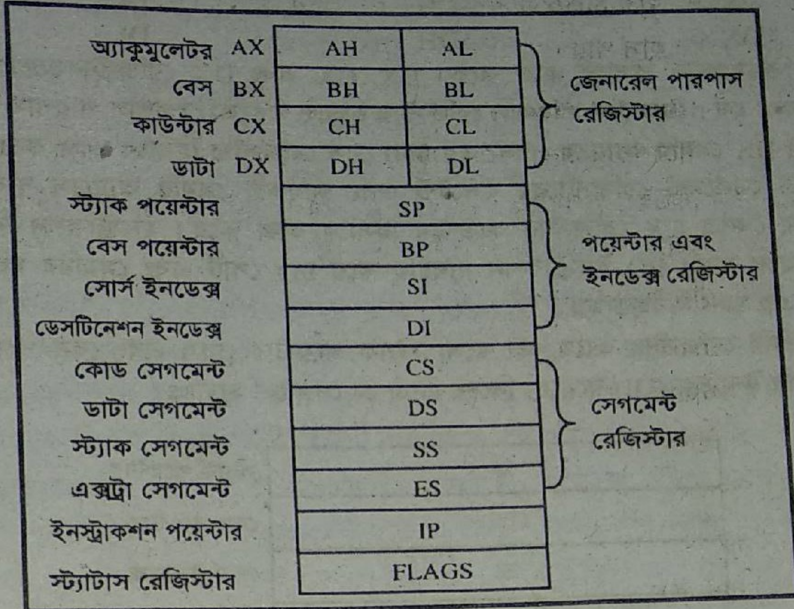
(খ) এক্সিকিউশন ইউনিট (Execution Unit) ঃ সমস্ত ইনস্ট্রাকশন ডিকোডিং এবং নির্বাহ করার জন্য এক্সিকিউশন ইউনিট দায়ী। এ ইউনিট ALU, স্ট্যাটাস এবং কন্ট্রোল লজিক, আটটি সাধারণ উদ্দেশ্যে ব্যবহৃত রেজিস্টার, অস্থায়ী রেজিস্টার এবং কিউ কন্ট্রোল লজিক-এর সমন্বয়ে গঠিত।

EU টি BIU-এর শীর্ষ হতে ইনস্ট্রাকশন আহরণ করে এবং তা ডিকোড করে। ফলে প্রয়োজনীয় অপারেন্ড অ্যাড্রেস উৎপাদিত হয়, তা BIU-এ চলে আসে ও প্রয়োজনীয় মেমরি রিড রাইট ও I/O অপারেশন সম্পাদিত হয়। ইনস্ট্রাকশন নির্বাহের সময় EU স্ট্যাটাস ফ্লাগের অবস্থান পরীক্ষা করে এবং নির্বাহের ফলাফল অনুসারে তাকে আপডেট করে। যদি কিউ খালি থাকে, EU পরবর্তী ইনস্ট্রাকশন বাইটের জন্য অপেক্ষা করে, যা কিউ হতে ফেচ এবং স্থানান্তরিত হবে।

যখন EU কোনো ব্রাঞ্চ অথবা জাম্প ইনস্ট্রাকশন নির্বাহ করে তখন এটা অনুক্রমিক ইনস্ট্রাকশন সেটকে স্থানান্তরের লোকেশন চিহ্নিত করে। তা সংগঠিত হলে BIU স্বয়ংক্রিয়ভাবে কিউ রিসেট করে এবং পরে কিউ পূর্ণ করার জন্য নতুন অবস্থান হতে ইনস্ট্রাকশন ফেচ করে থাকে।

২.৫ ইন্টেল ৮০৮৬ মাইক্রোপ্রসেসরের রেজিস্টার অবকাঠামো (The register structure of the 8086 microprocessor) ঃ

8086 মাইক্রোপ্রসেসরের চার গ্রুপ ব্যবহারকারীর প্রবেশযোগ্য অভ্যন্তরীণ রেজিস্টার আছে। এগুলো হলো ইনস্ট্রাকশন পয়েন্টার, চারটি ডাটা রেজিস্টার, চারটি পয়েন্টার এবং ইনডেক্স রেজিস্টার এবং চারটি সেগমেন্ট রেজিস্টার। এগুলোর মাধ্যমে মোট 16-বিট রেজিস্টার গঠন করা যায়। এ সকল রেজিস্টার ছাড়াও অন্য আর একটি 16-বিট রেজিস্টার আছে, যাকে স্ট্যাটাস রেজিস্টার বলে তা ব্যবহৃত হয়। এ রেজিস্টারের 9টি বিটের মাধ্যমে স্ট্যাটাস এবং কন্ট্রোল ফ্ল্যাগকে প্রতিস্থাপন করা হয়। নিচে 8086 প্রসেসরের রেজিস্টার অবকাঠামোর চিত্র অংকন করা হলো ঃ

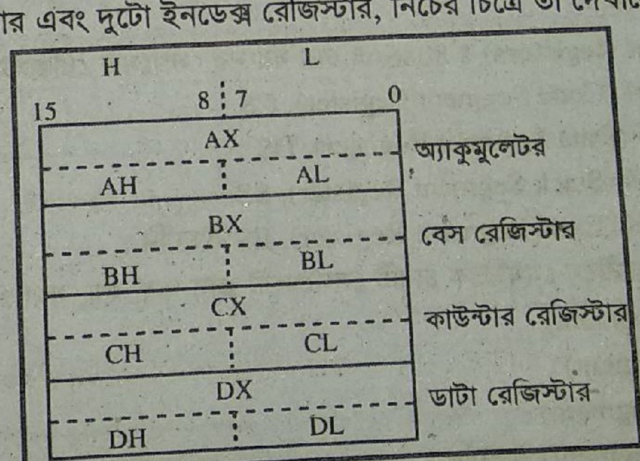


চিত্র ঃ ২.৬ ইন্টেল-8086 রেজিস্টার স্কিমেটিক ডায়াগ্রাম

ইনস্ট্রাকশন পয়েন্টার (Instruction Pointer) ঃ ইনস্ট্রাকশন পয়েন্টার 16-বিটের রেজিস্টার। এটা প্রসেসরের প্রোগ্রাম কাউন্টারের মতো। IP পরবর্তী ইনস্ট্রাকশনের ফিজিক্যাল অ্যাড্রেসের পরিবর্তে অফসেট পয়েন্টার ধারণ করে। এখানে CS-এর সাথে যুক্ত হয়ে তা 20-বিট ফিজিক্যাল অ্যাড্রেস উৎপাদন করে। এ রেজিস্টার বাস্তবে BIU-তে অবস্থান করে।

8086-এ ইনস্ট্রাকশন পয়েন্টার প্রোগ্রাম কাউন্টার হিসাবে কাজ করে। এটা পরবর্তী কোনো ইনস্ট্রাকশন নির্বাহ করতে হবে তা নির্দেশ করে। ইনস্ট্রাকশন পয়েন্টারের তথ্য একটি ইনস্ট্রাকশন নির্বাহের পর প্রোগ্রামের কার্যকলাপ এগিয়ে নেওয়ার জন্য স্বয়ংক্রিয়ভাবে বৃদ্ধি পায়। যে ইনস্ট্রাকশনটি কার্যকর করতে হবে সে ইনস্ট্রাকশন কোডের মেমরি অ্যাড্রেস নির্ধারণের জন্য ইনস্ট্রাকশন পয়েন্টারের তথ্য কোড সেগমেন্টের সাথে যোগ হয়। এ কাজটি ইনস্ট্রাকশনের ফেচ অপারেশনের সময় হয়ে থাকে।

পয়েন্টার এবং ইনডেক্স রেজিস্টার (Pointer and Index Registers) ঃ এ প্রসেসরে চারটি জেনারেল পারপাস রেজিস্টার আছে। তন্মধ্যে দুটো পয়েন্টার রেজিস্টার এবং দুটো ইনডেক্স রেজিস্টার, নিচের চিত্রে তা দেখানো হলো ঃ



চিত্র ঃ ২.৭ জেনারেল পারপাস ডাটা রেজিস্টার এবং ডেডিকেটেড রেজিস্টারের কার্যাবলি

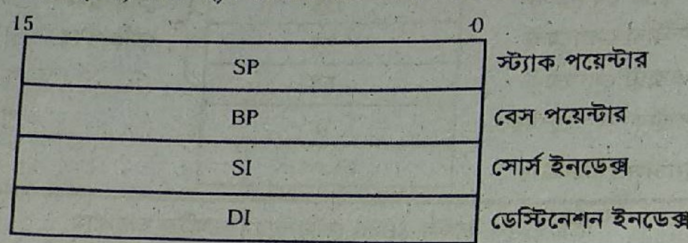
এ সমস্ত রেজিস্টারের মাধ্যমে সেগমেন্ট রেজিস্টারের তুলনায় মেমরি লোকেশনে অফসেট অ্যাড্রেস জমা রাখা হয়। সফটওয়্যারের মাধ্যমে এ তথ্যসমূহকে উন্নয়ন করাও সম্ভব।

8086-এ চারটি 16-বিটের জেনারেল রেজিস্টার থাকে; যথা– AX, BX, CX এবং DX। প্রত্যেকটি 16-বিটের রেজিস্টারকে আবার 8-বিট রেজিস্টার হিসাবে নিম্নরূপে দু'ভাগে ভাগ করা যায়; যথা ঃ

16-বিট রেজিস্টার	8-বিট হাই-অর্ডার রেজিস্টার	8-বিট লো-অর্ডার রেজিস্টার
AX	AH	AL
BX	BH	BL
CX	CH	CL
DX	DH	DL

AX রেজিস্টারটি অ্যাকিউমুলেটর হিসাবে কাজ করে। BX, CX এবং DX রেজিস্টারগুলোকে আবার জেনারেল পারপাস রেজিস্টার হিসাবে ব্যবহার করা হয়। জেনারেল পারপাস রেজিস্টার ছাড়াও এগুলো স্পেশাল পারপাস রেজিস্টার হিসাবে কাজ করে। স্পেশাল পারপাস রেজিস্টার BX মেমরি অ্যাড্রেস গণনা এর জন্য বেস রেজিস্টার হিসাবে কাজ করে। 8086-এ মেমরি অ্যাড্রেসের হিসাব ও গণনা করার জন্য সেগমেন্ট রেজিস্টারের কনটেন্ট এবং কার্যকরী মেমরি অ্যাড্রেস ব্যবহার করা হয়। একাধিকবার পুনরাবৃত্তিকারী ইনস্ট্রাকশনের ক্ষেত্রে CX রেজিস্টার কাউন্টার হিসাবে কাজ করে। ইনস্ট্রাকশন নির্বাহের কাজ শেষ হলে CX রেজিস্টারের কনটেন্ট শূন্য হয়ে যায়। I/O ইনস্ট্রাকশন ব্যবহার করে I/O পোর্ট এবং মেমরির মধ্যে ডাটা স্থানান্তর কালে DX রেজিস্টার মেমরি অ্যাড্রেসিং-এর জন্য ব্যবহৃত হয়।

এ প্রসেসরে দুটো পয়েন্টার রেজিস্টার আছে, তা হলো স্ট্যাক পয়েন্টার (SP) এবং বেস পয়েন্টার (BP)। এছাড়াও সোর্স ইনডেক্স (SI) এবং ডেস্টিনেশন ইনডেক্স (DI) রয়েছে, নিচের চিত্রে তা দেখানো হলো ঃ



চিত্র ঃ ২.৮ পয়েন্টার এবং ইনডেক্স রেজিস্টার

পয়েন্টার ও ইনডেক্স রেজিস্টার গ্রুপের মধ্যে চারটি রেজিস্টার আছে, যথা ঃ

(i) স্ট্যাক পয়েন্টার (Stack Pointer), SP
(ii) বেস পয়েন্টার (Base Pointer), BP
(iii) সোর্স ইনডেক্স (Source Index), SI
(iv) ডেস্টিনেশন ইনডেক্স (Destination Index), DI ইত্যাদি।

8086 মাইক্রোপ্রসেসরে 8085-এর মতোই স্ট্যাক পয়েন্টার (SP), স্ট্যাক-টপ (Stack-Top)-এর অ্যাড্রেস ধরে রাখে। স্ট্যাক হলো প্রোগ্রামার কর্তৃক বর্ণিত মেমরি লোকেশনের ক্রম, স্ট্যাক প্রোগ্রাম নির্বাহকালীন রেজিস্টারের তথ্য সংরক্ষণ করার জন্য ব্যবহার করা হয়। স্ট্যাকের স্থান দখলকৃত অংশের সর্বশেষ মেমরি লোকেশনকে স্ট্যাক-টপ বলা হয়। এছাড়া BP, SI এবং DI মেমরি অ্যাড্রেস গণনার জন্য ব্যবহার করা হয়।

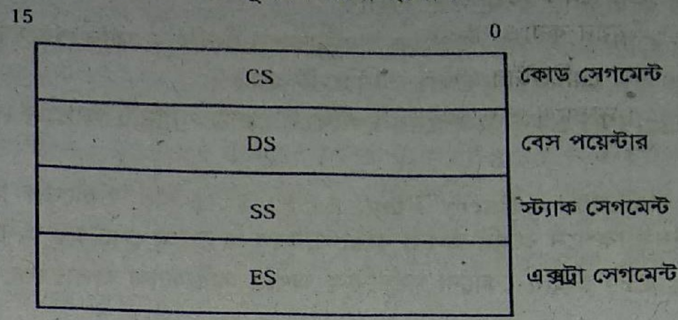
সেগমেন্ট রেজিস্টার (Segment Registers) ঃ 8086-এ চার ধরনের সেগমেন্ট রেজিস্টার থাকে, যথা–

(i) কোড সেগমেন্ট রেজিস্টার (Code Segment Register), CS
(ii) ডাটা সেগমেন্ট রেজিস্টার (Data Segment Register), DS
(iii) স্ট্যাক সেগমেন্ট রেজিস্টার (Stack Segment Register), SS
(iv) এক্সট্রা সেগমেন্ট রেজিস্টার (Extra Segment Register), ES ইত্যাদি।

8086 মাইক্রোপ্রসেসর বেসড সিস্টেমে মেমরিকে চারটি সেগমেন্টে ভাগ করা হয়, যথা ঃ

(i) কোড সেগমেন্ট (Code Segment)
(ii) ডাটা সেগমেন্ট (Data Segment)
(iii) স্ট্যাক সেগমেন্ট (Stack Segment)
(iv) এক্সট্রা সেগমেন্ট (Extra Segment) ইত্যাদি।

নিচের চিত্রে 8086 প্রসেসরের সেগমেন্ট রেজিস্টারসমূহ দেখানো হলো ঃ



চিত্র ঃ ২.৯ সেগমেন্ট রেজিস্টার

স্ট্যাক ইনস্ট্রাকশন নির্বাহকালে (যেমন– PUSH, POP, CALL বা RETURN) স্ট্যাক পয়েন্টার (SP)-এর কনটেন্ট এবং স্ট্যাক সেগমেন্ট রেজিস্টার (SS)-এর কনটেন্ট স্ট্যাক লোকেশনের অ্যাড্রেস প্রদানের জন্য যোগ হয়।

ইনডেক্স রেজিস্টার SI এবং DI একত্রে DS এবং ES-এর সাথে মিলিতভাবে স্ট্রিং (String) অপারেশন সম্পন্ন করে। প্রকৃত সোর্স স্ট্রিং অ্যাড্রেস গণনার জন্য SI এবং DS-এর কনটেন্ট যোগ করা হয়। প্রকৃত ডেস্টিনেশন স্ট্রিং অ্যাড্রেস গণনার জন্য DI এবং ES-এর কনটেন্ট যোগ করা হয়।

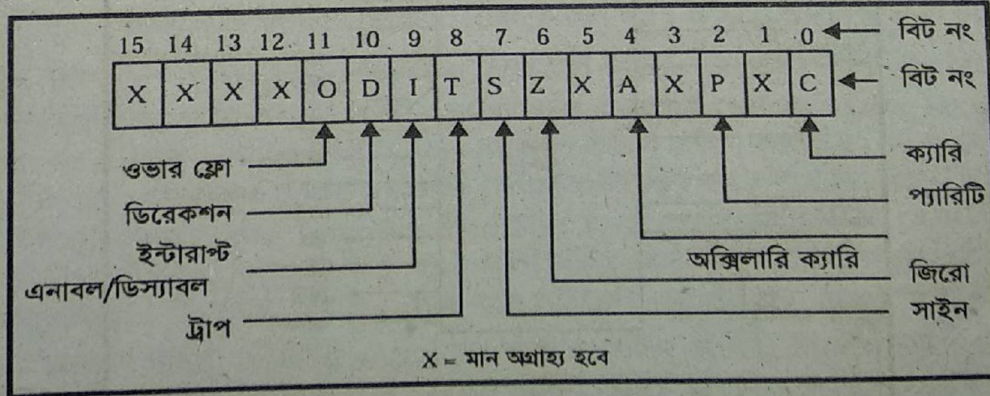
মেমরির কোড সেগমেন্ট প্রোগ্রামের ইনস্ট্রাকশন ধারণ করে। CS-এর তথ্য মেমরিতে চলতি কোড সেগমেন্টের প্রারম্ভিক লোকেশন চিহ্নিত করে। এ কার্যকর কোড সেগমেন্ট এক্সেস করার জন্য 8086-কে অবশ্যই 20-বিটের বাস্তব অ্যাড্রেস উৎপাদন করতে হবে। CS রেজিস্টারের নতুন মান অনুসারে কার্যকর কোড সেগমেন্টকে একটি ইনস্ট্রাকশন নির্বাহের মাধ্যমে পরিবর্তন করা যায়। এ কারণে 64kB মেমরির যে-কোনো সেগমেন্টকে আমরা ব্যবহার করতে পারি।

ডাটা সেগমেন্টের তথ্যসমূহ মেমরির চলতি ডাটা সেগমেন্টের প্রারম্ভিক লোকেশন চিহ্নিত করে। যেখানে ডাটা জমা রাখা হবে এরকম 64kB মেমরি স্পেসকে তা চিহ্নিত করে। এ সেগমেন্ট হতে অধিকাংশ ইনস্ট্রাকশনের অপারেন্ড ফেচ হয়।

স্ট্যাক সেগমেন্টের মাধ্যমে মেমরির চলতি স্ট্যাক সেগমেন্টকে লোকেশন চিহ্নিত করা হয়। এ 64kB মেমরিতে IP-এর মান, স্ট্যাটাস ফ্ল্যাগ এবং অন্যান্য রেজিস্টারের হার্ডওয়্যার ইন্টারাপ্ট সফটওয়্যার ইন্টারাপ্ট অথবা সাবরুটিন কল ধারণ করে।

এক্সট্রা সেগমেন্টের মাধ্যমে মেমরি এলাকার চতুর্থ 64kB চিহ্নিত করা হয়। এ সর্বশেষ এলাকাকে এক্সট্রা সেগমেন্ট বলে। এক্সট্রা সেগমেন্ট সচরাচর ডাটা জমা করার কাজে ব্যবহার করা হয়। এখানে ES এবং স্ট্রিং মানের সাথে DI-এর তথ্য অফসেট হিসাবে যোগ হয়ে ডেস্টিনেশন অ্যাড্রেস উৎপাদন করে।

ফ্ল্যাগ রেজিস্টার (Flag Register) ঃ 8086-এ 16-বিটের 9টি স্ট্যাটাস ফ্ল্যাগ থাকে, যা ১.১০ নং চিত্রে দেখানো হলো। 8086-এ 8085-এর অনুরূপ ক্যারি, অক্সিলারি ক্যারি, জিরো, সাইন এবং প্যারিটি ফ্ল্যাগ থাকে। এটা ছাড়াও ইন্টারাপ্ট, ট্রাপ, ওভারফ্লো এবং ডিরেকশনাল নামে নতুন ফ্ল্যাগসমূহ থাকে। যখন ডিরেকশন স্ট্যাটাস ফ্ল্যাগ 1-এ সেট হয় তখন স্ট্রিং বাইট উচ্চ মেমরি অ্যাড্রেস হতে নিম্ন মেমরি অ্যাড্রেসে প্রবেশ করে এবং ফ্ল্যাগটি 0-তে সেট হলে স্ট্রিং বাইট নিম্ন মেমরি অ্যাড্রেস হতে উচ্চ মেমরি অ্যাড্রেসে প্রবেশ করে। এক্ষেত্রে SI এবং DI রেজিস্টারের কনটেন্ট বর্ধিত হয়। ট্রাপ স্ট্যাটাস 8086-এ সিঙ্গেল স্টেপ মোডের সুযোগ সৃষ্টি করে দেয়। ইন্টারাপ্ট স্ট্যাটাস 1-এ সেট হলে ইন্টারাপ্ট কার্যক্ষম হয় এবং 0-তে সেট হলে ইন্টারাপ্ট অক্ষম হয়।



চিত্র ঃ ২.১০ ইন্টেল 8086-এর স্ট্যাটাস ফ্ল্যাগ

নিচে সংক্ষেপে স্ট্যাটাস ফ্লাগের কার্যাবলির বর্ণনা করা হলো ঃ

(i) কেরি ফ্ল্যাগ (Carry Flag, CF) ঃ কোনো গাণিতিক ইনস্ট্রাকশন নির্বাহ হওয়ার পর ফলাফলের মোস্ট সিগনেফিকেন্ট বিট (MSB) কেরি অথবা বরো থাকলে এ CF সেট হয় অন্যথায় তা রিসেট হয়।

(ii) প্যারিটি ফ্ল্যাগ (Parity Flag, PF) ঃ ইনস্ট্রাকশনের ফলাফলে জোড় প্যারিটি আসলে PF সেট হবে। তবে প্যারিটি বিজোড় (Odd) হলে ফ্ল্যাগ রিসেট হবে।

(iii) অক্সিলারি ক্যারি ফ্ল্যাগ (Auxiliary Carry Flag, ACF) ঃ 16-বিট ওয়ার্ডের নিম্ন নিবল থেকে উচ্চ নিবলে বিট স্থানান্তরের সময়েও অ্যারিথমেটিক ইনস্ট্রাকশনে ক্যারি অথবা বরো থাকলে এ ফ্ল্যাগ সেট হয় অন্যথায় রিসেট হবে।

(iv) জিরো ফ্ল্যাগ (Zero Flag, ZF) ঃ যদি কোনো গাণিতিক অথবা লজিক্যাল অপারেশনের ফলাফল শূন্য হয় তবে এ ফ্ল্যাগ সেট হবে, অন্যথায় রিসেট হবে।

(v) সাইন ফ্ল্যাগ (Sign Flag, SF) ঃ ফলাফলের MSB বিট SF-এ কপি হয়। যদি ফলাফল নেগেটিভ হয় তবে SF সেট হবে, অন্যথায় রিসেট হবে।

(iv) ওভারফ্লো ফ্ল্যাগ (Overflow Flag, OF) ঃ OF ফ্ল্যাগ সেট হলে তা প্রকাশ করে চিহ্নিত ফলাফল সীমার বাইরে। যদি ফলাফল সীমার মধ্যে থাকে তবে OF ফ্ল্যাগ রিসেট হবে।

ফ্ল্যাগ বিটের অন্য তিনটি বিটকে কন্ট্রোল ফ্ল্যাগ বলে। এ ফ্ল্যাগসমূহকে ডাইরেকশন ফ্ল্যাগ (Direction Flag, DF), ইন্টারাপ্ট এনাবেল ফ্ল্যাগ (Interrupt Enable Flag, IF) এবং ট্র্যাপ ফ্ল্যাগ (Trap Flag, TF) হিসাবে চিহ্নিত করা হয়। নিচে এ তিনটি ফ্ল্যাগের কার্যাবলি বর্ণনা করা হলো ঃ

(i) ট্র্যাপ ফ্ল্যাগ (Trap Flag, TF) ঃ যদি TF সেট হয় তবে 8086 সিঙ্গেল স্টেপ মোডে যায়। সিঙ্গেল স্টেপ মোডে থাকলে, তা একটি ইনস্ট্রাকশন এক সময়ে নির্বাহ করবে। ডিবাগিং প্রোগ্রামের সময় এ প্রকার অপারেশন অত্যন্ত জরুরি।

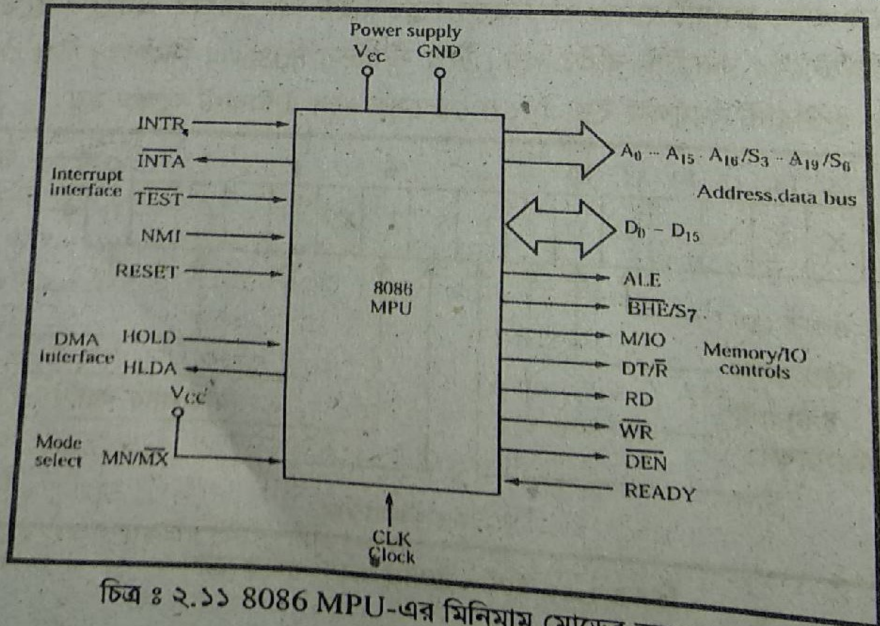
(ii) ইন্টারাপ্ট ফ্ল্যাগ (Interrupt Flag, IF) ঃ 8086 প্রসেসর INTR ইনপুটে মাস্কেবল ইন্টারাপ্ট চিহ্নিতকরণের জন্য IF ফ্ল্যাগ সেট হয়। মাস্কেবল ইন্টারাপ্ট অকার্যকর হলে IF ফ্ল্যাগ রিসেট হয়।

(iii) ডাইরেকশন ফ্ল্যাগ (Direction Flag, DF) ঃ DF-এর লজিক লেভেল স্ট্রিং অপারেশনের দিক চিহ্নিত করে। এটা সেট হলে স্ট্রিং ইনস্ট্রাকশন স্বয়ংক্রিয়ভাবে অ্যাড্রেসকে হ্রাস করে। ফলে স্ট্রিং ডাটা উচ্চ অ্যাড্রেস হতে নিম্ন অ্যাড্রেসে চলে আসে।

এখানে উল্লেখ্য যে, CF, DF, IF এবং TF-এর মান প্রোগ্রামের সাহায্যে স্বয়ংক্রিয়ভাবে উন্নয়ন করা যায়। এজন্য বিশেষ ধরনের প্রোগ্রাম ইনস্ট্রাকশন ব্যবহার করা হয়।

২.৫.১ ইন্টেল ৮০৮৬ মাইক্রোপ্রসেসরের সর্বনিম্ন/সর্বোচ্চ মোডের সমন্বয়ের কার্যপদ্ধতি (The minimum/maximum system mode interface of 8086 microprocessor) ঃ

সর্বনিম্ন সিস্টেম মোড ইন্টারফেস (Minimum System Mode Interface) ঃ মিনিমাম সিস্টেম মোড অপারেশনে 8086 প্রসেসর মেমরি এবং I/O ইন্টারফেস করার প্রয়োজনীয় কন্ট্রোল সিগন্যাল উৎপাদন ব্যবস্থা করে থাকে। নিচের চিত্রে 8086 প্রসেসরভিত্তিক মিনিমাম মোড কনফিগারেশনের ব্লক ডায়াগ্রাম দেখানো হলো। মিনিমাম মোড সিগন্যালকে নিম্নোক্ত সাধারণ গ্রুপে বিভক্ত করা যায়; যথা ঃ (i) অ্যাড্রেস/ ডাটা বাস, (ii) স্ট্যাটাস, (iii) কন্ট্রোল, (iv) ইন্টারাপ্ট এবং (v) DMA ইত্যাদি।



চিত্র ঃ ২.১১ 8086 MPU-এর মিনিমাম মোডের ব্লক ডায়াগ্রাম

অ্যাড্রেস/ডাটা বাস (Address/Data Bus) ঃ 8086 প্রসেসরভিত্তিক সিস্টেম লাইনে অ্যাড্রেস/ডাটা বাস দুটো কাজ সম্পাদন করে। অ্যাড্রেস বাস মেমরি এবং I/O পোর্টের অ্যাড্রেস বহন করে। অ্যাড্রেস বাস 20-বিট লম্বা এবং তা A0 থেকে A19 পর্যন্ত। এখানে A19 MSB-কে A0 LSB-কে প্রকাশ করে। 20-বিট অ্যাড্রেস বাস থাকায় 8086 প্রসেসর 1 M বাইট মেমরি অ্যাড্রেস করতে পারে।

16-বিট প্রশস্ত ডাটা বাস D0 থেকে D15 পর্যন্ত, প্রকৃতপক্ষে অ্যাড্রেস বাস A0 থেকে A15-এর সাথে মাল্টিপ্লেক্স করা থাকে। এ বাসের D15 বিউটি MSB এবং D0 বিউটি LSB। যখন ডাটা বাস হিসাবে কাজ করে তখন তারা রিড/রাইট ডাটা মেমরি, ইনপুট/আউটপুট ডিভাইসের জন্য ডাটা বহন করে। এ বাসের মাধ্যমে ইন্টারাপ্ট কন্ট্রোলারের জন্য ইন্টারাপ্ট কোডও বহন করা হয়।

স্ট্যাটাস সিগন্যাল (Status Signals) ঃ অ্যাড্রেস বাসের চারটি MSB লাইন A19 থেকে A16 স্ট্যাটাস সিগন্যাল S6 থেকে S3-এর সাথে মাল্টিপ্লেক্স করা থাকে। এ লাইনসমূহ এক সময় ইনপুট স্ট্যাটাস বিট প্রকাশ করে এবং অন্য সময় ডাটা বাস হিসাবে কাজ করে। S4 এবং S3 বিটসমূহ একত্রে 2-বিটবিশিষ্ট বাইনারি কোড গঠন করে এবং এর মাধ্যমে অভ্যন্তরীণ সেগমেন্ট রেজিস্টার চিহ্নিত করা হয়। নিচের তালিকার মাধ্যমে তা দেখানো হলো ঃ

S4	S3	সেগমেন্ট রেজিস্টার
0	0	এক্সট্রা
0	1	স্ট্যাক
1	0	কোড/কোনোটাই না
1	1	ডাটা

8086 প্রসেসরের কন্ট্রোল সিগন্যালের মাধ্যমে মেমরি এবং I/O ইন্টারফেস করা হয়। তারা অনুমোদিত অ্যাড্রেসের জন্য কন্ট্রোল ফাংশন বহন করে, বাসে ডাটা প্রবাহের দিক চিহ্নিত করে, বাসে আকাঙ্ক্ষিত ডাটা লিখনের ব্যবস্থা করে এবং সিস্টেম বাস হতে ডাটা পড়ে। উদাহরণস্বরূপ বলা যায়, ALE-এর মান বাসে কার্যকর ডাটা স্থাপন করলে 1 হবে অন্যথায় 0 হবে।

বাস সাইকেলের সময় $\overline{BHE}$ (Bank High Enable) কন্ট্রোল সিগন্যাল উৎপাদিত হয়। D8 থেকে D15-এর সময় ডাটা বাসের অর্ধাংশে MSB-এর জন্য মেমরি এনাবেল সিগন্যাল হিসাবে লজিক 0 ব্যবহার করা হয়। এ লাইনটি S7 স্ট্যাটাস লাইন হিসাবেও কাজ করে।

$M/\overline{IO}$ (Memory/$\overline{IO}$) এবং $DT/\overline{R}$ (Data Transmit/Receive) লাইন ব্যবহার করে 8086 প্রসেসর বাসের উপর সিগন্যাল প্রবাহের দিক চিহ্নিত করে। $M/\overline{IO}$ সিগন্যালের লজিক দ্বারা প্রকাশ করা হয় যে বহিস্থ সার্কিট ইনপুট/আউটপুট অথবা মেমরি ফাংশন সম্পাদন করবে। এখানে $M/\overline{IO} = 1$ হলে মেমরি এবং 0 হলে IO ফাংশন সম্পাদিত হয়। $DT/\overline{R} = 1$-এর মান ও লজিক অনুসারে ডাটা প্রবাহের দিক চিহ্নিত হয়। $DT/\overline{R} = 1$ হলে তা সম্প্রচারিত মোড এবং 0 হলে গৃহীত মোডকে প্রকাশ করে।

$\overline{RD}$ (Read) এবং $\overline{WR}$ (Write) সিগন্যালের মাধ্যমে রিড বাস সাইকেল এবং রাইট বাস সাইকেল প্রকাশ করা হয়। 8086 প্রসেসর $\overline{WR} = 0$ হলে বহিস্থ ডিভাইসের ডাটা রাইট করবে $\overline{RD} = 0$ হলে বাস হতে ডাটা পড়বে। রিড অপারেশনের সময় অন্যান্য কন্ট্রোল সিগন্যালেরও প্রয়োজন হয়। $\overline{DEN}$ (Data Enable) এ সিগন্যালের মাধ্যমে ডাটা বহিস্থ ডিভাইস হতে ডাটা বাসে আসে। READY সিগন্যালের মাধ্যমে বাস সাইকেলে ওয়েট (Wait) স্টেট দেয়া হয়। এ সিগন্যাল 8086 প্রসেসরের মেমরি এবং I/O ফাংশনের জন্য বহিস্থ ক্লক জেনারেটর হতে উৎপাদিত হয়।

ইন্টারাপ্ট সিগন্যাল (Interrupt Signals) ঃ ইন্টারাপ্ট সিগন্যালের মধ্যে মূল দুটো সিগন্যাল হলো ইন্টারাপ্ট রিকোয়েস্ট (Interrupt Request, INTR) এবং ইন্টারাপ্ট অ্যাকনলেজ (Interrupt Acknowledge, $\overline{INTA}$)। INTR হলো 8086-এর ইনপুট সিগন্যাল, যাকে বহিস্থ ডিভাইস হতে আগত সিগন্যালের জন্য ব্যবহার করা হয়। ইনস্ট্রাকশন অ্যাকুইজিশন সাইকেলের চূড়ান্ত ক্লক পিরিয়ডে এ ইনপুটটি গ্রহণ করা হয়। INTR = 1 হলে তা কার্যকর ইন্টারাপ্ট অনুরোধ প্রকাশ করে। 8086 দ্বারা ইন্টারাপ্ট রিকোয়েস্ট অনুমিত হলে $\overline{INTA}$ আউটপুটে লজিক 0 আসে।

বহিস্থ ইন্টারাপ্ট ইন্টারফেস করার জন্য $\overline{TEST}$ সিগন্যাল ব্যবহার করা হয়। WAIT ইনস্ট্রাকশন নির্বাহের কারণে 8086 প্রসেসর $\overline{TEST}$ ইনপুটকে পরীক্ষা করে। যদি লজিক 1 হয় তবে MPU অপারেশন চিহ্নিত করে এবং অলস অবস্থানে (Idle State) আসে।

ইন্টারাপ্ট ইন্টারফেসকরণে অন্য দুটো ইনপুট হলো– নন-মাস্কেবল ইন্টারাপ্ট (Non-maskable Interrupt, NMI) এবং রিসেট (Reset, RESET)। NMI-এর 0 থেকে 1 সময়ে, কন্ট্রোলটি নন-মাস্কেবল সার্ভিস রুটিনে চলে যায়। 8086-কে হার্ডওয়্যার রিসেট- করণে RESET ইনপুট ব্যবহার করা হয়। RESET = 0 হলে অভ্যন্তরীণ রেজিস্টার প্রারম্ভিক হয় এবং 8086 রিসেট সার্ভিস রুটিন শুরু করে।

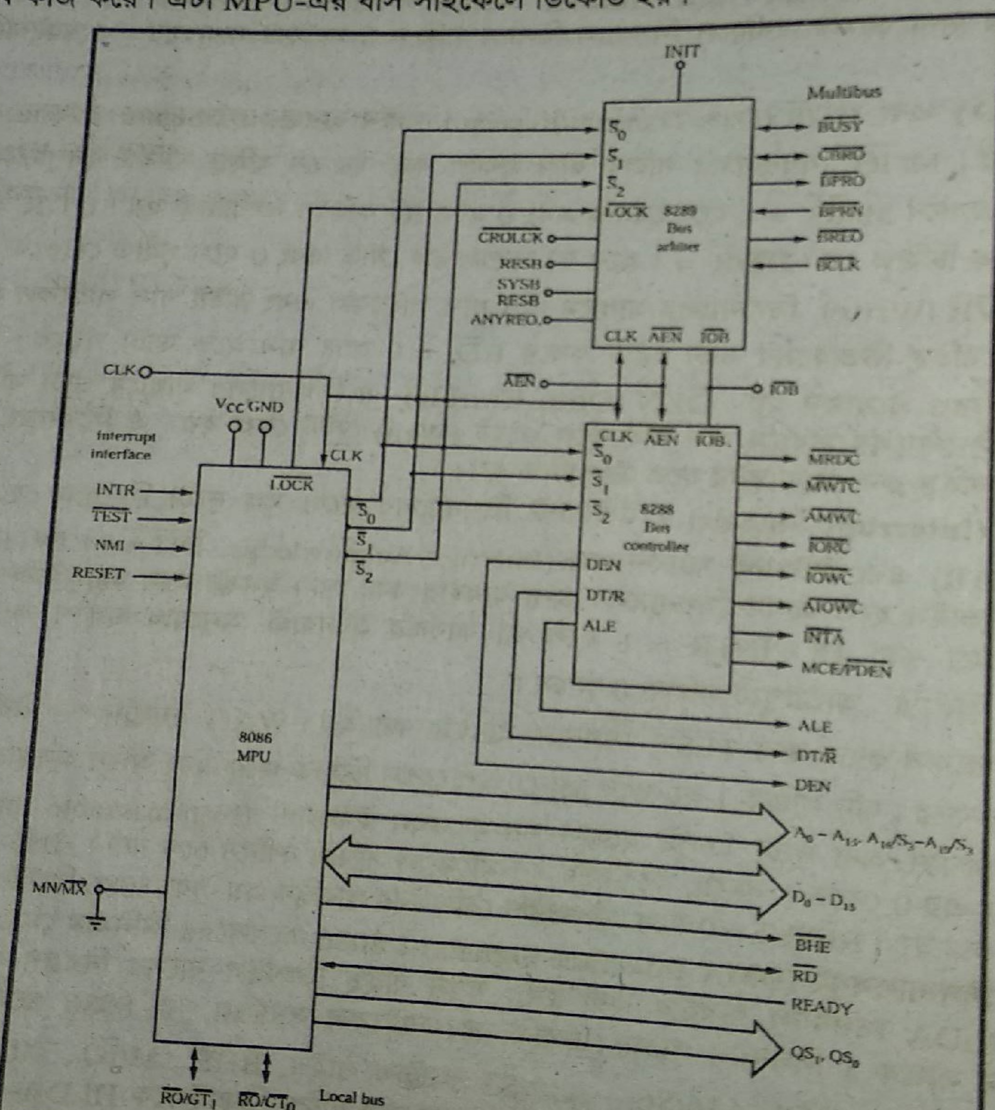
DMA ইন্টারফেস সিগন্যালসমূহ (DMA Interface Signals) ঃ 8086 প্রসেসরের মিনিমাম মোড সিস্টেমে DMA ইন্টারফেস করণে HOLD এবং HLDA সিগন্যাল ব্যবহার করা হয়। যখন বহিস্থ ডিভাইস বাসের নিয়ন্ত্রণ গ্রহণ করতে চায়, তা 8086 প্রসেসরের HOLD পিনে লজিক 1 সিগন্যাল পাঠায়। চলতি বাস সাইকেল সমাপ্তির পর, 8086 ওয়েট স্টেটে প্রবেশ করে। হোল্ড স্টেটে AD0 – AD15 সিগন্যাল লাইন, A16/S6 – A19/S3 কন্ট্রোল লাইন, $\overline{BHE}$, $M/\overline{IO}$, $DT/\overline{R}$, $\overline{RD}$, $\overline{WR}$, $\overline{DEN}$ এবং INTR সমস্ত সিগন্যালসমূহ উচ্চ Z-স্টেটে অবস্থান করে। 8086 প্রসেসর বহিস্থ ডিভাইসকে HLDA-এর মাধ্যমে লজিক 1 সিগন্যাল পাঠিয়ে এই স্টেট হতে স্টেটে সুইচ করে।

ম্যাক্সিমাম সিস্টেম মোড ইন্টারফেস (Maximum-System Mode Interface) ঃ 8086 সিস্টেমের প্রসেসর ম্যাক্সিমাম মোড কনফিগারেশনে সেট হলে তা মাল্টিপ্রসেসর/কো-প্রসেসর সিস্টেম পরিবেশের জন্য সিগন্যাল উৎপাদন করে। মাল্টিপ্রসেসর এনভায়রনমেন্টে একটি প্রসেসর সিস্টেমের নিয়ন্ত্রণ করে এবং অন্যান্য প্রসেসর তার নিজস্ব প্রোগ্রাম নিয়ন্ত্রণ করে। সচরাচর এ প্রকার সিস্টেম পরিবেশে কিছুসংখ্যক সিস্টেম রিসোর্সেস থাকে, যা সমস্ত প্রসেসরের জন্য ব্যবহৃত হয়, এদেরকে বলা হয় গ্লোবাল রিসোর্সেস (Global Resources)। নির্দিষ্ট কিছুসংখ্যক প্রসেসরের জন্য অন্য আরো কিছু রিসোর্সেস আছে। এসকল চিহ্নিত রিসোর্সেসকে স্থানীয় অথবা ব্যক্তিগত রিসোর্সেস (Local or Private Resources) বলে।

এখানে দুটো প্রসেসর একই সময় বাসকে অ্যাক্সেস করতে পারে না। একটি সিস্টেম বাসের নিয়ন্ত্রণ গ্রহণ করে এবং অন্যটি-এর অপারেশন সম্পাদন করে। 8086 মাইক্রোপ্রসেসরের ম্যাক্সিমাম মোড সিস্টেমে গ্লোবাল রিসোর্সেসগুলোর জন্য সুবিধা রয়েছে। নিচে ম্যাক্সিমাম সিস্টেম মোড ইন্টারফেসের প্রয়োজনীয় কম্পোনেন্টসমূহ আলোচনা করা হলো–

8288 বাস কন্ট্রোলার বাস কমান্ড এবং কন্ট্রোল সিগন্যালসমূহ (8288 Bus Controller Bus Commands and Control Signals) ঃ

নিচের চিত্রে ম্যাক্সিমাম মোডের ব্লক ডায়াগ্রাম দেখানো হলো। এখানে দেখা যায়, 8086 সরাসরি মেমরি, I/O এবং ইন্টারাপ্ট ইন্টারফেসের জন্য কন্ট্রোল সিগন্যাল উৎপাদন করে না। $\overline{S0}$, $\overline{S1}$ এবং $\overline{S2}$-এর অগ্রগণ্যতার মাধ্যমে প্রতিটি বাস সাইকেলে প্রারম্ভিক (Initiation) হয়। এই 3-বিট বাস স্ট্যাটাস কোড দ্বারা বাস সাইকেলের প্রকারভেদ চিহ্নিত করা হয়। 8288-এর জন্য $\overline{S2}$, $\overline{S1}$, $\overline{S0}$ ইনপুট হিসাবে কাজ করে। এটা MPU-এর বাস সাইকেলে ডিকোড হয়।



চিত্র ঃ ২.১২ 8086 ম্যাক্সিমাম মোড ব্লক ডায়াগ্রাম

8288 হতে যে-সকল আউটপুট সিগন্যাল উৎপাদিত হয় তা হলো ঃ মেমরি রিড কমান্ড (Memory Read Command, $\overline{MRDC}$), মেমরি রাইট কমান্ড (Memory Write Command, $\overline{MWTC}$), অ্যাডভান্স মেমরি রাইট কমান্ড (Advanced Memory Write Command, $\overline{AMTC}$), I/O রিড কমান্ড (I/O Read Command, $\overline{IORC}$), I/O রাইট কমান্ড (I/O Write Command, $\overline{IOWC}$), অ্যাডভান্স I/O রাইট কমান্ড (Advanced I/O Write Command, $\overline{AIOWC}$) এবং ইন্টারাপ্ট অ্যাকনলেজ কমান্ড (Interrupt Acknowledge Command, $\overline{INTA}$)।

8288 প্রসেসর $\overline{S2}$, $\overline{S1}$, $\overline{S0}$ কোড ব্যবহার করে 7টি কমান্ড সিগন্যাল উৎপাদন করে। 8086-এর $\overline{S2}$, $\overline{S1}$, $\overline{S0}$ কোড 001 হলে তা প্রকাশ করে I/O রিড সাইকেল। ফলে তা 8288 প্রসেসরে ডিকোড হয়ে $\overline{IORC}$ আউটপুট উৎপাদন করে।

8288 দ্বারা এ সকল সিগন্যাল ছাড়াও DEN, DT/$\overline{R}$ এবং ALE সিগন্যাল উৎপাদিত হয়। এ তিনটি সিগন্যাল মিনিমাম মোড কনফিগারেশনের সিগন্যালের মতো একই কাজ করে। এ সেট সিগন্যালসমূহ মাল্টিবাস সিস্টেমের সাথে সামঞ্জস্যপূর্ণ।

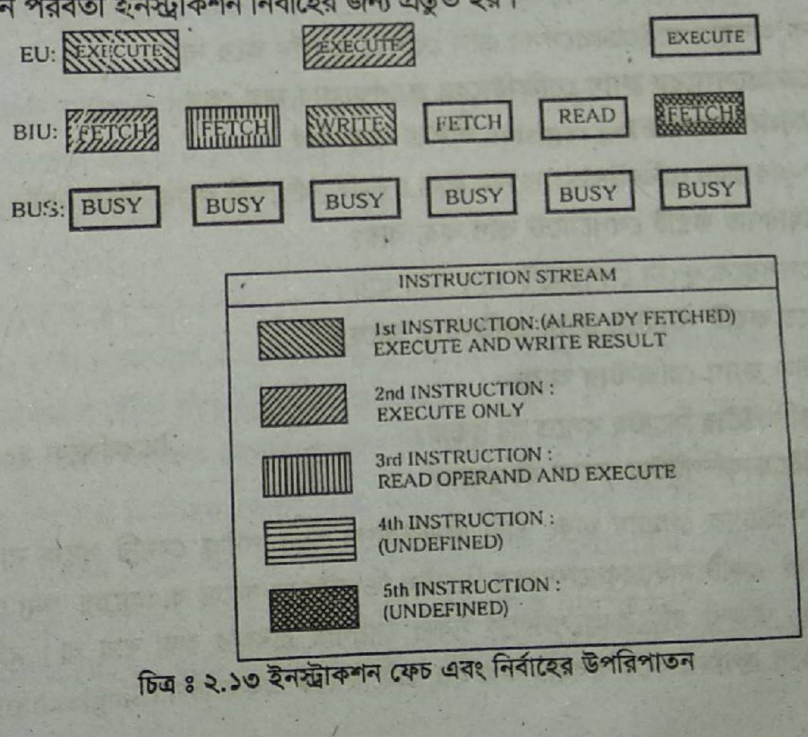
কিউ স্ট্যাটাস সিগন্যালসমূহ (Queue Status Signals) ঃ ম্যাক্সিমাম মোড সিস্টেমে দুটো নতুন কিউ স্ট্যাটাস সিগন্যাল QS0 এবং QS1 উৎপাদিত হয়। এ দুটো সিগন্যাল একত্রিত হয়ে কিউ স্ট্যাটাস কোড (Queue Status Code), QS1, QS0 উৎপাদন করে। এ কোড বহিস্থ সার্কিটকে বলে কোনো প্রকার তথ্য কিউ হতে পূর্ববর্তী ক্লক সাইকেল হতে দূর করা হবে। নিচে এই চার প্রকার আলাদা কিউ স্ট্যাটাস দেখানো হলো ঃ

কোডসমূহ		কিউ এর অবস্থান (Queue Status)
QS0	QS1	
0	0	কোনো কাজ হবে না। শেষ ক্লক সাইকেলে কিউ হতে কিছু নেয়া হবে না।
0	1	প্রথম বাইট। ইনস্ট্রাকশনের প্রথম বাইট কিউ হতে নেয়া হবে।
1	0	কিউ খালি। স্থানান্তর ইনস্ট্রাকশনের নির্বাহের ফলে কিউটি পুনরায় প্রারম্ভিক হবে।
1	1	পর্যায়ক্রমিক বাইট। কিউ হতে সাব-সিকুয়েন্ট (Sub-sequent) বাইট নেয়া হবে।

লোকাল বাস কন্ট্রোল সিগন্যালসমূহ রিকোয়েস্ট/গ্রান্ট সিগন্যালসমূহ (Local Bus Control Signals Request/Grant Signals) ঃ ম্যাক্সিমাম মোড ইন্টারফেস সিস্টেমে মিনিমাম মোড HOLD, HLDA সিগন্যালও পরিবর্তিত হয়। এ নতুন সিগন্যালকে রিকোয়েস্ট/গ্রান্ট লাইন (Request/Grant Lines) $\overline{RQ}$ / $\overline{GT0}$ এবং $\overline{RQ}$ / $\overline{GT1}$ বলে। এর মাধ্যমে অগ্রগণ্যতার (Prioritized) ভিত্তিতে লোকাল বাস গঠনতন্ত্র ব্যবহার করা যায়।

২.৬ ইন্টেল ৮০৮৬ মাইক্রোপ্রসেসরের ইনস্ট্রাকশন নির্বাহের পর্যায়ক্রমসমূহ (The instruction execution sequence of 8086 microprocessor) ঃ

স্বাভাবিক সিস্টেম অপারেশনে 8086 প্রসেসর প্রোগ্রাম মেমরি হতে একের পর এক ইনস্ট্রাকশন ফেচ এবং নির্বাহ করে। একটি ইনস্ট্রাকশন ফেচ হওয়ার পর তা 8086 প্রসেসরে ডিকোড হয় এবং যদি তার প্রয়োজনীয় অপারেন্ড অভ্যন্তরীণ রেজিস্টার অথবা ডাটা মেমরি হতে পঠন হয়। ইনস্ট্রাকশনের কার্যাবলি চিহ্নিত করা হলে কার্য সম্পাদনের পর তা পুনরায় অভ্যন্তরীণ রেজিস্টার অথবা ডাটা মেমরি লোকেশনে ফিরে যায়। 8086 এখন পরবর্তী ইনস্ট্রাকশন নির্বাহের জন্য প্রস্তুত হয়।



চিত্র ঃ ২.১৩ ইনস্ট্রাকশন ফেচ এবং নির্বাহের উপরিপাতন

চিত্রে 8086 প্রসেসরের ইনস্ট্রাকশন ফেচ এবং এক্সিকিউশনের বিস্তারিত বিবরণ ব্যাখ্যা করা হলো। এখানে মনে রাখতে হবে, EU পূর্ববর্তী প্রথম ইনস্ট্রাকশন নির্বাহ করে, BIU দ্বিতীয় সিকুয়েনশিয়াল ইনস্ট্রাকশন সিস্টেম বাস হতে গ্রহণ করে ফেচ করে। এরপর তৃতীয় ইনস্ট্রাকশন ফেচ হয় এবং কিউতে রাখা হয়। তৃতীয়টি নির্বাহের সময়, দ্বিতীয়টি কিউ-এর আউটপুটে থাকবে। এটা কিউ হতে EU দ্বারা গৃহীত হবে এবং নির্বাহ হবে। একই সময়ে থাকবে BIU বাস ব্যবহার করে মেমরিতে প্রথম ইনস্ট্রাকশনের ফলাফল লিখে রাখে। পরবর্তী সময়ে চতুর্থ ইনস্ট্রাকশন BIU-এর মাধ্যমে নির্বাহ হয় এবং কিউতে রাখা হয়। পঞ্চম ইনস্ট্রাকশনের সময় বাস হতে তৃতীয় ইনস্ট্রাকশনের অপারেন্ডটি পড়া হয়। সবশেষে তৃতীয় ইনস্ট্রাকশন নির্বাহ হয় এবং পঞ্চম ইনস্ট্রাকশন ফেচ হয়। এ সময়ে চারটি নতুন ইনস্ট্রাকশন কিউতে ফেচ এবং লোড হয় এবং তিনটি ইনস্ট্রাকশন নির্বাহ করে।

২.৭ 8086 এবং 8088 এর মধ্যে পার্থক্য (Difference between 8086 and 8080 microprocessor) :

8086 মাইক্রোপ্রসেসর	8088 মাইক্রোপ্রসেসর
(i) D_{15}–D_0 পর্যন্ত ১৬টি ডাটা বাস ব্যবহৃত হয়। একসাথে ১৬-বিটের ডাটা ট্রান্সফার হওয়া সম্ভব।	(i) D_7–D_0 পর্যন্ত ৮টি ডাটা বাস ব্যবহৃত হয়। একসাথে ৮-বিটের ডাটা ট্রান্সফার হওয়া সম্ভব।
(ii) মেমরির অড বা হাই-অর্ডার বাস ব্যাংককে সিলেকশনের জন্য $\overline{BHE}$ সিগন্যাল ব্যবহৃত হয়।	(ii) আলাদা কোনো মেমরি ব্যাংক ব্যবহৃত হয় না বিধায় $\overline{BHE}$ সিগন্যাল ব্যবহৃত হয় না।।
(iii) মেমরি বা I/O-কে সিলেকশনের জন্য $M/\overline{IO}$ পিনটি ব্যবহৃত হয়।	(iii) মেমরি বা I/O-কে সিলেকশনের জন্য $IO/\overline{M}$ পিনটি ব্যবহৃত হয়।
(iv) সিস্টেমে ৫১২ কিলোবাইট রেঞ্জের ইভেন ও অড ব্যাংক নামে ২টি মেমরি ব্যাংক ব্যবহৃত হয়।	(iv) সিস্টেমে ১ মেগাবাইটের মেমরি ব্যবহৃত হয়।
(v) ৬ বাইটের একটি ইনস্ট্রাকশন কিউ ব্যবহৃত হয়।	(v) ৪ বাইটের একটি ইনস্ট্রাকশন কিউ ব্যবহৃত হয়।

অনুশীলনী-২

অতি সংক্ষিপ্ত প্রশ্নোত্তর :

১। **স্বাভাবিক অবস্থায় মাইক্রোপ্রসেসর কোন বৈশিষ্ট্য প্রদর্শন করে না?**
অথবা, ৮০৮৬ মাইক্রোপ্রসেসরের মূল বৈশিষ্ট্য কী কী? [বাকাশিবো-২০০৪]

উত্তর : স্বাভাবিক অবস্থায় মাইক্রোপ্রসেসর এসি বৈশিষ্ট্য প্রদর্শন করে না।

ইন্টেল ৮০৮৬ মাইক্রোপ্রসেসরের ফ্ল্যাগ রেজিস্টারের ফ্ল্যাগগুলোর নাম লেখ। [বাকাশিবো-২০০৩]
অথবা, 8086 মাইক্রোপ্রসেসরের Flag register গুলোর নাম লেখ। [বাকাশিবো-২০১৬(পরি)]

উত্তর : 8086 μP-এর ফ্ল্যাগ রেজিস্টারগুলোর নাম হলো : ক্যারি, অক্সিলারি ক্যারি, জিরো, সাইন এবং প্যারিটি ইত্যাদি ফ্ল্যাগ রয়েছে।

8086 প্রসেসরকে সাধারণত কয়টি সেগমেন্টে ভাগ করা যায়?

উত্তর : 8086 প্রসেসরকে দু'টো সেগমেন্টে ভাগ করা যায়।

8086 মাইক্রোপ্রসেসরে কয়টি স্ট্যাটাস ফ্ল্যাগ রেজিস্টার আছে?

উত্তর : 9টি স্ট্যাটাস ফ্ল্যাগ রেজিস্টার আছে।

সিঙ্গেল চিপস মাইক্রোকম্পিউটার সিস্টেম বলতে কী বুঝায়?
অথবা, Single chip মাইক্রোকম্পিউটার বলতে কী বুঝায়? [বাকাশিবো-২০০৩, ০৪, ০৭, ০৮, ০৯, ১০, ১২] [বাকাশিবো-২০১৫(পরি)]

উত্তর : মাইক্রোকম্পিউটারে প্রোগ্রাম এবং ডাটা জমাকরণের জন্য পর্যাপ্ত মেমরি থাকে না এবং তাতে ইনপুট ও আউটপুট ডিভাইসও থাকে না। তাই একটি মাইক্রোপ্রসেসরকে সিস্টেম ডিজাইনের কাজে ব্যবহারের জন্য তার সাথে অনেকগুলো অন্য প্রকার চিপ ব্যবহার করতে হয়। এজন্য মাইক্রোপ্রসেসরকে সকল জায়গায় ব্যবহার করা যায় না। মাইক্রোপ্রসেসর এবং তার সহযোগী চিপকে একটি সাধারণ চিপে রূপান্তর করে ব্যবহার করা হয়, এই চিপকে একক চিপ (Single chip) মাইক্রোকম্পিউটার বলে।

৬। **মাল্টি চিপস মাইক্রোকম্পিউটার বলতে কী বুঝায়?** [বাকাশিবো-২০০৩, ০৮, ০৯, ১০, ১২]
অথবা, Multi chip microcomputer বলতে কী বুঝায়? [বাকাশিবো-২০০৬, ০৭, ১৫(পরি)]

উত্তর ঃ মাইক্রোপ্রসেসর এবং সহযোগী চিপকে যখন একটি চিপে রূপান্তর করা হয় এবং সেই চিপ দিয়ে একাধিক কাজ সম্পূর্ণ করা যায় তবে সেই চিপকে মাল্টি চিপস মাইক্রোকম্পিউটার বলা হয়।

৭। **$\overline{\text{TEST}}$ পিনটি কী ধরনের সিগন্যাল?**

উত্তর ঃ এটা 8088 মাইক্রোপ্রসেসরের ইনপুট সিগন্যাল।

৮। **MN/$\overline{\text{MX}}$ পিন উচ্চ হলে 8088µP কোন মোডে কাজ করে?**

উত্তর ঃ মিনিমাম মোডে কাজ করে।

৯। **8086µP-এ কয়টি মেমরি ব্যাংক থাকে?**

উত্তর ঃ 2টি মেমরি ব্যাংক থাকে।

১০। **মাইক্রোকন্ট্রোলার বলতে কী বুঝায়?** [বাকাশিবো-২০০৭, ১১]

উত্তর ঃ এটি একটি সিঙ্গেল চিপ বা IC, যার মধ্যে একত্রে Processor, RAM, ROM, I/O port এবং timer যুক্ত থাকে। যথা ঃ TV remote control, traffic control ইত্যাদি।

১১। **8086µP-এর BIU-এ কী ধরনের রেজিস্টার থাকে?**

উত্তর ঃ 8086 মাইক্রোপ্রসেসরের BIU-এ FIFO রেজিস্টার থাকে।

১২। **8086µP বেসড সিস্টেমে মেমরিকে কয়টি সেগমেন্টে ভাগ করা যায়?**

উত্তর ঃ 8086µP-এর মেমরিকে ৪টি সেগমেন্টে ভাগ করা যায়।

১৩। **8086µP-এর Sing flag কখন সেট হয়?**

উত্তর ঃ অ্যারিথমেটিক অপারেশনের ফলে MSB যদি নেগেটিভ হয় তবে SF সেট হয়।

১৪। **Direction flag কোন অপারেশনের দিক নির্দেশ করে?**

উত্তর ঃ লজিক অপারেশনের দিক নির্দেশ করে।

১৫। **20-বিট অ্যাড্রেস বাস থাকায় 8086µP কত বাইট মেমরিকে অ্যাড্রেস করতে পারে?**

উত্তর ঃ মেগাবাইট মেমরিকে অ্যাড্রেস করতে পারে।

১৬। **8086µP-এর ম্যাক্সিমাম মোডে কয়টি নতুন কিউ তৈরি হয়?**

উত্তর ঃ 8086µP-এর Maximum Mode-এ 2টি নতুন কিউ তৈরি হয়।

১৭। **8086 মাইক্রোপ্রসেসরের রেজিস্টার গাঠনিক চিত্রকে কয় ভাগে ভাগ করা যায়?**

উত্তর ঃ ৩টি ভাগে ভাগ করা যায়।

১৮। **8086 মাইক্রোপ্রসেসরের কয়টি লাইনকে অ্যাড্রেস বাস হিসাবে ব্যবহার করা হয়?**

উত্তর ঃ 20টি লাইনকে অ্যাড্রেস বাস হিসাবে ব্যবহার করা হয়।

১৯। **8088 মাইক্রোপ্রসেসরের সিগন্যালসমূহকে কয় ভাগে ভাগ করা যায়?**

উত্তর ঃ তিন ভাগে ভাগ করা যায়।

২০। **দুটি Embedded মাইক্রোকন্ট্রোলারের নাম লেখ।** [বাকাশিবো-২০০৪, ০৬]

উত্তর ঃ দুটি Embedded মাইক্রোকন্ট্রোলার হলো ঃ Zilog-Z8, Intech MC551 এবং Motorola 68HC11.

২১। **৮০৮৬ মাইক্রোপ্রসেসরের মেমরি কন্ট্রোল সিগন্যালের কাজ লেখ।** [বাকাশিবো-২০০৪]
অথবা, মিনিমাম ও ম্যাক্সিমাম মোডে ব্যবহৃত মেমরি কন্ট্রোল সিগন্যালের ব্যবহার লেখ। [বাকাশিবো-২০০৮]

উত্তর ঃ সিঙ্গেল প্রসেসর সিস্টেম মিনিমাম মোডে কাজ করে। মাল্টিপ্রসেসর সিস্টেম ম্যাক্সিমাম মোডে পরিচালিত হয়। ম্যাক্সিমাম মোড অপারেশনের ক্ষেত্রে 8086-এর সাথে ব্যবহৃত 8288 বাস কন্ট্রোলার কন্ট্রোল সিগন্যাল সরবরাহ করে। 8086 MN/$\overline{\text{MX}}$ পিনের লেভেল দিয়ে অপারেটিং মোড নির্ধারিত হয়। 24 থেকে 31 পর্যন্ত পিনসমূহ দুটি ভিন্ন সিগন্যাল সেট প্রদান করে। এর মধ্যে একটি মিনিমাম মোডের জন্য অন্যটি ম্যাক্সিমাম মোডের জন্য সিগন্যাল প্রদান করে থাকে।

[বাকাশিবো-২০০৫, ০৬, ০৮, ১০, ১২, ১৫(পরি)]

২২। **Embedded microcontroller বলতে কী বুঝায়?**

উত্তর ঃ সিঙ্গেল চিপ মাইক্রোকন্ট্রোলারের অপর নাম Embedded কন্ট্রোলার। কারণ, মাইক্রোকন্ট্রোলারের মধ্যে RAM, ROM, I/O port ইত্যাদি Embedded অবস্থায় থাকে।

২৩। **8086μP-এর কোন ইউনিটটি ইনস্ট্রাকশন নির্বাহের কাজ করে?**

[বাকাশিবো-২০০৯, ১১]

উত্তর ঃ এক্সিকিউশন ইউনিট (EU)-টি ইনস্ট্রাকশন নির্বাহের কাজ করে।

২৪। **Code Segment কী কাজে ব্যবহৃত হয়?**

উত্তর ঃ মেমরির কোড সেগমেন্ট প্রোগ্রামের ইনস্ট্রাকশন ধারণ করে। CS-এর তথ্য মেমরিতে চলতি কোড সেগমেন্টের প্রারম্ভিক লোকেশন চিহ্নিত করে। এ কার্যকর কোড সেগমেন্ট অ্যাক্সেস করার জন্য 8086-কে অবশ্যই 20-বিটের বাস্তব অ্যাড্রেস উৎপাদন করতে হবে। CS রেজিস্টারের নতুন মান অনুসারে কার্যকর কোড সেগমেন্টকে একটি ইনস্ট্রাকশন নির্বাহের মাধ্যমে পরিবর্তন করা যায়। এ কারণে 64kB মেমরির যে-কোনো সেগমেন্টকে আমরা ব্যবহার করতে পারি।

[বাকাশিবো-২০০৯]

২৫। **8088 মাইক্রোপ্রসেসরের S_2, S_1, S_0-Signal-এর Decoding table দেখাও।**

[বাকাশিবো-২০১৫(পরি)]

অথবা, $\overline{S_2}$, $\overline{S_1}$, $\overline{S_0}$ সিগন্যালের ডিকোডিং টেবিল দেখাও।

উত্তর ঃ

$\overline{S2}$,	$\overline{S1}$,	$\overline{S0}$	কার্যাবলি	মন্তব্য
0	0	0	Interrupt Acknowledge	
0	0	1	Read I/O Port	
0	1	0	Write I/O Port	
0	1	1	Halt	8088 is going to halt
1	0	0	Code Access	Instruction fetch
1	0	1	Read Memory	
1	1	0	Write Memory	
1	1	1	Passive	No bus activity by 8088

২৬। **Program counter-এর কাজ কী?**

[বাকাশিবো-২০১৫]

অথবা, প্রোগ্রাম কাউন্টার এর কাজ কী?

[বাকাশিবো-২০১৬(পরি)]

উত্তর ঃ মাইক্রোপ্রসেসরে প্রোগ্রাম কাউন্টারের কাজ হলো প্রোগ্রামের ধারাবাহিকতা রক্ষা করা, পর্যায়ক্রমিক মেমরি লোকেশনে অ্যাড্রেস পাঠানো ও ইনস্ট্রাকশনের ধারাবাহিকতা রক্ষা করা।

২৭। **Microprocessor-এর Bit সংখ্যা বলতে কী বুঝায়?**

[বাকাশিবো-২০১৫, ২০১৬(পরি)]

উত্তর ঃ যে-কোনো মাইক্রোপ্রসেসরের কর্মদক্ষতা নির্ভর করে ঐ মাইক্রোপ্রসেসরের বিট সংখ্যার উপর। বিভিন্ন বিটের মাইক্রোপ্রসেসর রয়েছে। মাইক্রোপ্রসেসর অসংখ্য বিটবিশিষ্ট হয়; যেমন– ৮ বিট, ১৬ বিট, ৩২ বিট অথবা ৬৪ বিট ইত্যাদি।

২৮। **ইনস্ট্রাকশন কিউ এর কাজ কী?**

অথবা, ইনস্ট্রাকশন কিউ এর কাজ লেখ।

[বাকাশিবো-২০১৫, ১৬(পরি), ১৮]

অথবা, Instruction queue-এর কাজ লেখ।

[বাকাশিবো-২০১৪, ১৭(পরি)]

অথবা, Instruction queue-এর কাজ কী?

[বাকাশিবো-২০১৪, ১৭(পরি)]

[বাকাশিবো-২০১৭]

উত্তর ঃ এটি BIU থেকে ইনস্ট্রাকশন গ্রহণ করে এবং FIFO পদ্ধতিতে EU তে ইনস্ট্রাকশন প্রেরণ করে।

২৯। **8086 মাইক্রোপ্রসেসরের স্ট্যাটাস পিনগুলোর নাম লিখ।**

[বাকাশিবো-২০১৮]

উত্তর ঃ 8086 মাইক্রোপ্রসেসরের স্ট্যাটাস পিনগুলোর হল S_0, S_1 এবং S_2 এবং এদের পিন নম্বর হল 26, 27 এবং 28 নং পিন।

সংক্ষিপ্ত প্রশ্নোত্তর ঃ

১। **8086µP-এর পাওয়ার সরবরাহের প্রয়োজনীয় বিষয়সমূহ লেখ।**

উত্তর ঃ **পাওয়ার সরবরাহের প্রয়োজনীয় বিষয়বস্তু (Power Supply Requirements) ঃ** ইন্টেল 8086 এবং 8088 উভয় মাইক্রোপ্রসেসরের জন্য ± 10% টলারেন্স বিশিষ্ট + 5.0 V পাওয়ার সরবরাহের প্রয়োজন। 8086 মাইক্রোপ্রসেসর সাপ্লাই হতে সর্বোচ্চ 360 mA এবং 8086 প্রসেসর 340 mA কারেন্ট গ্রহণ করে। উভয় প্রসেসর সর্বনিম্ন 32°F এবং সর্বোচ্চ 180°F তাপমাত্রায় কাজ করে। এ সীমার তাপমাত্রায় তা শীত এবং গ্রীষ্মে বাহিরে ব্যবহার করা যায় না। এ অসুবিধা দূরীকরণের জন্য CMOS সংস্করণ চালু হয়েছে। CMOS সংস্করণে 10 mA অপারেটিং কারেন্টের প্রয়োজন হয় এবং তা 40°F হতে + 225°F তাপমাত্রায় কাজ করতে পারে।

২। **8086/8088 µP-এর মিনিমাম ও ম্যাক্সিমাম মোড সিগন্যালসমূহের নাম লেখ।** [বাকাশিবো-২০০৮]
অথবা, Intel 8086 মাইক্রোপ্রসেসরের Maximum মোডে ব্যবহৃত পিনগুলো লেখ। [বাকাশিবো-২০০৮]
অথবা, ইন্টেল 8086 মাইক্রোপ্রসেসরের Maximum ও Minimum mode এর সিগন্যালসমূহ কী কী? [বাকাশিবো-২০০৪]
অথবা, 8086 মাইক্রোপ্রসেসরে শুধুমাত্র Maximum mode-এ ব্যবহৃত Signal-গুলোর নাম লেখ। [বাকাশিবো-২০১৪]

উত্তর ঃ

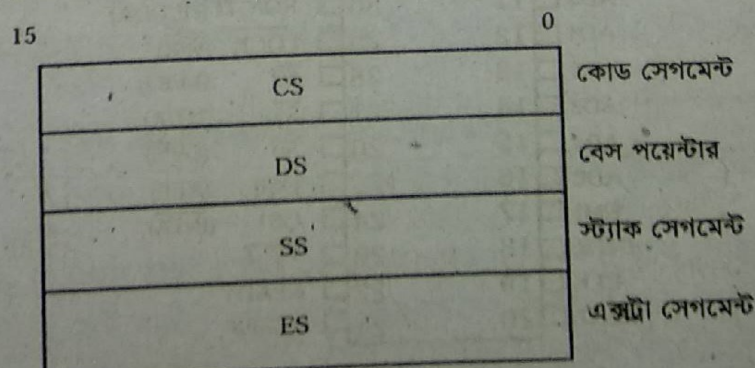
AD15-AD0
A19/S6-A16/S3
$\overline{BHE}$ /S7
MN/$\overline{MX}$
$\overline{RD}$
$\overline{TEST}$
READY
RESET
NMI
INTR
CLK
V_{cc}
GND

৩। **8086/8088 µP-এ মিনিমাম ও ম্যাক্সিমাম মোডের প্রয়োগ উল্লেখ কর।** [বাকাশিবো-২০০৮, ১১]
অথবা, ৮০৮৬ মাইক্রোপ্রসেসরের শুধুমাত্র মিনিমাম মোডে ব্যবহৃত সিগন্যালগুলোর সংক্ষিপ্ত বর্ণনা দাও। [বাকাশিবো-২০০৪]
অথবা, 8086 এর ম্যাক্সিমাম মোড বলতে কী বুঝায়? [বাকাশিবো-২০১২]

উত্তর ঃ 8088 মাইক্রোপ্রসেসর দু'টি ভিন্ন অপারেটিং মোডে কাজ করতে পারে। একটি মিনিমাম এবং অপরটি ম্যাক্সিমাম অপারেটিং মোড। MN/$\overline{MX}$ পিন সিগন্যাল দিয়ে মাইক্রোপ্রসেসরের অপারেটিং মোড নির্ধারণ করা হয়। সিগন্যালটি অ্যাকটিভ নিম্ন হলে মিনিমাম এবং অ্যাকটিভ উচ্চ হলে ম্যাক্সিমাম মোডে কাজ করবে।

৪। **8086µP-এর সেগমেন্ট রেজিস্টার-এর চিত্র আঁক।** [বাকাশিবো-২০০৭, ১১]
অথবা, 8086 প্রসেসরের ফ্লাগ রেজিস্টারের ডায়াগ্রাম অংকন কর।

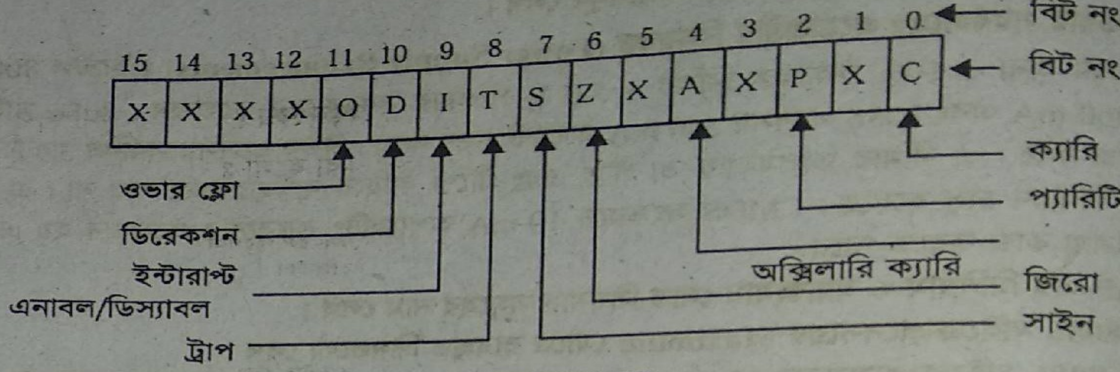
উত্তর ঃ নিচের চিত্রে 8086 প্রসেসরের সেগমেন্ট রেজিস্টারসমূহ দেখানো হলো ঃ



চিত্র ঃ সেগমেন্ট রেজিস্টার

৫। **8086µP-এর স্ট্যাটাস ফ্লাগের বিভিন্ন অংশ চিহ্নিত কর।**

উত্তর ঃ



চিত্র ঃ ইন্টেল 8086-এর স্ট্যাটাস ফ্ল্যাগ

৬। **8086µP-এর অ্যাড্রেস/ডাটা বাস সম্পর্কে লেখ।**

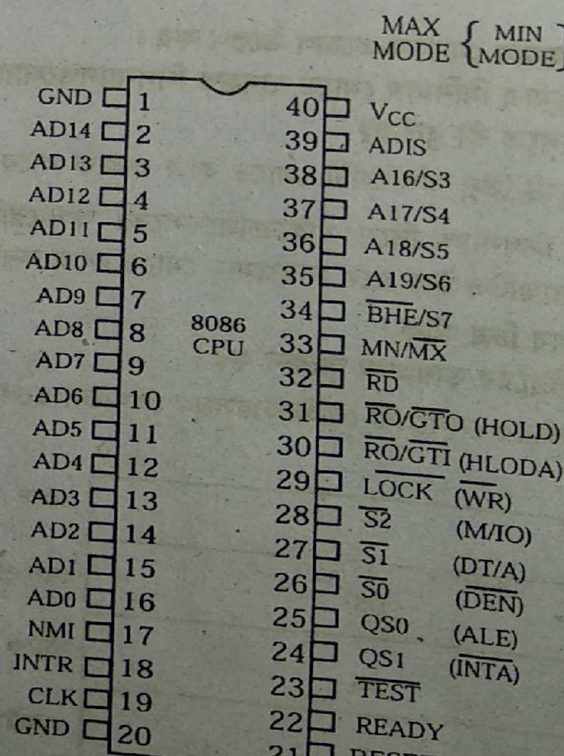
উত্তর ঃ 8086 প্রসেসরভিত্তিক সিস্টেম লাইনে অ্যাড্রেস/ডাটা বাস দুটো কাজ সম্পাদন করে। অ্যাড্রেস বাস মেমরি এবং পোর্টের অ্যাড্রেস বহন করে। অ্যাড্রেস বাস 20-বিট লম্বা এবং তা A0 থেকে A19 পর্যন্ত। এখানে A19 MSB-কে A0 LSB প্রকাশ করে। 20-বিট অ্যাড্রেস বাস থাকায় 8086 প্রসেসর 1 M বাইট মেমরি অ্যাড্রেস করতে পারে।

16-বিট প্রশস্ত ডাটা বাস D0 থেকে D15 পর্যন্ত, প্রকৃতপক্ষে অ্যাড্রেস বাস A0 থেকে A15-এর সাথে মাল্টিপ্লেক্স করা থাকে। এ বাসের D15 বিটটি MSB এবং D0 বিটটি LSB। যখন ডাটা বাস হিসাবে কাজ করে, তারা রিড/রাইট ডাটা মেমরি ইনপুট/আউটপুট ডিভাইসের জন্য ডাটা বহন করে। এ বাসের মাধ্যমে ইন্টারাপ্ট কন্ট্রোলারের জন্য ইন্টারাপ্ট কোডও বহন করা হয়।

৭। **8086 মাইক্রোপ্রসেসরের Pin diagram অঙ্কন কর।** [বাকাশিবো-২০১২,

অথবা, 8086µP-এর Signal Diagram-অঙ্কন কর। [বাকাশিবো-২০১৭(

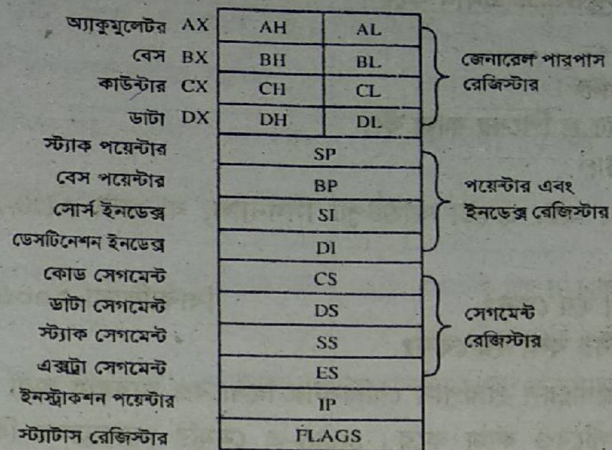
উত্তর ঃ নিচের চিত্রে 8086 প্রসেসরের পিন ডায়াগ্রাম দেখানো হলো ঃ



চিত্র ঃ 8086 মাইক্রোপ্রসেসরের পিন ডায়াগ্রাম

৮। **8086-এর রেজিস্টার স্কিমেটিক ডায়াগ্রাম অংকন কর।** [বাকাশিবো-২০১২, পরি-১২]
অথবা, ইন্টেল ৮০৮৬ মাইক্রোপ্রসেসরের রেজিস্টার স্ট্রাকচার অঙ্কন করে দেখাও। [বাকাশিবো-২০০৫]
অথবা, 8086-এর Register structure অঙ্কন কর। [বাকাশিবো-২০১৪]
অথবা, 8086 μP-এর রেজিস্টার আর্কিটেকচার অঙ্কন কর। [বাকাশিবো-২০০৮, ০৯]
অথবা, Intel ফ্যামিলি মাইক্রোপ্রসেসরের সাধারণ রেজিস্টার স্ট্রাকচার অঙ্কন কর। [বাকাশিবো-২০০৪, ০৯, ১০, ১২]

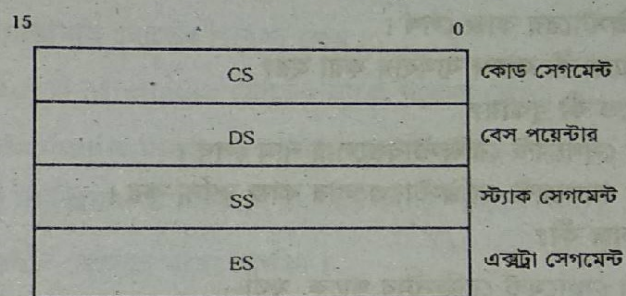
উত্তর ঃ নিচে 8086 প্রসেসরের রেজিস্টার অবকাঠামোর চিত্র অংকন করা হলো ঃ



চিত্র ঃ ইন্টেল-8086 রেজিস্টার স্কিমেটিক ডায়াগ্রাম

৯। **8086 প্রসেসরের মেমরি সেগমেন্টের চিত্র অংকন করে চিহ্নিত কর।** [বাকাশিবো-২০০৪, ০৫, ০৮, ০৯, পরি-০৯]

উত্তর ঃ নিচের চিত্রে 8086 প্রসেসরের সেগমেন্ট রেজিস্টারসমূহ দেখানো হলো ঃ



চিত্র ঃ সেগমেন্ট রেজিস্টার

১০। **কিউ স্ট্যাটাস সিগন্যালসমূহ বর্ণনা কর।**
অথবা, Instruction কিউ এর কাজ বর্ণনা কর। [বাকাশিবো-২০০৬, ১১(পরি), ১৩, ১৪, ১৪(পরি)]
অথবা, 8086 এর ইনস্ট্রাকশন সিকুয়েন্স বর্ণনা কর। [বাকাশিবো-২০০৬]
অথবা, 8086 μP এর প্রিফেচ ইনস্ট্রাকশন কিউ কী? [বাকাশিবো-২০১০]

উত্তর ঃ ম্যাক্সিমাম মোড সিস্টেমে দুটো নতুন কিউ স্ট্যাটাস সিগন্যাল QS0 এবং QS1 উৎপাদিত হয়। এ দুটো সিগন্যাল একত্রিত হয়ে কিউ স্ট্যাটাস কোড (Queue Status Code), QS1, QS0 উৎপাদন করে। এ কোড বহিস্থ সার্কিটকে বলে কোনো প্রকার তথ্য কিউ হতে পূর্ববর্তী ক্লক সাইকেল হতে দূর করা হবে। নিচে এই চার প্রকার আলাদা কিউ স্ট্যাটাস দেখানো হলো ঃ

কোডসমূহ		কিউ এর অবস্থান (Queue Status)
QS0	QS1	
0	0	কোনো কাজ হবে না। শেষ ক্লক সাইকেলে কিউ হতে কিছু নেয়া হবে না।
0	1	প্রথম বাইট। ইনস্ট্রাকশনের প্রথম বাইট কিউ হতে নেয়া হবে।
1	0	কিউ খালি। স্থানান্তর ইনস্ট্রাকশনের নির্বাহের ফলে কিউটি পুনরায় প্রারম্ভিক হবে।
1	1	পর্যায়ক্রমিক বাইট। কিউ হতে সাব-সিকুয়েন্ট (Sub-sequent) বাইট নেয়া হবে।

[বাকাশিবো-২০০৮, ১৩]

১১। **BHE সিগন্যালের কাজ কী?** [বাকাশিবো-২০১৩]

অথবা, BHE -এর পিনের কাজ লেখ।

উত্তর ঃ এ সিগন্যালটি একটি ইনস্ট্রাকশনের প্রথম ক্লক সাইকেলে ব্যবহৃত হয়। 8086 পঠন, লিখন এবং ইন্টারাপ্ট অবগত সাইকেলসমূহে উচ্চক্রমের ডাটা বাইট বাসে পাঠায় এবং এ সময়ে সিগন্যালের মান নিম্ন হবে। $\overline{BHE}$ এবং AD0 সিগন্যাল ব্যবহার করে মেমরি ব্যাংক নির্বাচন করা যায়। অন্য সকল সাইকেলে $\overline{BHE}$ /S7 পিনটি S7 হিসাবে ব্যবহৃত হয় ও প্রথম ক্লক সাইকেলে আউটপুট লেভেলকে প্রদান করে।

[বাকাশিবো-২০০৭, পরি-০৭, ১১]

১২। **ALE সিগন্যালের কাজ কী?** [বাকাশিবো-২০১৭(পরি)]

অথবা, ALE সিগন্যালের কাজ লেখ। [বাকাশিবো-২০০৭, ১৬]

অথবা, 8086-এর M/IO এবং ALE পিনের কাজ কী? [বাকাশিবো-২০১৪, ১৩]

অথবা, ALE Pin-এর কাজ লেখ।

উত্তর ঃ ALE পিন নং 25 : এটা একটা আউটপুট সিগন্যাল, যা দ্বারা AD0-AD15-কে A0-A15 এবং D0-D15 সিগন্যালে ডিমাল্টিপ্লেক্স করে।

১৩। **CX-কে Counter register বলা হয় কেন?** [বাকাশিবো-২০০৬, ১২, ১৪, ১৫, ১৬(পরি), ১৭(পরি)]

অথবা, CX-কে কাউন্টার রেজিস্টার বলা হয় কেন? [বাকাশিবো-২০০৩]

উত্তর ঃ CX রেজিস্টারকে জেনারেল পারপাস রেজিস্টার হিসাবেও ব্যবহার করা হয়। এটি জেনারেল পারপাস ছাড়াও স্পেশাল পারপাস রেজিস্টার হিসাবেও কাজ করে। 8086-এ মেমরি অ্যাড্রেসের হিসাব ও গণনা করার জন্য সেগমেন্ট রেজিস্টারের কনটেন্ট এবং কার্যকরী মেমরি অ্যাড্রেস ব্যবহার করা হয়। একাধিকবার পুনরাবৃত্তিকারী ইনস্ট্রাকশনের ক্ষেত্রে CX রেজিস্টার কাউন্টার হিসাবে কাজ করে। ইনস্ট্রাকশন নির্বাহের কাজ শেষ হলে CX রেজিস্টারের কনটেন্ট শূন্য হয়ে যায়।

১৪। **সেগমেন্ট রেজিস্টার কী?** [বাকাশিবো-২০০৪, ১১, ১২]

অথবা, 8086 এর সেগমেন্ট রেজিস্টারের কাজ লেখ। [বাকাশিবো-২০০৪, ০৭, ১২]

অথবা, সেগমেন্ট রেজিস্টারগুলোকে কী কাজে ব্যবহার করা হয়? [বাকাশিবো-২০০৭, ০৯]

অথবা, সেগমেন্ট রেজিস্টার বলতে কী বুঝায়? [বাকাশিবো-২০০৮]

অথবা, 8086 মাইক্রোপ্রসেসরের সেগমেন্ট রেজিস্টারগুলোর নাম লেখ। [বাকাশিবো-২০১১]

অথবা, 8086 মাইক্রোপ্রসেসরের সেগমেন্ট রেজিস্টারগুলোর কাজ বর্ণনা কর। [বাকাশিবো-২০১১]

অথবা, সেগমেন্ট রেজিস্টারের কাজ কী? [বাকাশিবো-২০১৩]

উত্তর ঃ 8086-এ চার ধরনের সেগমেন্ট রেজিস্টার থাকে, যথা–

(i) কোড সেগমেন্ট রেজিস্টার (Code Segment Register), CS

(ii) ডাটা সেগমেন্ট রেজিস্টার (Data Segment Register), DS

(iii) স্ট্যাক সেগমেন্ট রেজিস্টার (Stack Segment Register), SS

(iv) এক্সট্রা সেগমেন্ট রেজিস্টার (Extra Segment Register), ES ইত্যাদি।

স্ট্যাক ইনস্ট্রাকশন নির্বাহকালে (যেমন– PUSH, POP, CALL, বা RETURN) স্ট্যাক পয়েন্টার (SP)-এর কনটেন্ট এবং স্ট্যাক সেগমেন্ট রেজিস্টার (SS)-এর কনটেন্ট স্ট্যাক লোকেশনের অ্যাড্রেস প্রদানের জন্য যোগ হয়।

ইনডেক্স রেজিস্টার SI এবং DI একত্রে DS এবং ES-এর সাথে মিলিতভাবে স্ট্রিং (String) অপারেশন সম্পন্ন করে। প্রকৃত সোর্স স্ট্রিং অ্যাড্রেস গণনার জন্য SI এবং DS-এর কনটেন্ট যোগ করা হয়। প্রকৃত ডেস্টিনেশন স্ট্রিং অ্যাড্রেস গণনার জন্য DI এবং ES-এর কনটেন্ট যোগ করা হয়।

১৫। **DX register-কে Data register বলা হয় কেন?**

অথবা, DX-কে ডাটা রেজিস্টার বলা হয় কেন? বুঝিয়ে লেখ। [বাকাশিবো-২০০৭, ১২, ১৪]

অথবা, DX-রেজিস্টারকে ডাটা রেজিস্টার বলা হয় কেন? [বাকাশিবো-২০০৫]

[বাকাশিবো-২০০৭]

উত্তর ঃ DX রেজিস্টার জেনারেল পারপাস রেজিস্টার হিসাবে কাজ করে এবং স্পেশাল রেজিস্টার হিসাবেও কাজ করে। I/O ইনস্ট্রাকশন ব্যবহার করে I/O পোর্ট এবং মেমরির মধ্যে ডাটা স্থানান্তরকালে DX রেজিস্টার মেমরি অ্যাড্রেসিং এর জন্য ব্যবহৃত হয়, তাই DX-কে ডাটা রেজিস্টার বলা হয়।

১৬। **8086 ও 8088 এর মধ্যে মাঝে পার্থক্য লেখ।** [বাকাশিবো-২০০৪, ০৭, ০৯, ১০, ১১, ১২(পরি)]

অথবা, Intel-8086 ও Intel-8088 μP-এর পার্থক্য লেখ। [বাকাশিবো-২০১৫(পরি)]

অথবা, 8088 ও 8086 এর পার্থক্য লেখ। [বাকাশিবো-২০১৪]

উত্তর ঃ 8086 এবং 8088 এর মধ্যে পার্থক্য নিম্নরূপ ঃ

8086	8088
(i) D_{15}–D_0 পর্যন্ত ১৬টি ডাটা বাস ব্যবহৃত হয়। একসাথে ১৬-বিটের ডাটা ট্রান্সফার হওয়া সম্ভব।	(i) D_7–D_0 পর্যন্ত ৮টি ডাটা বাস ব্যবহৃত হয়। একসাথে ৮-বিটের ডাটা ট্রান্সফার হওয়া সম্ভব।
(ii) মেমরির অড বা হাই-অর্ডার বাস ব্যাংককে সিলেকশনের জন্য $\overline{BHE}$ সিগন্যাল ব্যবহৃত হয়।	(ii) আলাদা কোনো মেমরি ব্যাংক ব্যবহৃত হয় না বিধায় $\overline{BHE}$ সিগন্যাল ব্যবহৃত হয় না।।
(iii) মেমরি বা I/O-কে সিলেকশনের জন্য $M/\overline{IO}$ পিনটি ব্যবহৃত হয়।	(iii) মেমরি বা I/O-কে সিলেকশনের জন্য $IO/\overline{M}$ পিনটি ব্যবহৃত হয়।
(iv) সিস্টেমে ৫১২ কিলোবাইট রেঞ্জের ইভেন ও অড ব্যাংক নামে ২টি মেমরি ব্যাংক ব্যবহৃত হয়।	(iv) সিস্টেমে ১ মেগাবাইটের মেমরি ব্যবহৃত হয়।
(v) ৬ বাইটের একটি ইনস্ট্রাকশন কিউ ব্যবহৃত হয়।	(v) 8 বাইটের একটি ইনস্ট্রাকশন কিউ ব্যবহৃত হয়।

১৭। **মিনিমাম ও ম্যাক্সিমাম মোডের মধ্যে পার্থক্য লেখ।** [বাকাশিবো-২০০৯, ১৬(পরি), ১৭]

অথবা, 8086 এর মিনিমাম ও ম্যাক্সিমাম মোডের পার্থক্য লেখ। [বাকাশিবো-২০০৬, ০৭, ১০]

অথবা, 8086 μP এর Maximum ও Minimum মোডের মাঝে পার্থক্য লেখ। [বাকাশিবো-২০০৯, ১৪, ১৭(পরি)]

অথবা, Minimum mode ও Maximum mode-এর মাঝে পার্থক্য লেখ। [বাকাশিবো-২০১৫, ১৭, ১৭(পরি)]

অথবা, 8086 মাইক্রোপ্রসেসরের ম্যাক্সিমাম ও মিনিমাম মোডের মাঝে পার্থক্য লেখ। [বাকাশিবো-২০১৩, ১৮]

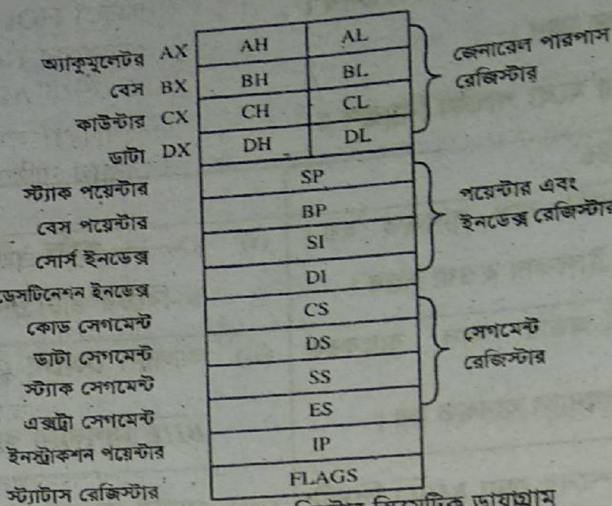
উত্তর ঃ মিনিমাম এবং ম্যাক্সিমাম মোডের মধ্যে পার্থক্য ঃ

মিনিমাম মোড	ম্যাক্সিমাম মোড
(i) $MN/\overline{MX}$ পিনটি হাই-সিগন্যালে ব্যবহৃত হয়।	(i) $MN/\overline{MX}$ পিনটি লো-সিগন্যালে ব্যবহৃত হয়।
(ii) ইউনি প্রসেসর সিস্টেম। এক্ষেত্রে কোন বাস কন্ট্রোলার ব্যবহৃত হয় না।	(ii) মাল্টি প্রসেসর সিস্টেম। এক্ষেত্রে 8288 নামক বাস কন্ট্রোলার ব্যবহৃত হয়।
(iii) শুধুমাত্র এই মোডের জন্য ৮টি পিন HOLD, HLDA, $\overline{WR}$, $M/\overline{IO}$, $DT/\overline{R}$, $\overline{DEN}$, ALE, $\overline{INTA}$ ব্যবহৃত হয়।	(iii) শুধুমাত্র এই মোডের জন্য ৮টি পিন $\overline{RQ/GTO}$, $\overline{RQ/GT1}$, $\overline{LOCK}$, $\overline{S2}$, $\overline{S1}$, $\overline{S0}$, QS_0, QS_1 ব্যবহৃত হয়।
(iv) মেমরি ও I/O কন্ট্রোল সিগন্যাল ALE, $\overline{RD}$, $\overline{WR}$, $M/\overline{IO}$, $DT/\overline{R}$, $\overline{DEN}$ এবং $\overline{BHE}$ সরাসরি মাইক্রোপ্রসেসর থেকে জেনারেট হয়।	(iv) মেমরি ও I/O কন্ট্রোল সিগন্যাল ALE, $\overline{MRDC}$, $\overline{MWTC}$, $\overline{AMWC}$, $\overline{IORC}$, $\overline{IOWC}$ $\overline{AIOWC}$, $DT/\overline{R}$, DEN বাস কন্ট্রোলারের মাধ্যমে এবং $\overline{BHE}$ মাইক্রোপ্রসেসর থেকে জেনারেট হয়।

[বাকাশিবো-২০১২(পরি), ১৬]

১৮। 8086 মাইক্রোপ্রসেসরের রেজিস্টার স্ট্রাকচার অঙ্কন কর।

উত্তর ঃ



চিত্র ঃ ইনটেল-8086 রেজিস্টার স্কিমেটিক ডায়াগ্রাম

১৯। 8085 মাইক্রোপ্রসেসরের তুলনায় 8086 মাইক্রোপ্রসেসরের ফ্লাগ বিটগুলোর কাজ উল্লেখ কর। [বাকাশিবো-২০১৩, ১৪]
[বাকাশিবো-২০০৫, ০৭, ১১, ১২, ১৪, ১৭(পরি)]

অথবা, 8086-এর ফ্লাগ রেজিস্টারের বিটগুলোর নাম লেখ। [বাকাশিবো-২০১৫(পরি), ১৬]

অথবা, 8086 μP-এর ফ্লাগ রেজিস্টারে ব্যবহৃত বিটগুলোর নাম লেখ।

অথবা, 8086 μP-এর যে-কোনো দুটি ফ্ল্যাগ রেজিস্টারের ব্যবহার লেখ। [বাকাশিবো-২০১৭(পরি)]

অথবা, 8086 μP-এর Flag register-এর কার্যকরী বিটগুলোর নাম লেখ।

উত্তর ঃ 8086-এ 16-বিটের 9টি স্ট্যাটাস ফ্লাগ থাকে। 8086-এ 8085-এর অনুরূপ ক্যারি, অক্সিলারি ক্যারি, জিরো, সাই এবং প্যারিটি ফ্লাগ থাকে। এটা ছাড়াও ইন্টারাপ্ট, ট্রাপ, ওভারফ্লো এবং ডিরেকশনাল নামে নতুন ফ্লাগসমূহ থাকে। যখ ডিরেকশন স্ট্যাটাস ফ্লাগ 1-এ সেট হয় তখন স্ট্রিং বাইট উচ্চ মেমরি অ্যাড্রেস হতে নিম্ন মেমরি অ্যাড্রেসে প্রবেশ করে এব ফ্লাগটি 0-তে সেট হলে স্ট্রিং বাইট নিম্ন মেমরি অ্যাড্রেস হতে উচ্চ মেমরি অ্যাড্রেসে প্রবেশ করে। এক্ষেত্রে SI এবং D রেজিস্টারের কনটেন্ট বর্ধিত হয়। ট্রাপ স্ট্যাটাস 8086-এ সিঙ্গেল স্টেপ মোডের সুযোগ সৃষ্টি করে দেয়। ইন্টারাপ্ট স্ট্যাটাস এ সেট হলে ইন্টারাপ্ট কার্যক্ষম হয় এবং 0-তে সেট হলে ইন্টারাপ্ট অক্ষম হয়।

২০। স্ট্যাটাস সিগন্যাল ডিকোডিং টেবিল দেখাও। [বাকাশিবো-২০১

উত্তর ঃ অ্যাড্রেস বাসের চারটি MSB লাইন A19 থেকে A16 স্ট্যাটাস সিগন্যাল S6 থেকে S3-এর সাথে মাল্টিপ্লেক্স ক থাকে। এ লাইনসমূহ এক সময় ইনপুট স্ট্যাটাস বিট প্রকাশ করে এবং অন্য সময় ডাটা বাস হিসাবে কাজ করে। S4 এ S3 বিটসমূহ একত্রে 2-বিট বিশিষ্ট বাইনারি কোড গঠন করে এবং এর মাধ্যমে অভ্যন্তরীণ সেগমেন্ট রেজিস্টার চিহ্নিত ক হয়। নিচের তালিকার মাধ্যমে তা দেখানো হলো ঃ

S4	S3	সেগমেন্ট রেজিস্টার
0	0	এক্সট্রা
0	1	স্ট্যাক
1	0	কোড/কোনোটাই না
1	1	ডাটা

8086 প্রসেসরের কন্ট্রোল সিগন্যালের মাধ্যমে মেমরি এবং I/O ইন্টারফেস করা হয়। তারা অনুমোদিত অ্যাড্রেসের কন্ট্রোল ফাংশন বহন করে, বাসে ডাটা প্রবাহের দিক চিহ্নিত করে, বাসে আকাঙ্ক্ষিত ডাটা লিখনের ব্যবস্থা করে এবং সি বাস হতে ডাটা পড়ে। উদাহরণস্বরূপ বলা যায়, ALE-এর মান বাসে কার্যকর ডাটা স্থাপন করলে 1 হবে অন্যথায় 0 হবে

২১। 8086 মাইক্রোপ্রসেসরের DT/$\overline{R}$ ও $\overline{DEN}$ পিনদ্বয়ের ফাংশন লেখ। [বাকাশিবো-২০

অথবা, DT/$\overline{R}$ Signal এর কাজ লেখ। [বাকাশিবো-২০

অথবা, 8086 মাইক্রোপ্রসেসরের DT/$\overline{R}$ ও $\overline{DEN}$ পিনদ্বয়ের ফাংশন লেখ। [বাকাশিবো-২০

উত্তর ঃ **DT/ $\overline{R}$ পিন নং 27 :** এটা একটা আউটপুট সিগন্যাল, যা 8286/8287 ডাটা বাস ট্রান্সিভারে ব্যবহার করা এটার মাধ্যমে ট্রান্সিভারের মধ্যে ডাটা প্রবাহের দিক নির্দেশ করা হয়।

$\overline{DEN}$ পিন নং 29 : প্রতিটি মেমরি এবং I/O অ্যাক্সেসে এবং $\overline{INTA}$ সাইকেলের সময় এ সিগন্যাল কাজ করে। এটা এ অ্যাকটিভ লো-সিগন্যাল।

২২। **8086µP-মাইক্রোপ্রসেসরের DMA সিগন্যালগুলো কী কী?** [বাকাশিবো-২০১৮]

উত্তর ঃ 8086 প্রসেসরের মিনিমাম মোড সিস্টেমে DMA ইন্টারফেসকরণে HOLD এবং HLDA সিগন্যাল ব্যবহার করা হয়। যখন বহিস্থ ডিভাইস বাসের নিয়ন্ত্রণ গ্রহণ করতে চায়, তা 8086 প্রসেসরের HOLD পিনে লজিক 1 সিগন্যাল পাঠায়। চলতি বাস সাইকেল সমাপ্তির পর, 8086 ওয়েট স্টেটে প্রবেশ করে। হোল্ড স্টেটে AD0–AD15 সিগন্যাল লাইন, A16/S6 – A19/S3 কন্ট্রোল লাইন, $\overline{BHE}$, M/$\overline{IO}$, DT/$\overline{R}$, $\overline{RD}$, $\overline{WR}$, $\overline{DEN}$ এবং INTR সমস্ত সিগন্যালসমূহ উচ্চ Z-স্টেটে অবস্থান করে। 8086 প্রসেসর বহিস্থ ডিভাইসকে HLDA-এর মাধ্যমে লজিক 1 সিগন্যাল পাঠিয়ে এই স্টেট হতে স্টেটে সুইচ করে।

২৩। **IP-এর কাজ লেখ।** [বাকাশিবো-২০১৪, ১৭(পরি)]

উত্তর ঃ ইনস্ট্রাকশন পয়েন্টার 16-বিটের রেজিস্টার। এটা প্রসেসরের প্রোগ্রাম কাউন্টারের মতো। IP পরবর্তী ইনস্ট্রাকশনের ফিজিক্যাল অ্যাড্রেসের পরিবর্তে অফসেট পয়েন্টার ধারণ করে। এখানে CS-এর সাথে যুক্ত হয়ে তা 20-বিট ফিজিক্যাল অ্যাড্রেস উৎপাদন করে। এ রেজিস্টার বাস্তবে BIU-তে অবস্থান করে।

8086-এ ইনস্ট্রাকশন পয়েন্টার প্রোগ্রাম কাউন্টার হিসাবে কাজ করে। এটা পরবর্তী কোনো ইনস্ট্রাকশন নির্বাহ করতে হবে তা নির্দেশ করে। ইনস্ট্রাকশন পয়েন্টারের তথ্য একটি ইনস্ট্রাকশন নির্বাহের পর প্রোগ্রামের কার্যকলাপ এগিয়ে নেওয়ার জন্য স্বয়ংক্রিয়ভাবে বৃদ্ধি পায়। যে ইনস্ট্রাকশনটি কার্যকর করতে হবে সে ইনস্ট্রাকশন কোডের মেমরি অ্যাড্রেস নির্ধারণের জন্য ইনস্ট্রাকশন পয়েন্টারের তথ্য কোড সেগমেন্টের সাথে যোগ হয়। এ কাজটি ইনস্ট্রাকশনের ফেচ অপারেশনের সময় হয়ে থাকে।

২৪। **8086 মাইক্রোপ্রসেসরের সাধারণ বৈশিষ্ট্য লেখ।** [বাকাশিবো-২০১৮]

উত্তর ঃ 8086 মাইক্রোপ্রসেসরের সাধারণ বৈশিষ্ট্য হল ঃ

(i) এর মেমরি ক্যাপাসিটি 1 মেগাবাইট।
(ii) এটি 40 পিনের DIP প্যাকেজে পাওয়া যায়।
(iii) এর অ্যাড্রেস বাস 20 বিটের।
(iv) এর ডাটা বাস 16 বিটের।
(v) এতে 5টি বেসিক অ্যাড্রেসিং মোড বিদ্যমান।
(vi) প্রায় 300টি অপ-কোডসহ 117টি বেসিক ইনস্ট্রাকশন বিদ্যমান।
(vii) এর ফিজিক্যাল মেমরির ক্ষেত্রে 2টি মেমরি ব্যাংক ব্যবহৃত হয়; যথা–
(ক) ইভেন ব্যাংক এবং (খ) অড ব্যাংক।
(viii) এর রেজিস্টার স্ট্রাকচার 16-বিটের।

রচনামূলক প্রশ্নাবলি ঃ

১। **8086/8088µP-এর সাধারণ ও ইলেকট্রিক্যাল বৈশিষ্ট্যসমূহ সম্পর্কে বিস্তারিত লেখ।** [বাকাশিবো-২০০৫]

উত্তর সংকেত ঃ ২.১ নং অনুচ্ছেদ দ্রষ্টব্য।

২। **8086/8088 µP-এর পিন ডায়াগ্রাম অংকন করে বর্ণনা কর।** [বাকাশিবো-২০১১]

উত্তর সংকেত ঃ ২.২ নং অনুচ্ছেদ দ্রষ্টব্য।

৩। **8086 µP-এর পিন ডায়াগ্রাম অংকন করে বর্ণনা কর।** [বাকাশিবো-২০০৫, ০৬, ১১, ১২]
অথবা, 8086 µP-এর পিন ডায়াগ্রাম এঁকে বর্ণনা কর। [বাকাশিবো(পরি)]

উত্তর সংকেত ঃ ২.২ নং অনুচ্ছেদ দ্রষ্টব্য।

৪। **8086/8088 µP-এর মোডগুলোর বিস্তারিত বর্ণনা দাও।** [বাকাশিবো-২০০৩, ০৪, ০৫, ০৬, ০৭, ০৯]
অথবা, ইন্টেল ৮০৮৬ মাইক্রোপ্রসেসরের মিনিমাম মোড ইন্টারফেস ডায়াগ্রাম অঙ্কন করে ইন্টারাপ্ট কন্ট্রোল পিনগুলোর কাজ লেখ। [বাকাশিবো-২০০৩]
অথবা, ইন্টেল 8086 মাইক্রোপ্রসেসরের মিনিমাম মোডের পিন ডায়াগ্রাম অঙ্কন করে ইন্টারাপ্ট পিনগুলোর কাজ লেখ। [বাকাশিবো-২০০৬]
অথবা, 8086 µP-এর পিন ডায়াগ্রাম অঙ্কন কর এবং শুধুমাত্র মিনিমাম মোডে ব্যবহৃত সিগন্যালগুলোর কাজ বর্ণনা কর। [বাকাশিবো-২০০৬, ১১(পরি)]
অথবা, Intel 8086 µP এর মিনিমাম মোডের পিনগুলোর বর্ণনা দাও। [বাকাশিবো-২০০৯, ১০, ১২]
অথবা, 8086 মাইক্রোপ্রসেসরের Maximum mode এর Pin-গুলোর বর্ণনা দাও। [বাকাশিবো-২০০৯]
অথবা, শুধুমাত্র ম্যাক্সিমাম মোডে ব্যবহৃত পিনগুলোর কাজ লেখ। [বাকাশিবো-২০১১]
অথবা, ৮০৮৬ মাইক্রোপ্রসেসরের ম্যাক্সিমাম মোড সিস্টেম অঙ্কন করে সংক্ষিপ্ত বর্ণনা দাও। [বাকাশিবো-২০০৪]
অথবা, ইন্টেল ৮০৮৬ এর মিনিমাম মোড সিস্টেম চিত্রসহ বর্ণনা কর। [বাকাশিবো-২০০৫]

উত্তর সংকেত ঃ ২.৩ নং অনুচ্ছেদ দ্রষ্টব্য।

[বাকাশিবো-২০০৮, ১২(পরি), ১১]

৫। 8086µP-এর আর্কিটেকচার অংকন করে প্রতিটি ব্লকের কার্যাবলি বর্ণনা কর।

অথবা, ইন্টেল ৮০৮৬ মাইক্রোপ্রসেসরের আর্কিটেকচার অঙ্কন করে বাস ইন্টারফেস ইউনিটের কাজ বর্ণনা কর। [বাকাশিবো-২০০৩, ১০]

অথবা, 8086 µP এর অভ্যন্তরীণ ব্লক ডায়াগ্রাম অঙ্কন করে যে-কোনো দুটির সংক্ষিপ্ত বর্ণনা দাও। [বাকাশিবো-২০০৪]

অথবা, ৮০৮৬ মাইক্রোপ্রসেসরের ইন্টারনাল আর্কিটেকচার অঙ্কন করে এর বাস ইউনিটের কাজ বর্ণনা কর। [বাকাশিবো-২০০৪]

অথবা, 8086 µP এর Architecture চিত্রসহ বর্ণনা কর। [বাকাশিবো-২০০৬]

অথবা, 8086 µP এর ব্লক ডায়াগ্রাম অঙ্কন করে এর বিভিন্ন অংশের বর্ণনা দাও। [বাকাশিবো-২০০৭]

অথবা, ইন্টেল 8086 মাইক্রোপ্রসেসরের আর্কিটেকচার অঙ্কন করে বিভিন্ন ব্লকের বর্ণনা দাও। [বাকাশিবো-২০০৮]

অথবা, 8086 মাইক্রোপ্রসেসরের ব্লক ডায়াগ্রাম অঙ্কন করে BIU এর বর্ণনা দাও। [বাকাশিবো-২০০৯, ১০]

অথবা, ৮০৮৬ মাইক্রোপ্রসেসরের ব্লক ডায়াগ্রাম অঙ্কন করে বাস ইন্টারফেস ইউনিটের বর্ণনা দাও। [বাকাশিবো-২০১৩]

অথবা, 8086 মাইক্রোপ্রসেসরের Block diagram অঙ্কন করে EU অংশের ইউনিটের বর্ণনা দাও। [বাকাশিবো-২০১২, ১৩, ১৭(পরি)]

অথবা, 8086 µP-এর ফাংশনাল ব্লক চিত্র অঙ্কন করে বিভিন্ন ইউনিটের বর্ণনা দাও। [বাকাশিবো-২০০৮]

অথবা, 8086 মাইক্রোপ্রসেসরের ব্লক ডায়াগ্রাম অঙ্কনপূর্বক বর্ণনা কর। [বাকাশিবো-২০১৪]

অথবা, 8086 মাইক্রোপ্রসেসরের ফাংশনাল ব্লক ডায়াগ্রাম অঙ্কন করে বর্ণনা কর। [বাকাশিবো-২০১১(পরি), ১২(পরি)]

অথবা, ইন্টেল ৮০৮৬ মাইক্রোপ্রসেসরের EU এর আর্কিটেকচার অঙ্কন করে Base point এর কাজ লেখ। [বাকাশিবো-২০০৫]

অথবা, 8086 µP এর Block diagram অঙ্কন করে বর্ণনা কর। [বাকাশিবো-২০১৫, ১৬(পরি)]

অথবা, 8086 মাইক্রোপ্রসেসরের ফাংশনাল ইউনিটগুলো চিত্রসহ বর্ণনা কর। [বাকাশিবো-২০১৮]

অথবা, 8086 মাইক্রোপ্রসেসরের গঠন চিত্র অঙ্কন করে EU অংশের বর্ণনা দাও। [বাকাশিবো-২০১৪]

অথবা, 8086 µP-এর এন্টারনাল ব্লক ডায়াগ্রাম অঙ্কন করে প্রতিটি ব্লকের বর্ণনা দাও। [বাকাশিবো-২০১৬]

উত্তর সংকেত : ২.৪ নং অনুচ্ছেদ দ্রষ্টব্য।

৬। 8086µP-এর রেজিস্টার স্ট্রাকচার বর্ণনা কর। [বাকাশিবো-২০০৬, ০৭, ০৮, ০৯, ১০, ১১, ১২]

অথবা, 8086-এর রেজিস্টার স্ট্রাকচার অঙ্কন করে জেনারেল পারপাস রেজিস্টারগুলোর সংক্ষিপ্ত বর্ণনা দাও। [বাকাশিবো-২০০৭]

অথবা, 8086µP-এর রেজিস্টার স্ট্রাকচার চিত্রসহ বর্ণনা কর। [বাকাশিবো-২০১৭]

উত্তর সংকেত : ২.৫ নং অনুচ্ছেদ দ্রষ্টব্য।

৭। 8086µP-এর ফ্ল্যাগ রেজিস্টারের বর্ণনা কর। [বাকাশিবো-২০১১]

অথবা, 8086 µP এর রেজিস্টার আর্কিটেকচার অঙ্কন করে ফ্লাগ রেজিস্টারের বর্ণনা দাও। [বাকাশিবো-২০১১(পরি)]

অথবা, 8086 µP-এর রেজিস্টার আর্কিটেকচার অঙ্কন করে ফ্লাগ রেজিস্টারের বর্ণনা দাও। [বাকাশিবো-২০০৬]

উত্তর সংকেত : ২.৫ নং অনুচ্ছেদ দ্রষ্টব্য।

৮। 8086µP-এর ইনস্ট্রাকশন নির্বাহ অনুক্রম বর্ণনা কর।

উত্তর সংকেত : ২.৬ নং অনুচ্ছেদ দ্রষ্টব্য।

৯। Code segment কী কাজে ব্যবহৃত হয়? [বাকাশিবো-২০০৯]

উত্তর সংকেত : ২.৫ নং অনুচ্ছেদ দ্রষ্টব্য।

১০। 8086-এর ALE সিগন্যালের কাজ লেখ। [বাকাশিবো-২০০৯]

উত্তর সংকেত : ২.৩ নং অনুচ্ছেদ দ্রষ্টব্য।